

采用具有零线断线功能的ADE7761设计的 低成本防窃电电表

作者: Stephen T. English和Etienne Moulin

简介

本应用笔记介绍基于ADE7761的电表设计。这种电表针对单相两线分配系统而设计。

ADE7761是一种用于电能计量的低成本、单芯片解决方案。该产品是ADI公司众多电表解决方案中的新成员。该设计采用一套高精度ADC系统，此系统由基准电压源和四个模数转换器组成。ADE7761中内置一个集成振荡器，可提供系统时钟。此外，在固定功能DSP内还实现了各种功能。

这种电表设计中融合了多项防窃电功能。ADE7761在两种故障情况下会继续测量功率。ADE7761会监控相位和零线电流。如果这两个电流之间的差值超过6.25%，就出现了故障情况。功率计算以两个电流中较大的一个为依据。若相位线还是零线上不存在电流，电表也会正确地计算功率。第二种故障模式是这种电表设计独有的。如果零线与电表断开连接，电表会进入零线断线故障状态。电表会根据电流输入继续计电，只是少了电压输入。请参见ADE7761数据手册。

设计目标

此设计将国际标准IEC 61036 (2000-9)有功功率交流电静态瓦特小时电表用作主要规范。此设计的目标是按照IEC规范构建一种1类电表。除了对电表的精度有特别要求之外，还注重它在电磁兼容性方面的性能。

此设计完全符合IEC就单位增益功率因数和低功率系数(PF = 0.5)下规定的精度要求。本文档列出了依据IEC 61036标准的电表精度要求。

表I. 精度要求

电流值 ¹	PF ²	百分比误差限制 ³	
		1类	2类
$0.05 I_B \leq I < 0.1 I_B$	1	±1.5%	±2.5%
$0.1 I_B \leq I \leq I_{MAX}$	1	±1.0%	±2.0%
$0.1 I_B \leq I \leq 0.2 I_B$	0.5滞后	±1.5%	±2.5%
	0.8超前	±1.5%	
$0.2 I_B \leq I \leq I_{MAX}$	0.5滞后	±1.0%	±2.0%
	0.8超前	±1.0%	

¹ 表I所示指定精度电流范围均为基本电流(I_B)。基本电流在IEC 61036 (2000-09)第3.5.1.1节中被定义为用于固定直连电表相关性能的电流值。 I_{MAX} 是维持精度的最大电流。

² 表I中的功率因数(PF)和基础电压(45 Hz至65 Hz)与电流波形之间的相位关系有关。本例中，PF可以简单地定义为 $PF = \cos(\phi)$ ，其中 ϕ 为纯正弦电流和电压之间的相位角度。

³ 类别指数在IEC 61036 (2000-09)第3.5.5节第27页中被定义为容许百分比误差的限制。百分比误差定义为

$$\text{Percentage Error} = \frac{\text{Energy Registered by Meter} - \text{True Energy}}{\text{True Energy}} \times 100\%$$

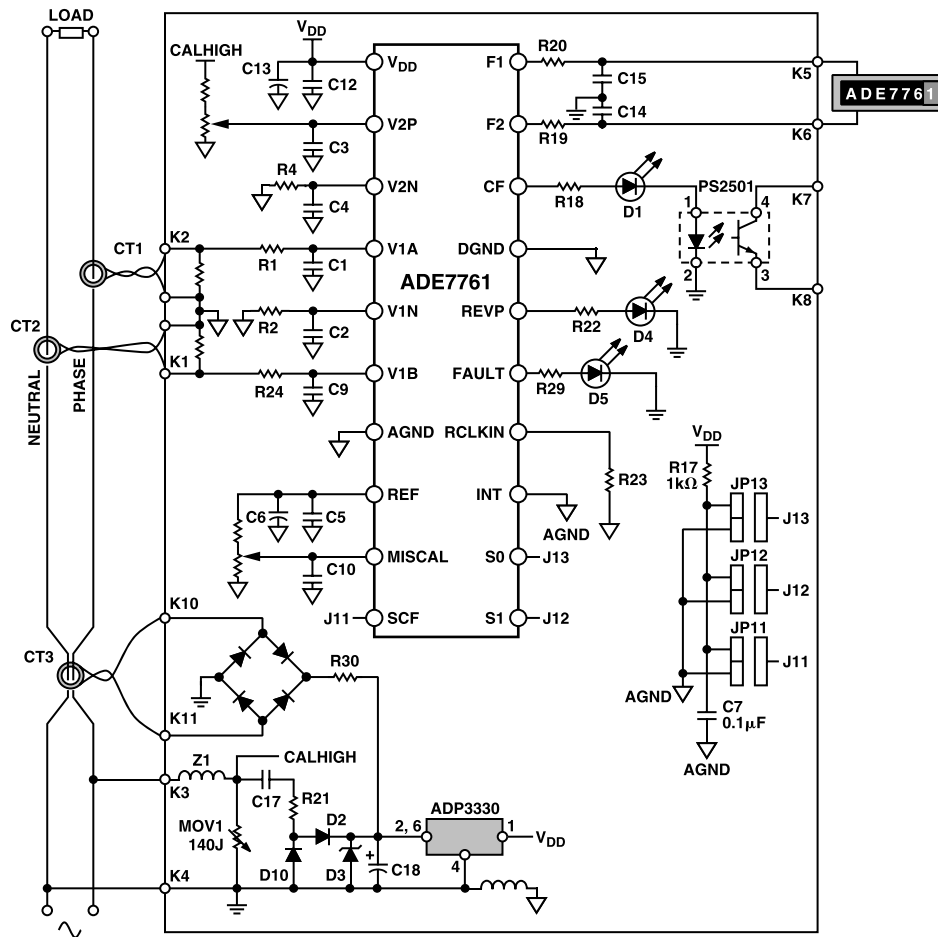


图1. ADE7761功能框图

功能描述

图1中的功能框图显示了利用ADE7761实现的简单、低成本瓦特小时电表。该电表包含三个电流互感器、一个电源、一个机械计数器以及各种用于ADE7761的支持电路。

电能寄存器(kWh)是一种使用两相步进电机的简单机电计数器。ADE7761为这种类型的计数器提供直接驱动功能。针对选定的3200 Imp/kWh校准频率在CF处提供了高频引脚。因此在LED和光隔离器输出端可获得高频输出。这种高频输出可用于加快校准流程，并提供一种在生产环境下快速验证电表功能和精度的方式。使用串联电阻网络，通过改变线路电压衰减来校准电表。图1的这些电阻显示为电位计。第二种校准MISCAL通过基准电压的第二个衰减网络实现。

该电表有三种工作模式与之关联：正常模式、接地故障和零线断线。

在正常模式下，电表会通过电流互感器检测到负载电流(见

图1，CT1)。该电流通过负载电阻转换为电压。线路电压通过电压分压器网络衰减。通过电容分压器网络和稳压器提供5 V电源。

第二种工作模式是电表的零线断线或接地。在接地故障模式下，电表检测到CT1和CT2中的电流。如果这两个电流有差别，电表会测量较大的那一个，用于计算功率。电表会继续将电压分压器电路用于电压通道，并将电容分压器电路用于电源。

第三种工作模式是电表的零线彻底断线。在零线断线模式下，电流只会经过电表的相位连接。如果是传统电表，则会停止工作，因为电表的电源不再有返回路径。在这种应用中，从负载电流产生了另一个5 V电源。电流互感器(CT3)通过一个桥式整流器电路向电表供电。通过CT1检测到电流。电表根据负载电流(瓦特小时)继续计电。在这种模式下，由于线路电压不再可用，因此电表会产生一个内部信号，用于电能计量。有关详细描述，请参见ADE7761数据手册。MISCAL引脚会调节内部信号的增益电平，由用户校准。

设计方程

ADE7761产生一种输出频率，此频率与两个电压信号乘积的时间平均值成比例。有关ADE7761的详细功能，请参见ADE7761数据手册。该数据手册还提供了一个方程，此方程将F1和F2(计数器驱动)上的输出频率与V1和V2上rms信号电平之积关联起来。这些信号是经过衰减的线路电压，并且与负载电流成比例。

ADE7761中的四种可用频率选项将允许设计出 I_{MAX} 高达400 A的类似电表(即，直接计数器驱动)。此电表的基本电流(I_B)选定为5 A， I_{MAX} 为40 A。电流精度范围是 I_B 的2%至 I_{MAX} ，或者动态范围400(100 mA至40 A)。将输出频率与两个输入电压乘积联系起来的方程如下

$$Freq = \frac{5.7 \times V1_{rms} \times V2_{rms} \times F_{1-4}}{V_{REF}^2} \quad (1)$$

可从ADE7761数据手册的表II“ F_{1-4} 频率选择”中选择方程1中的 F_{1-4} 值。

在故障情况下，电表会采用第二种方法继续测量功率。在零线断线模式下，则根据负载电流和假设的线路电压计算功率。第二个方程用于在零线断线模式下设置电表的输出频率。方程如下

$$Freq = \frac{5.7 \times V1_{rms} \times \frac{MISCAL}{\sqrt{2}} \times F_{1-4}}{V_{REF}^2} \quad (2)$$

注意，这两个方程之间的区别是MISCAL/2与V2 rms。在零线断线模式下，MISCAL引脚电压用于设置零线断线模式的增益，与正常模式的V2输入匹配。

机电寄存器(kWh)将拥有100 imp/kWh常数，也就是说，记录1 kWh的值需要ADE7761发出100次脉冲。IEC 61036第4.2.11节规定，电磁寄存器的最小值为10倍计数单位，每个计数单位再细分为10个单位。因此使用至少五加一位显示读数，即10,000s、1,000s、100s、10s、1s和1/10s。电表常数(用于校准和测试)选定为3200 imp/kWh。

设计计算

设计参数如下：

- 线路电压 = 240 V
- $I_{MAX} = 40$ A
- CF = 3200 imp/kWh
- 电表常数 = 100 imp/kWh
- CT匝数比 = 2500:1
- 100 imp/小时 = 100/3600秒 = 0.02777 Hz (1 kW)
- 5 A (I_B)条件下的电表校准
- 5 A条件下的功耗 = 1.2 kW
- I_B 条件下F1(和F2)上的频率 = 1.2×0.027777 Hz 或 0.0333324 Hz

负载电阻计算

为了确保电表的合理动态范围，应该根据电表最大电流和CT匝数比选择电流通道的负载电阻。增益配置为1时，V1的满量程输入电压为±660 mV pk或467 mV rms。为了提供足够的裕量，ADE7761的输入电压应该为最大输入电压的一半或者233.3 mV rms。可以将较小的信号用作V1的输入，但是为了让电表实现最佳动态范围，该设计采用233.3 mV。在满载或40 A的条件下，CT匝数比为2500:1时，CT的输出电流为

$$\frac{40 \text{ A rms}}{2500 \text{ Turns}} = 16 \text{ mA rms} \quad (3)$$

现在，负载电阻的计算如下

$$\frac{233.3 \text{ mV rms}}{16 \text{ mA rms}} = 14.58 \Omega \quad (4)$$

电流互感器输出的两端连接一个14.58 Ω的电阻。这样能够针对ADE7761 V1输入的负载电流提供正确的调整。第二个电阻连接至第二个电流互感器，此互感器监控零线电流，并连接至V1B和V1N。

F1-F2频率计算

在电表的满量程输入条件下，最大功率为40 A rms × 240 V rms，也就是9.6 kW。如果电表常数为100 imp/kWh，则输出频率如下

$$\frac{100 \text{ imp}}{\text{kWh}} \times 9.6 \text{ kW} \times \frac{1 \text{ Hr}}{3600 \text{ sec}} = 0.2667 \text{ Hz} \quad (5)$$

从ADE7761数据手册的表VI“半量程AC输入下的F1和F2频率”中选择F1-4频率。对于S0=1和S1=0，输出频率为0.34 Hz。CF的输出频率选定为32 ×，因此SCF设置为零。

MISCAL计算

一旦选择了合适的F₁₋₄频率，MISCAL的输入电压计算如下：

$$0.2667 \text{ Hz} = \frac{5.7 \times 233 \text{ mV rms} \times \frac{\text{MISCAL}}{\sqrt{2}} \times 3.44}{2.5^2} \quad (6)$$

求解MISCAL，MISCAL引脚上的电压为515.9 mV。

计算V2

设定MISCAL电压后，即可校准正常模式。要计算V2电压，请使用以下公式：

$$0.2667 \text{ Hz} = \frac{5.7 \times 233 \text{ mV rms} \times V2 \text{ rms} \times 3.44}{2.5^2} \quad (7)$$

求解V2，输入电压将为364.8 mV rms。为了获得正确的输出频率，输入必须衰减657.8。

校准电表

为了实现最佳性能，校准电表所采取的的步骤至关重要。校准电表的顺序依次是接地故障、零线断线和正常模式。

接地故障

第一个校准点是匹配两个电流互感器。这是接地零线模式所需要的。这样可以确保第二个电流通道(V1B)上的信号与相位通道(V1A)上的信号匹配。图2显示了电流通道的网络。在V1B上无信号、相位通道(V1A)上的电流为I_B的情况下测量CF输出，由此完成接地零线通道的校准。接下来，必须切断V1A上的信号，V1B上应该为I_B。

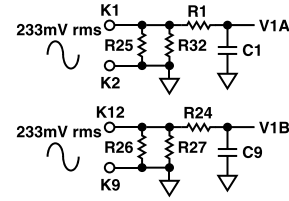


图2. 电流输入网络

可以更改电阻R26和R27，以确保V1B通道的CF与V1A之前的测量结果相同。

零线断线

根据上一部分可以发现，只需将MISCAL电压的基准电压衰减到516 mV即可校准电表。这种衰减可通过一个简单的电压分压器网络实现，如图3所示。衰减网络的范围是0至0.28的增益，最大MISCAL电压为698 mV。注意：通过短接两个焊盘进行跳线连接。相对于使用调整电位计，选择此方法更好，因为调整电位计的稳定性会随着时间的推移和环境条件的变化而受到影响。为了校准MISCAL，必须断开线路电压。

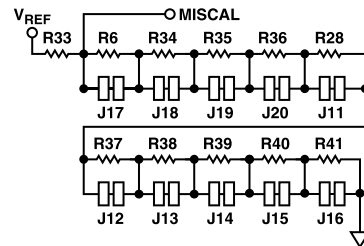


图3. MISCAL衰减网络

断开线路电压后，确保负载电流为I_B。一次短接一根跳线，并测量CF。如果CF的输出频率小于计算出的CF，则保持刚才短接的跳线，并且短接下一根跳线。

正常模式

下一个要校准的信号是线路电压。仍然将负载电流设置为I_B。图4所示网络允许在190 mV rms至363 mV rms范围内衰减和调节线路电压，分辨率为96 μV/LSB。这通过使用二进制加权电阻链R5、R31、R7至R14来实现。这样就可以利用逐次逼近法精确地校准电表。从J2开始，所有跳线按升序依次闭合。此序列的输出频率应该是5 A rms × 240 V rms × 0.027777 imp/kW × 32或1.067 Hz。如果在任何跳线闭合时超出了CF上的校准频率，则应该再次断开。测试所有跳线，最后测试的跳线是J10。

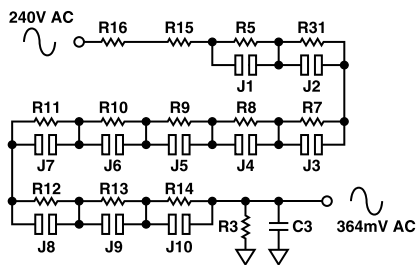


图4. 线路衰减网络

由于ADE7761传递函数具有极强的线性，只需在单位功率因数下校准电表(I_b 条件下)。如果在设计阶段采取了正确的防范措施，则无需在较低的功率因数下(PF=0.5)进行校准。下一部分探讨了低功率因数下正确计算电能的相位匹配。

通道之间的正确相位匹配

ADE7761会在两个通道之间根据40 Hz至1 kHz的频率范围进行内部的相位匹配。在电能计量应用中，正确的相位匹配很重要，因为通道之间的任何相位不匹配在较低的功率因数条件下都会转化为显著的测量误差。图5显示针对感性负载的电压和电流波形。在示例中，电流比电压滞后 60° (PF = -0.5)。假定为纯正弦条件，则可轻松计算出功率

$$V_{rms} \times I_{rms} \times \cos(60^\circ) \quad (8)$$

但是，如果从外部向ADE7761中引入了相位误差(ϕ_e)，例如在抗混叠滤波器中，那么误差计算如下

$$\text{相位误差} = \frac{\cos(\delta^\circ) - \cos(\delta^\circ + \phi_e)}{\cos(\delta^\circ)} \times 100\% \quad (9)$$

参见表I中的注释3，其中 δ 为电压和电流之间的相位角度， ϕ_e 为外部相位误差。例如，相位误差为 0.2° 时，可以得出PF=0.5 (60°)时的误差。如此例所示，即便是非常小的误差也会在低功率因数下产生较大的测量误差。

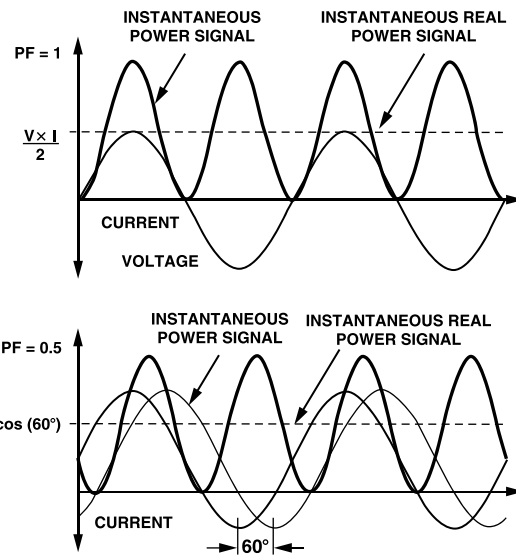


图5. 电压和电流(感性负载)

衰减网络采用的拓扑结构会在校准过程中保持通道1与通道2之间的相位匹配。图4中网络的-3 dB截止频率由R3和C3决定。即使所有跳线都闭合，R16 (330 k Ω)和R15 (330 k Ω)的电阻也仍然远远高于R3 (1 Ω)。因此，改变电阻链的电阻对维持相同相位网络的-3 dB截止频率影响甚微。

抗混叠滤波器

如前文所述，通道1和通道2上的抗混叠滤波器是外部相位误差的可能起源之一。抗混叠滤波器是放置在任意ADC模拟输入之前的低通滤波器。为了防止采样导致的潜在失真(也就是所谓的混叠)，需要用到抗混叠滤波器。图6展示了混叠效应。

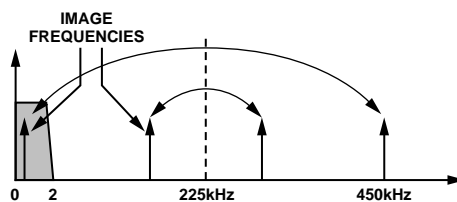


图6. 混叠效应

图6显示采用ADE7761的电表设计中混叠效应如何造成精度问题。ADE7761使用两个 Δ - Σ ADC对电压和电流信号进行数字化处理。这两个ADC拥有非常高的采样速率，即450 kHz。

图6显示高于采样频率(也称为奈奎斯特频率，即450 kHz)一半的频率组分(黑色箭头所示)镜像或折返至225 kHz以下(虚线箭头所示)。无论架构如何，所有ADC都会出现这种情况。在给出的示例中可以发现，只有采样频率(即450 kHz)附近的频率会移动到目标计量频段(即0 kHz至2 kHz)中。因此可通过非常简单的低通滤波器(LPF)衰减这些高频(450 kHz附近)，从而防止目标频段中出现失真。

形式最简单的LPF就是简单的RC滤波器。这是一种滚降或衰减为-20 dB/dec的单极滤波器。

选择滤波器-3 dB截止频率

除了有幅度响应之外，所有滤波器都还有相位响应。图7和图8中显示了简单RC滤波器($R = 1 \Omega$, $C = 33 \text{ nF}$)的幅度响应和相位响应。根据图7可以发现，这个简单LPF在450 kHz条件下的衰减约为40 dB。这种衰减足以确保不会因为混叠造成不良影响。

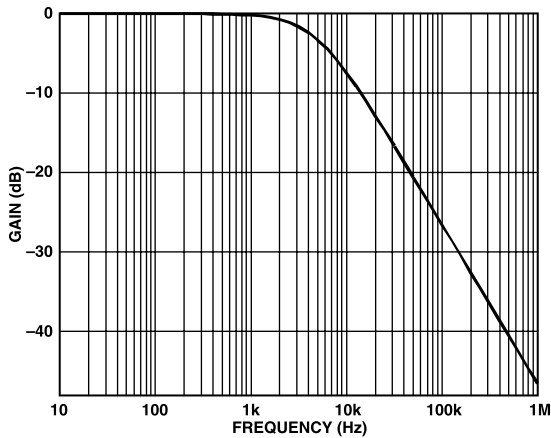


图7. RC滤波器幅度响应

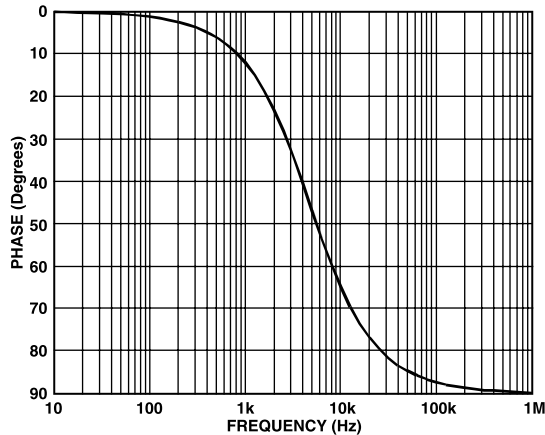


图8. RC滤波器相位响应

如前文所述，如果通道1和通道2上的LPF相位响应不匹配，那么相位响应会造成显著的误差。由于LPF中的元件容差不佳，很容易发生相位不匹配的情况。LPF(抗混叠滤波器)中的截止频率越低，这些误差就会越突出。即使将转折频率设置为4.7 kHz($R = 1 \text{ k}\Omega$, $C = 33 \text{ nF}$)，元件容差不佳造成的相位误差也还是很显著。参见图9。所示为50 Hz下简单LPF的相位响应，其中 $R = 1 \text{ k}\Omega \pm 10\%$, $C = 33 \text{ nF} \pm 10\%$ 。记住，在低功率因数条件下， 0.2° 的相移会造成0.6%的测量误差。这种设计针对抗混叠滤波器使用1%容差的电阻和10%容差的电容，以便减少因为相位不匹配而可能导致的问题。

或者，抗混叠滤波器的转折频率也可以提到10 kHz至15 Hz。但是，此频率不能太高，否则可能会混叠高频率组分，并因此在嘈杂环境下造成精度问题。

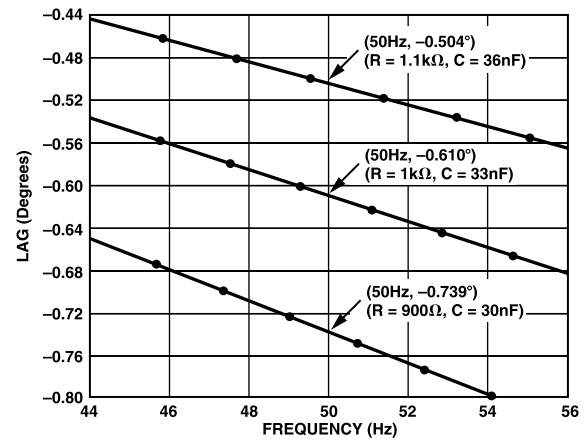


图9. 在50 Hz条件下由元件容差导致的相移

注意，这也说明了为什么对通道2(电压通道)的校准网络设计要采取防范措施。通过改变衰减网络的电阻来校准电表并不会改变截止频率，因而也不会改变通道2的网络相位响应。参见“通道之间的正确相位匹配”部分。图10显示了校准网络电阻从660 k Ω (J1至J10闭合)变为1.26 M Ω (J1至J10断开)时50 Hz条件下的相位滞后后曲线图。注意，相位变化不超过0.4毫度。

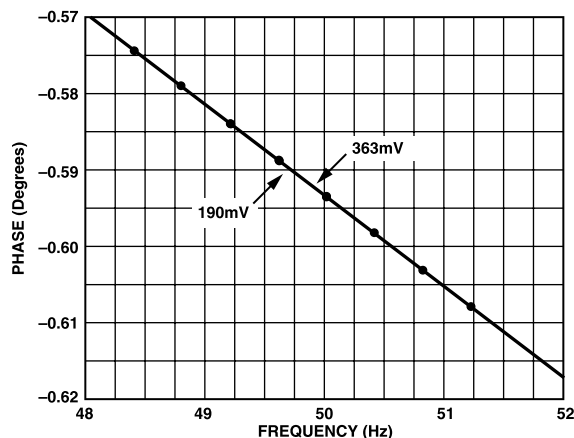


图10. 由校准导致的相移

电流互感器

对于此设计，选择的电流互感器应该有助于最大限度地利用通道V1A和V1B上的动态范围。要确保电表在所选动态范围内都保持良好的线性，选择合适的电流互感器至关重要。针对特定应用选择电流互感器(CT)时，有几个重要的考虑因素。第一，必须选择在目标动态范围内具有良好线性的CT。CT制造商通常会建议用尽可能小的负载电阻，以便在较大的电流范围内保持线性。此应用选择小于15 Ω的负载电阻。

第二，CT会在原边和副边电流之间造成相移。此相移应该保持在最低水平。0.5功率因数下的小相移能够造成显著的误差。注意，在功率因数为0.5的情况下，即便是低至0.1°的相移也会造成读数中高达0.3%的误差。此设计中，为了匹配电流互感器造成的电流通道中的相移，电压通道也发生了相移。这是通过移动电压通道中抗混叠滤波器的转折频率实现的。参见本应用笔记中的“通道之间的正确相位匹配”和“抗混叠滤波器”部分。

ADE7761参考电路

ADE7761的片内参考电路的温度系数典型值为40 ppm/°C。在A级器件上并不能保证这种规格，可能高达80 ppm/°C。可以使用可选的外部参考电路。将其连接至REF In和REF Out引脚将能改善温度范围内的精度。

振荡器稳定性

集成振荡器电路能够在各种温度和电源电压条件下保持稳定。初始振荡器频率取决于基准电压值和RCLKIN电阻值。振荡器电路的独特架构能够抑制基准漂移的变化。RCLKIN电阻值的变化会导致振荡器频率发生偏移，因此推荐使用温度系数较低的电阻。

空载阈值

ADE7761拥有片内防爬电功能。如果输出频率降至特定水平以下，ADE7761将不会在CF、F1或F2上产生脉冲。此功能可确保电表在未连接负载时不会记录电量。IEC 61036 (2000-09)第4.6.4节规定PF = 1时启动电流不能超过0.4% I_b。

ADE7761的启动电流基于F1最大值的0.0045%，也就是0.0045% × 0.68 Hz = 0.000031 Hz。如果使用100 imp/kWh，这就相当于1.12 W。对于此设计，在240 V条件下，启动电流为4.65 mA。根据IEC规范，启动电流为20 mA。

电源设计

ADE7761电表的电源设计采用电容分压器网络(PS1)和全波整流器(PS2)。对于使用ADE7761的电表，有三种工作模式：正常模式、接地故障和零线断线模式。无论是在正常模式还是接地故障模式，电表都使用电容分压器电源。如果电表进入零线断线模式，则通过电流互感器和全波整流器电路向ADE7761供电。本部分将介绍这两种电源。

为了设计电源，必须确定电表负载。ADE7761的电源电流低于4 mA。除了ADE7761之外，还必须提供电流来驱动步进电机。400 Ω的步进电机在开启状态下能够消耗12 mA电流；但是，其最大开关频率为0.2667 Hz(参见“设计方程”部分)。脉冲为120 ms/F1、F2，也就是0.2667 Hz频率下总共240 ms的12 mA电流。这是不足1 mA的平均电流。此外还需要为LED在8.53 Hz的CF最大值条件下额外提供90 ms的4 mA电流，或者在满量程输入条件下提供3 mA电流。此外，还有一毫安稳压器静态电流。电源所需的总电流为9 mA。

电容分压器电源

电源PS1通过一个连接至相线的高电压电容(图11中的C17)供电。该电容通过二极管向一个大容量储能电容提供电流。用一个低压差稳压器为电表提供5 V稳压电源。

图11所示为电源原理图。只要通过接地提供电流回路,该电路即可正常工作。如果电表地(零线)断开,则电源将无电流回路,电容分压器电路关闭。如果AD7761确定相位信号中没有过零,就会进入零线断线模式。电容分压器电源停止工作。

使用这种电源时,电容C18用于存储稳压器的电荷。C17通过R21提供电荷。在线路的正半周期, D3对C18上的电压进行箝位操作,防止此电压超过稳压器的最大输入电压。在负半周期,二极管D2至D10处于有效状态。D2阻断C18线路,防止其放电。D10用于在负半周期通过接地为C17提供电荷。

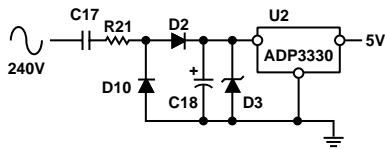


图11. 电容分压器电源(PS1)

电流互感器电源

在零线断线模式下,电容分压器电源不再工作,因为它没有连接至零线的回路。电流互感器通过原边连接至相线和零线(见图12)。穿过原边的反向场彼此抵消;因此,电源关闭。如果零线与电表断开连接,电流互感器的输出就与穿过相线的负载电流成比例。参见图12。

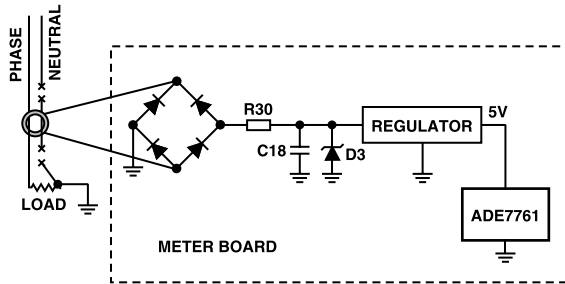


图12. 电流互感器电源(PS2)

针对此电源,选择了一个拥有高导磁性内核的便宜电流互感器。内核充当电源变压器,在副边中提供交流信号。此信号由稳压器的输入电容进行整流和滤波。

对于该设计,使用CrGo CT内核。冷轧晶粒取向(Cold-rolled Grain-oriented, CrGo)硅钢合金可提供互感器所需的低内核损耗和高导磁性。电流互感器的匝数比为2:300。因此, I_B 条件下互感器的副边电流为33 mA。这足以实现电源为电表供电。如果负载电流增加,副边电流也会随之增加。增加的是额外电流,需要在电源中消耗掉。使用允许饱和的内核,就可以限制副边中的电流。电阻R30(图12)用于帮助电流互感器内实现饱和。

针对电磁干扰抗扰度进行设计

IEC 61036第4.5节规定:“设计电表时需要确保传导性或辐射性电磁干扰和静电放电不会损坏电表或对电表造成显著影响。”需要考虑的干扰为:

- 静电放电
- 电磁HF场
- 快速瞬变突波
- 电力线电涌

铁氧体磁珠、电容线路滤波器、大型SMD电阻以及PCB布局(包括接地)等防范措施和设计方法在一定程度上都有利于保护电表电子元件,使其免受各类电磁干扰的影响。但是,有些防范措施(例如铁氧体磁珠)可针对某些干扰(例如RF和快速瞬变突波)发挥更加重要的作用。接下来的几部分介绍上述干扰以及相应的保护措施。

静电放电(ESD)

尽管许多敏感电子元件含有一定量的片内ESD保护措施,但无法针对下文所述的某些严重放电提供保护。另一个问题是ESD放电效应具有累积性;也就是说,器件可承受一次ESD放电,但无法保证将来某个阶段能承受多次放电。最好的方法是在接触敏感电子器件之前,即消除或削弱ESD事件的影响。这种办法适用于所有传导性电磁干扰。

保护器件往往不需要使用额外的元件。只需略加注意，电路中本来就需要的元件就可以发挥双重作用。例如，在电表与外界接触的那些点(例如，与分流电阻连接)，必须对电表进行ESD事件防护。本文中通过ADC所需的两个LPF(抗混叠滤波器)将ADE7761连接至分流电阻(参见“抗混叠滤波器”部分)。该RC滤波器也足以保护CMOS器件，避免其因ESD受损。然而，对于使用的元件类型务必小心。例如，不能使用绕线电阻，因为任何放电都会通过电阻。电阻还必须具有较大的物理尺寸，以避免电阻上发生放电电弧现象。在该设计中，抗混叠滤波器中使用的是1/8W SMD 1206电阻。当与分流电阻串联时，铁氧体磁珠可能也有效。铁氧体扼流圈对于减缓ESD电流脉冲的快速上升时间尤其有效。高频瞬变能量被铁氧体材料吸收，而不是被导引或反射至系统的另一部分。PSU电路也直接与电表端子相连。在此，放电通过铁氧体、输入电容(C17)以及整流二极管(D2和D3)消散。模拟输入V2P通过校准所用的衰减网络的大阻抗提供保护。

遏制ESD事件的另一种很常见的低成本方法，就是在PCB的元件侧使用火花隙(见图13)。然而，由于电表很有可能在露天环境下工作，可能遇到许多放电情况，因此不建议在敏感节点(例如分流电阻连接处)使用这种方法。多种放电可能导致在火花隙两端造成碳积累，从而导致短路或产生阻抗，进而随着时间的推移影响精度。在PSU中、MOV之后引入火花隙，用于应对幅度非常高/上升时间很短的放电。

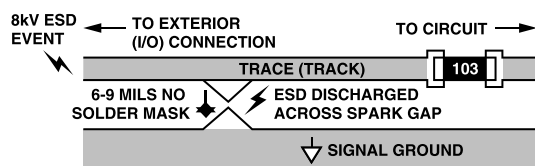


图13. 用于遏制ESD事件的火花隙

电磁HF场

根据IEC 61000-4-3进行测试。集成电路在20 MHz至200 MHz范围内往往更易受RF的影响。高于此频率之后，似乎就借助寄生电容远离敏感器件了。一般而言，在IC级别，20 MHz至200 MHz范围内RF影响的频率范围通常较广，也就是说，不同频率下受影响程度差不多。但是，由于PCB上的谐振，对于某些频率可能有更高的敏感度。这些谐振可能导致在特定频率下产生插入增益，进而导致敏感器件出现问题。目前为止，最大的RF信号电平是那些通过电缆耦合至系统中的情况。应该对这些连接点采取保护措施。部分系统保护方法有：

- 最大限度地降低带宽
- 隔离系统的敏感部件

最大限度地降低带宽

在此应用中，所需的模拟带宽只有2 kHz。若需降低RF影响时，这是一项重大优势。电缆入口点可采取低通滤波措施，以便减少进入系统的RF辐射量。分流电阻输出在连接至ADE7761之前已经进行了滤波。这是为了防止前文所述的混叠效应。通过选择正确的元件并增加一些额外的元件(例如，铁氧体磁珠)，这些抗混叠滤波器可以加倍成为非常有效的RF滤波器。图6显示模拟输入端抗混叠滤波器的有些理想化的频率响应。考虑较高的频率(例如，>1 MHz)时，必须考虑每个集总元件的寄生电抗因素。图14显示考虑寄生因素的抗混叠滤波器。这些较小的寄生电容和电感值在频率较高的情况下会变得非常显著，因此必须予以考虑。

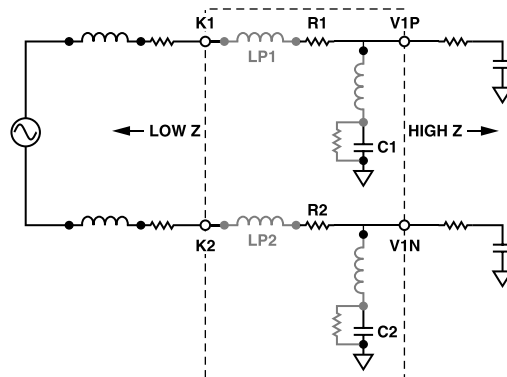


图14. 考虑寄生因素的抗混叠滤波器

通过使用引线较短的小型元件(例如表贴型), 可将寄生影响保持在最低水平。因为不知道确切的源阻抗情况(这取决于电源的源阻抗), 所以需要采取一些一般防范措施, 以便最大限度地降低潜在谐振的影响。这些谐振包括电容以及布局中寄生元件的谐振。源阻抗和滤波器网络的交互产生的谐振会导致插入增益效应, 并因此在某些(谐振)频率条件下增加系统受到RF辐射的风险。图14展示了电容的寄生损耗, 如C1和C2所示。电感高达0.8nH会导致频率约为100 MHz时抗混叠滤波器响应为零。在输入端增加一个串联电感会进一步降低对EFT、电涌或ESD事件产生的高频信号的敏感度。与抗混叠滤波器串联增加的铁氧体磁珠在这种情况下会有非常出色的表现。在此应用中, 向线路输入端增加了一个串联电感。这有助于抑制线路中的高频信号, 例如电快速瞬变(EFT)。

电快速瞬变(EFT)

EFT脉冲可能尤其难以防护, 因为干扰是通过外部连接(例如电源线)传导至系统的。图15显示了IEC 61000-4-4所用EFT脉冲的物理特性。脉冲最显著的衰减属性可能不是其幅度(可能高达4 kV), 而是快速上升时间导致的高频组分。快速上升时间指允许脉冲通过杂散电容等方式与系统其他部分耦合的高频组分。PCB走线和信号地的电感可能产生大的差分信号。这些大差分信号可能会使敏感电子元件的运行发生中断。由于存在数据破坏, 因此数字系统通常具有最大的风险。缩短走线长度、减少接地层的使用, 都能降低对这些高频脉冲的敏感度。

模拟电子系统一般只会在干扰持续期间受到影响。由于模拟部分的带宽往往有限制, 因而可以降低EFT事件的影响。

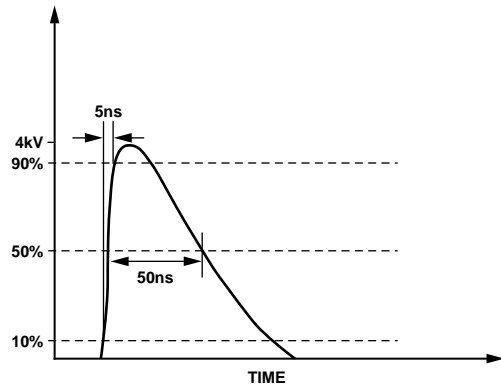


图15. 单EFT脉冲特性

传导性EFT的另一个潜在问题是, 电子元件的辐射效应(像ESD一样)具有累积性。一个EFT脉冲中的能量可能高达4mJ, 向50 Ω的负载中提供40 A电流(见图19)。因此, 由电感负载转换等导致的持续性EFT影响, 可能会影响到元件的长期可靠性。最好的办法是保护系统中可能对EFT敏感的那些器件。

前面“电磁HF场”部分介绍的保护方法同样适用于EFT情况。应该通过PCB布局(如深沟)以及对信号和电源连接进行过滤将电子元件和干扰源尽可能隔离。另外, 电源的输入电容为EFT脉冲提供了一个低阻抗旁路。一个齐纳二极管使EFT脉冲的低阻抗接地路径成为一个整体。

可以用一个压敏电阻或金属氧化物压敏电阻(MOV)来增强保护。该器件充当一个与电压相关的非线性电阻。有关该器件的描述, 请参见下一部分。

务必谨慎行事, 缩短电源中的走线长度, 从而降低寄生走线电感的影响。因引线和PCB走线导致的杂散电感意味着, MOV将无法有效衰减差分EFT脉冲。MOV可以有效衰减高能量、持续时间较长的干扰, 比如雷击导致的干扰。

S20K275型MOV

本设计中使用西门子公司的S20K275型MOV。MOV是一种与电压相关的电阻，其电阻值会随着电压的升高而降低。MOV通常与受保护的器件或电路并联。发生过压事件期间，它会形成一种低电阻分流，从而防止受保护电路两端的电压进一步升高。过压实际上会在过压源的源阻抗两端下降，例如，主电源网络的源阻抗。图16展示了工作原理。

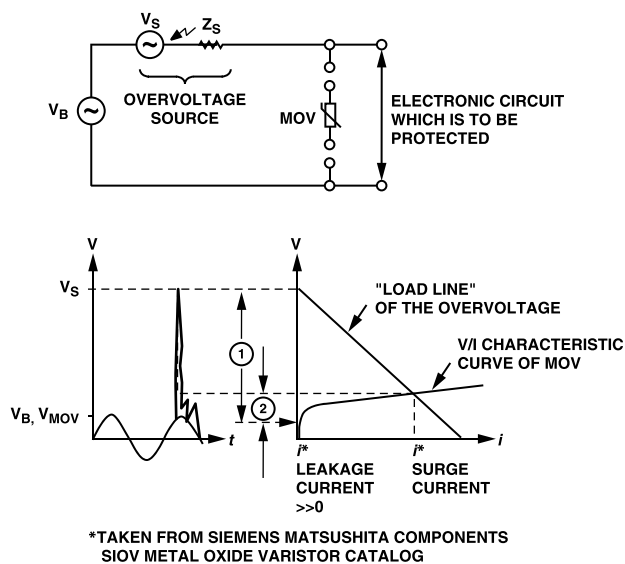


图16. MOV过压保护原理

图16显示如何针对给定过压和源阻抗估计MOV电压和电流。在与MOV特性曲线相同的图上绘制了负载线的曲线图(开路电压、短路电流)。在曲线相交的地方可以读取MOV箝位电压和电流。注意，确定短路电流时必须小心谨慎。必须考虑过压的频率成分，因为源阻抗(例如主电源)可能随频率的不同产生极大差异。在快速瞬变(高频)脉冲测试期间，主电源的源阻抗采用 $50\ \Omega$ 的典型阻抗值。接下来的部分探讨IEC 61000-4-4和IEC 61000-4-5，也就是瞬变和过压EMC兼容性测试。

IEC 61000-4-4和S20K275

虽然上述图形方法很有用，但是还有一种更好的方法，那就是利用仿真更好地了解MOV的工作原理。EPCOS组件为其所有MOV提供PSPICE模型，在各种IEC EMC兼容性测试中确定器件的工作情况时，这是非常有用的。有关EPCOS、PSPICE模型及其应用的更多信息，请访问www.epcos.com。

IEC 61000-4-4的目的是确定重复性、低能量、高电压、快速上升时间的脉冲对电子系统有何影响。该测试旨在仿真开关瞬变之类引起的瞬变干扰(例如，感性负载或继电器触点抖动产生的干扰)。

图17显示了一个等效电路，用于按照IEC 61000-4-4的规定复制EFT测试脉冲。发生器电路基于图1 IEC 61000-4-4(1995-01)。各种工作特性为：

- 最大能量为每次脉冲4 mJ(以2 kV驱动 $50\ \Omega$ 负载)
- 源阻抗为 $50\ \Omega \pm 20\%$
- 脉冲上升时间为 $5\ \text{ns} \pm 30\%$
- 脉冲持续时间(50%值)为 $50\ \text{ns} \pm 30\%$
- 脉冲形状如图23所示

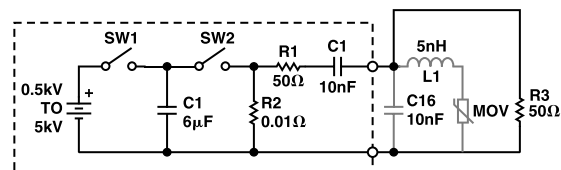


图17. EFT发生器

图18显示发生器向纯阻性 $50\ \Omega$ 负载提供的仿真输出。发生器的开路输出脉冲幅度为4 kV。因此，根据IEC 61000-4-4的规定，发生器的源阻抗为 $50\ \Omega$ ，也就是说无负载与有负载($50\ \Omega$)情况下的峰值脉冲输出之比为2:1。

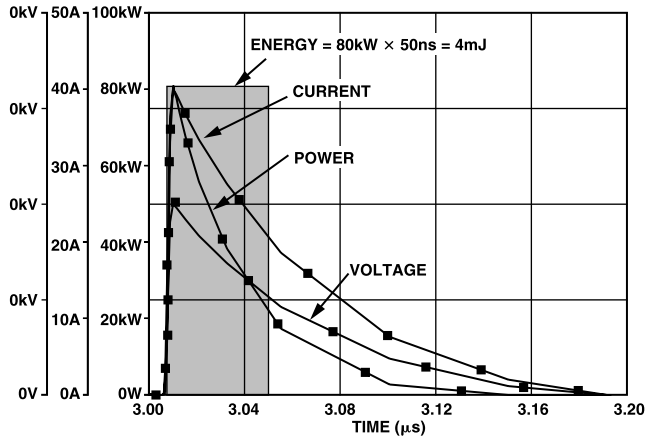


图18. 向50 Ω负载提供的EFT发生器输出(无保护)

图18还显示了向负载提供的电流和瞬时功率(V×I)。总能量为功率的积分值, 可通过所示的矩形法近似计算。根据规范, 在2 kV条件下约为4 mJ。图19显示在使用MOV和一些电感(5 nH)的情况下向50 Ω负载提供的发生器输出。采用这些器件是考虑到PCB走线和引线造成的杂散电感。尽管仿真结果表明EFT脉冲已经衰减(600 V), 而且大部分能量都由MOV吸收了(只向50 Ω负载提供了0.8 mJ), 但还是应该注意一点, 杂散电感和电容会导致MOV无用。例如, 图20显示杂散电感增至1 μH情况下的相同仿真结果, 若未对布局采取合适处理措施很容易发生这种情况。脉冲幅度再次达到2 kV。

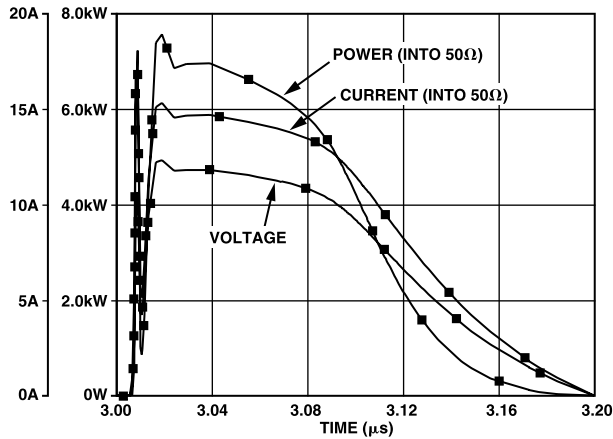


图19. 配置MOV的情况下向50 Ω负载提供的EFT发生器输出

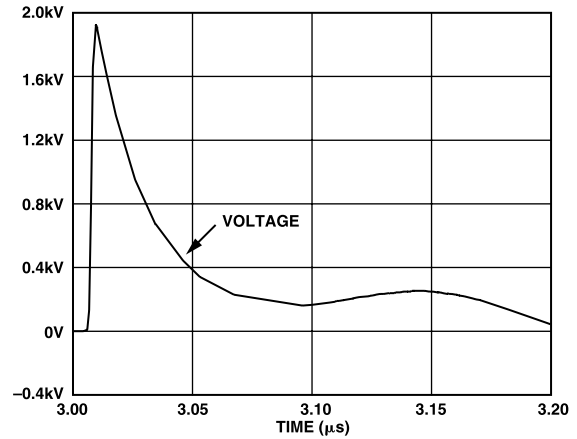


图20. 配置MOV且杂散电感为1 μH的情况下向50 Ω负载提供的EFT发生器输出

此应用中尤其要注意走线长度、火花隙和隔离各种信号。增加一个高电压10 nF输入电容也有助于减少EFT脉冲的高频成分。该设计的性能已经满足了IEC规范的要求, 因此就没有使用电容。对于该设计, 通过将所有引线的长度缩短并使用接地层, 杂散电感得以保持在最低水平。

IEC 61000-4-5

IEC 61000-4-5的目的是建立一种公共基准, 用于评估设备在受到电力线和互连线上的高能量干扰时具备的性能。图21显示用于产生IEC 61000-4-5所述组合波形(混合)脉冲的电路。它基于IEC 61000-4-5 (2001-04)图1所示的电路。

这种发生器可产生1.2 μs/50 μs的开路电压波形和8 μs/20 μs的短路电流波形, 因此, 它才称为混合发生器。电涌发生器的有效输出阻抗为2 Ω。这定义为峰值开路电压与峰值短路电流之比。

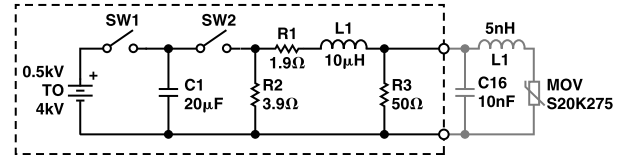


图21. 电涌发生器(IEC 61000-4-5)

图22显示了发生器电压和电流输出波形。组合波形发生器的特性如下:

- 开路电压
 - 0.5 kV到至少4.0 kV
 - 波形如图22所示
 - 开路电压容差为±10%

- 短路电流
 - 0.25 kA到2.0 kA
 - 波形如图31所示
 - 短路电流容差为 $\pm 10\%$
- 至少60秒的重复速率

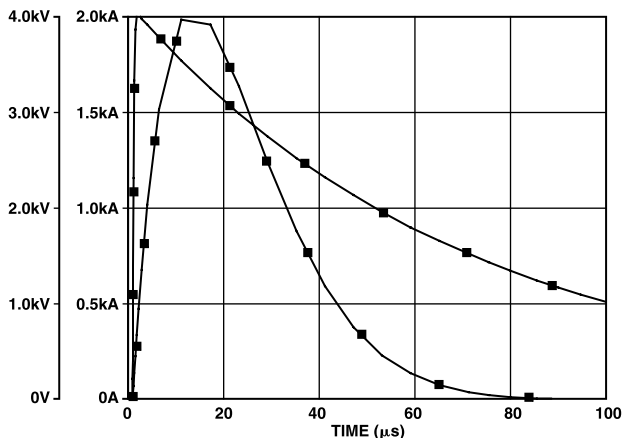


图22. 开路电压/短路电流

对于抑制这类高能量/持续时间长的电涌，MOV非常有效。图23显示MOV连接至图21所示发生器时其两端的电压。此外还显示了电流和瞬时功率波形。利用所示的矩形法可以随时估计MOV吸收的能量。

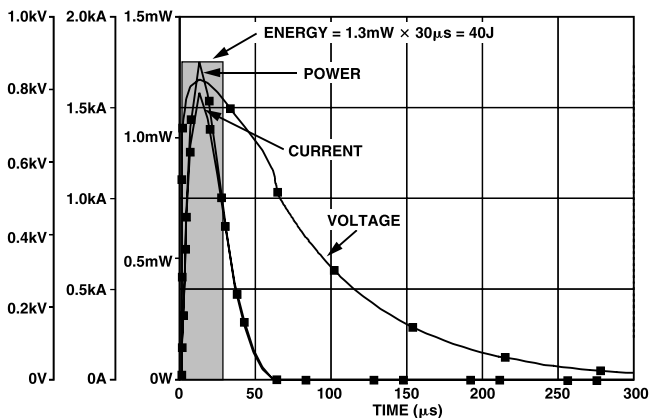


图23. MOV在4 kV电涌期间吸收的能量

MOV电涌电流额定值降低

MOV能够处理的最大电涌电流(及所吸收的能量)取决于MOV在整个生命周期内接触电涌的次数。每次遇到电涌事件后，MOV的寿命就会相应地缩短。MOV器件的数据手册会列出针对8 μ s/20 μ s电流脉冲所能实现的最大非重复性电涌电流。如果电流脉冲持续时间较长，并且在器件寿命

期间发生不止一次，这种最大电流额定值就会相应地减小。图24显示了S20K275的降额曲线。假设持续时间为30 μ s，峰值电流如图23所示，MOV在超出规范要求之前所能处理的电涌次数最多约为10次。重复加载(上述情况下为10次)之后，MOV电压就会改变。在起初增加之后，就会快速衰减。

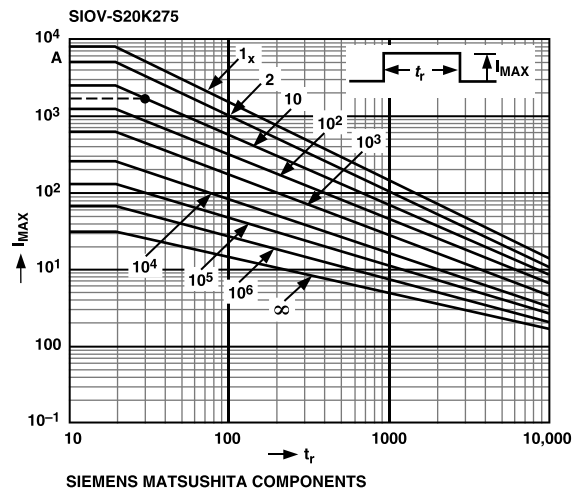


图24. S20K275的降额曲线

PCB设计

在PCB设计阶段，对传导性或辐射性电磁干扰的敏感度以及模拟性能都进行了考虑。幸运的是，用于增强模拟和混合信号性能的许多设计方法也都很好地从自身角度出发，提高了设计的EMI稳定性。关键要点是将电路中容易受噪声和电磁干扰影响的部件隔离开来。由于ADE7761执行所有的数据转换和信号处理，电表的稳定性将在很大程度上取决于ADE7761的受保护情况。

最大限度地提高电涌抗扰度的布局至关重要。走线和电路板上各种元件之间的距离会影响高电压抗扰度的相关整体性能。本应用笔记中使用的材料是电介质强度为1000 V/mil的proprog。增加了高电压走线周围的间隔，以便最大限度地降低高电压事件期间的绝缘击穿。其他防范措施包括注意各种元件之间的间隔。元件之间气隙的电介质强度为75 V/mil，远低于proprog。因此，所有裸露的引线或元件都应该保持100 mil的间隔，以便实现7500 V的击穿电压。元件放置得过于密集会导致元件之间击穿。制造过程中，还应该采取一些额外措施，以确保电路板没有杂质。这样可以最大限度地减少可能在高电压事件期间产生泄漏路径的阻性路径。

为确保在宽动态范围内都保持精度，PCB的数据采集部分应该尽可能保持安静，也就是使电气噪声最低。噪声会导致ADE7761中发生的模数转换过程不精确。任何混合信号系统中都有一个常见的噪声源，那就是电源的接地回路。这种情况下，通过接地返回路径的公共阻抗，可将高频噪声(来自快速边沿上升时间)耦合至PCB的模拟部分。图25展示了这种机制。

解决此问题的一种常用方法是对电源采用单独的模拟和数字返回路径。应该尽一切努力将这些返回路径的阻抗尽可能降低。电路板的走线电感可以在33 nH/in.左右，这样能够增强针对高频信号的敏感性。如图25所示，接地电流的公共路径可以耦合在电表的数字和模拟部分之间。实际上，将信号去耦到一个较窄的接地走线实际上能够将不必要的噪声耦合到电路的其他部分。ADE7761的PCB设计中使用了一个接地层，用于使这些返回路径的阻抗最小。用高频陶瓷电容对数字电路的高频噪声源进行去耦，使其尽量接近ADE7761。应该注意一点，铝电解电容等大型电容无效，因为这类电容的典型残留串联电感为6.8 nF，往往会降低电容在高频条件下的去耦效果。

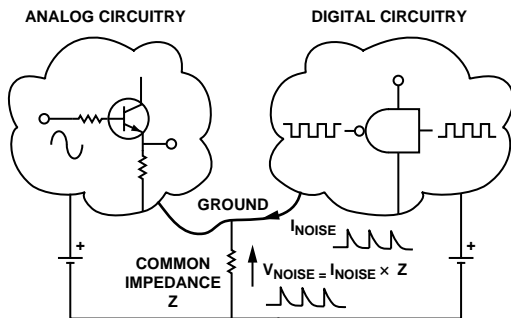


图25. 通过接地回路阻抗实现的噪声耦合

PCB的电源部分是连接相位线和零线的唯一地方。由于PSU是以电容为基础的，因此，有一个较大的电流通过接地回路流回相位线(系统地)。PCB的这一部分含有瞬变抑制电路(MOV或铁氧体等)和电源电路。尽量缩短电源回路路径的长度，以使其与模拟电路相隔离。

ADE7761和敏感信号路径位于电路板的一个无噪声部分，该部分与设计的噪声元素(例如电源和闪烁的LED等)相隔离。来自电源的接地电流与被测信号的频率相同，如果不注意回流的路由，可能导致精度问题，即在作为模拟输入的PSU之间导致串扰。另外，衰减网络中针对通道2(电压通道)的部分位于PCB的电源部分。这样有利于消除通道1的潜在串扰，其方法是尽量降低PCB模拟(无噪声)部分的模拟信号幅度。请记住，当采用14.8 μΩ的负载电阻时，通道1上的输入电压信号为29 mV rms(I_b条件下)。

电表精度/测试结果

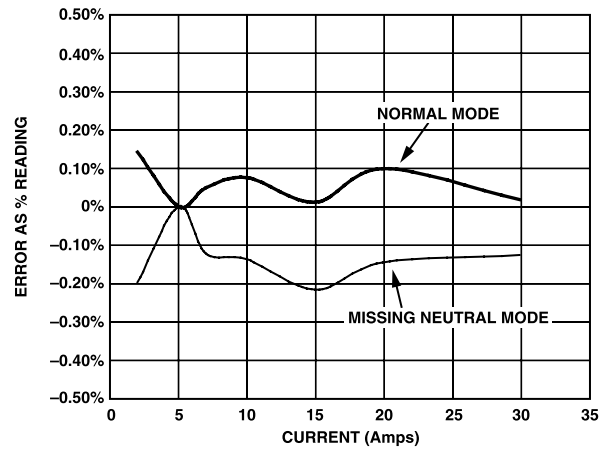


图26. ADE7761参考设计线性

物料清单

器件	详情	注释
C1, C2, C3, C4, C9	0.033 μ F 芯片电容, 0805 外壳	Digi-Key 产品型号 PCC1834CT-ND
C5, C7, C10, C12, C14, C15	0.1 μ F 芯片电容, 0805 外壳	Digi-Key 产品型号 BC1300CT-ND
C6, C13	10 μ F 电容, A 外壳, 6.3 V	Digi-Key 产品型号 PCS1106CT-ND
C17	0.47 μ F 电容, CR1K2400	Digi-Key 产品型号 EF6474-ND
C18	470 μ F 电容, CAPT394-35 V	Digi-Key 产品型号 P5554-ND
D1, D4, D5	HLMPD150 LED 外壳 DIOT1-34	Digi-Key 产品型号 HLMPD150A-ND
D2, D6, D7, D8, D9, D10	1N4004 外壳 DO41 二极管	Digi-Key 产品型号 1N4004DICT-ND
D3	1N4739 外壳 DO41 齐纳二极管	Digi-Key 产品型号 1N4739ADICT-ND
R1, R2, R3, R4, R17, R24	1 k Ω , 1%, 0805 外壳, 1/8 W	Digi-Key 产品型号 311-1.00KCCT-ND
R5	300 k Ω , 1%, 2020 外壳, 1/2 W	Digi-Key 产品型号 P301KACCT-ND
R6	110 k Ω , 1%, 0805 外壳, 1/8 W	Digi-Key 产品型号 311-150KCCT-ND
R7	75 k Ω , 1%, 0805 外壳, 1/8 W	Digi-Key 产品型号 311-75.0KCCT-ND
R8	39 k Ω , 1%, 0805 外壳, 1/8 W	Digi-Key 产品型号 311-39.0KCCT-ND
R9	18 k Ω , 1%, 0805 外壳, 1/8 W	Digi-Key 产品型号 311-18.0KCCT-ND
R10	9.1 k Ω , 1%, 0805 外壳, 1/8 W	Digi-Key 产品型号 311-9.10KCCT-ND
R11	5.1 k Ω , 1%, 0805 外壳, 1/8 W	Digi-Key 产品型号 311-5.10KCCT-ND
R12	2.2 k Ω , 1%, 0805 外壳, 1/8 W	Digi-Key 产品型号 311-2.20KCCT-ND
R13	1.2 k Ω , 1%, 0805 外壳, 1/8 W	Digi-Key 产品型号 311-1.20KCCT-ND
R14	560 Ω , 1%, 0805 外壳, 1/8 W	Digi-Key 产品型号 311-560CCT-ND
R15, R16	330 k Ω , 1%, 2010 外壳, 1/2 W	Digi-Key 产品型号 P330KACCT-ND
R18, R22, R29	2 k Ω , 1%, 1206 外壳, 1/4 W	Digi-Key 产品型号 311-2.00KFCT-ND
R19, R20	20 Ω , 0805 外壳, 1/8 W	Digi-Key 产品型号 311-20.0CCT-ND
R21	470 Ω , 5%, 32 外壳, 1 W	Digi-Key 产品型号 P470W-1BK-ND
R23	6.2 k Ω , 0.5%, 0805 外壳, 1/8 W \pm 25 ppm	Digi-Key 产品型号 RR12P6.2KDCT-ND

AN-687

器件	详情	注释
R25, R26, R27, R32	14.7 Ω , 1%, 0805外壳, 1/8 W	Digi-Key产品型号311-14.7CCT-ND
R28	6.2 k Ω , 1%, 0805外壳, 1/8 W	Digi-Key产品型号311-6.20KCCT-ND
R30	470 Ω , 2 W	Digi-Key产品型号P470W-1BK-ND
R31	150 k Ω , 1%, 0805外壳, 1/8 W	Digi-Key产品型号311-150KCCT-ND
R33	560 k Ω , 1%, 0805外壳, 1/8 W	Digi-Key产品型号311-560KCCT-ND
R34	56 k Ω , 1%, 0805外壳, 1/8 W	Digi-Key产品型号311-56.0KCCT-ND
R35	27 k Ω , 1%, 0805外壳, 1/8 W	Digi-Key产品型号311-27.0KCCT-ND
R36	12 k Ω , 1%, 0805外壳, 1/8 W	Digi-Key产品型号311-12.0KCCT-ND
R37	3 k Ω , 1%, 0805外壳, 1/8 W	Digi-Key产品型号311-3.00KCCT-ND
R38	1.5 k Ω , 1%, 0805外壳, 1/8 W	Digi-Key产品型号311-1.50KCCT-ND
R39	750 Ω , 1%, 0805外壳, 1/8 W	Digi-Key产品型号311-750CCT-ND
R40	330 Ω , 1%, 0805外壳, 1/8 W	Digi-Key产品型号311-330CCT-ND
R41	160 Ω , 1%, 0805外壳, 1/8 W	Digi-Key产品型号311-160CCT-ND
U1	ADE7761 SSOP-20	
U2	ADP3330	
U3	PS250光隔离器, DIP04外壳	Digi-Key产品型号PS2501-1-ND
Z1、Z2(Z2无填充)	滤波扼流圈LA600140	Digi-Key产品型号P9818BK-ND
MOV1	140 J MOV VAR9026	Siemens S20K275

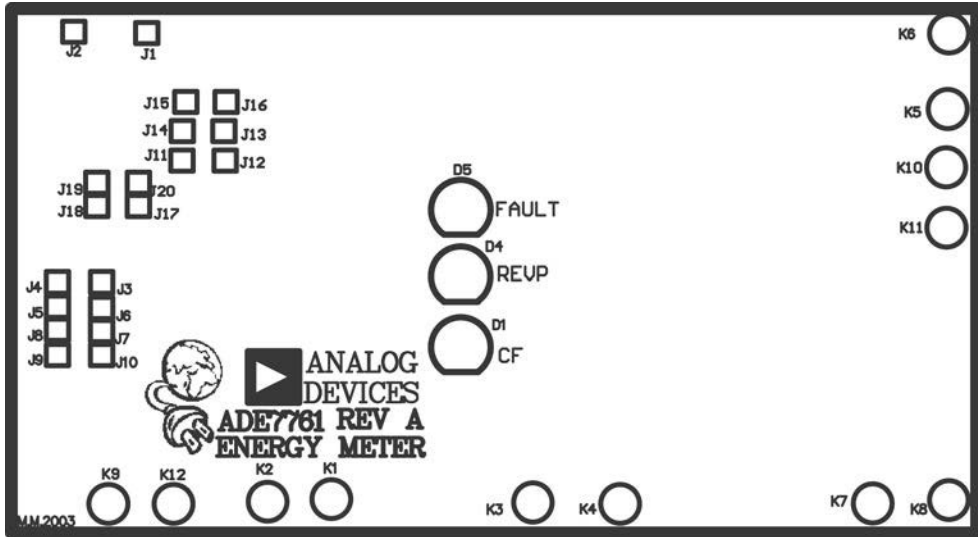


图27. PCB装配(顶层)

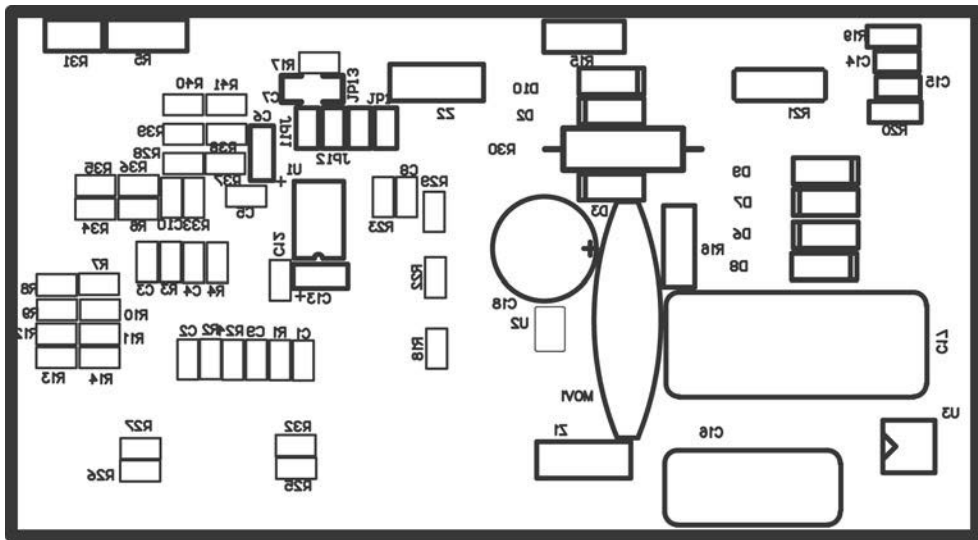


图28. PCB装配(底层)

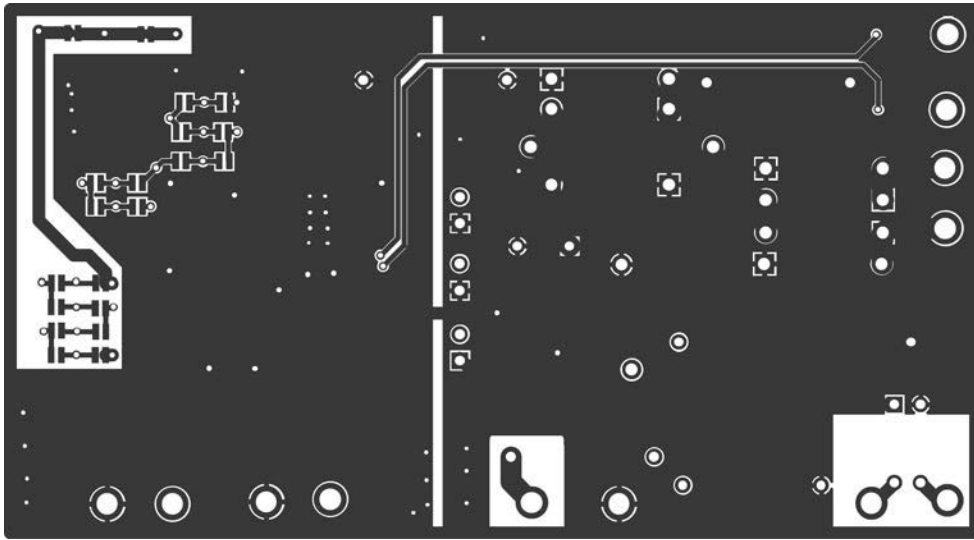


图29. PCB(顶层)

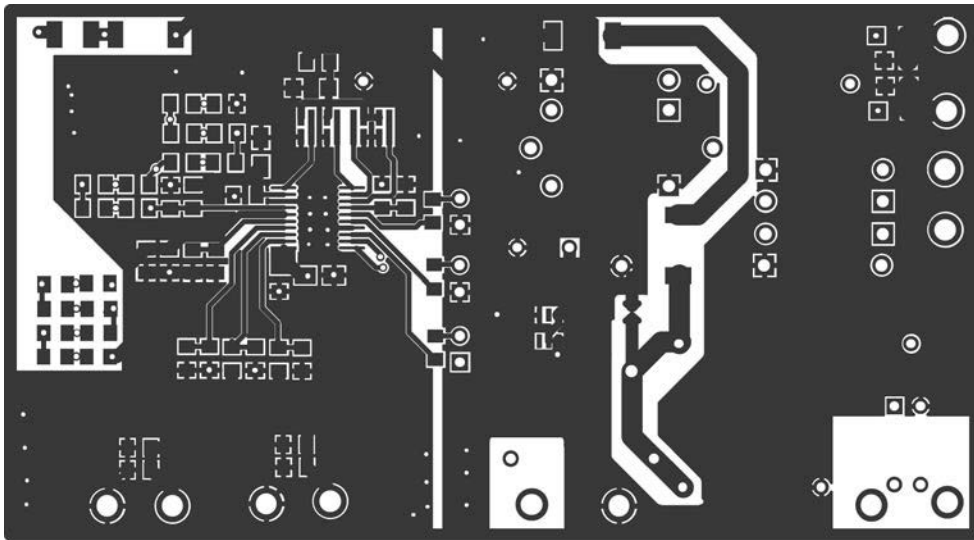


图30. PCB(底层)

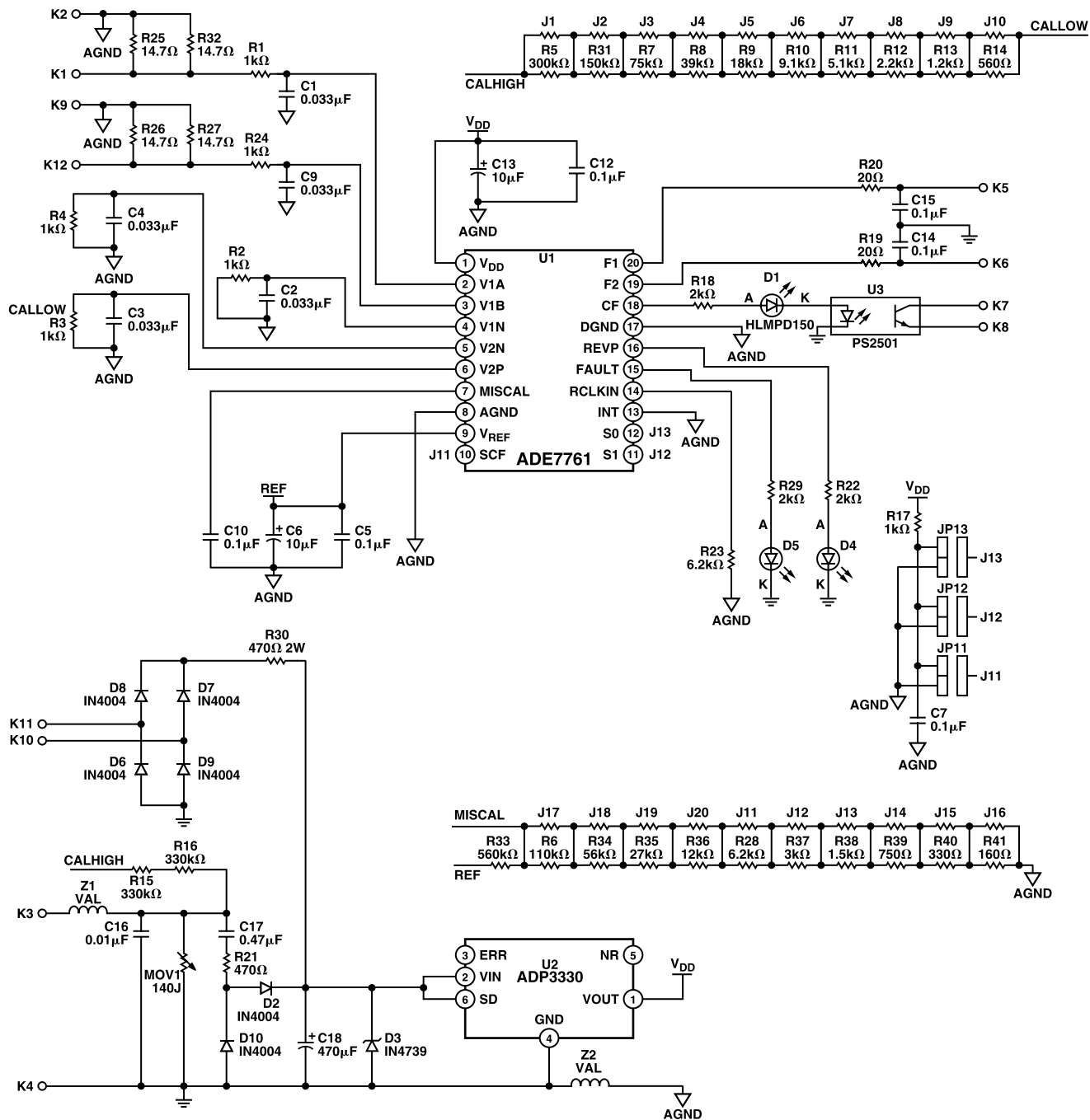


图31. ADE7761参考设计原理图

