

传感器电路的低噪声信号调理

作者: Reza Moghimi, ADI公司应用工程经理

内容提要

在低功耗、低成本设计中, 尽量降低系统噪声至关重要。为了从信号调理电路获得最低噪底和最佳性能, 设计人员必须了解元件级噪声源并在计算模拟前端的总噪声时充分考虑这些噪声源——若要针对极小信号实现高分辨率, 就必须能够透过数据手册上有限的噪声指标了解内在本质, 这点至关重要。每个传感器都具有自身的噪声、阻抗和响应特性, 因此将它们匹配到模拟前端是设计过程的一个重要部分。有多种方法可以计算电路的噪声——在执行噪声分析和计算之前, 所有这些方法都应该先优化配置信号调理电路。如果有良好的运算放大器SPICE模型可用, 则使用SPICE是最简便的方法。

精确的信号调理和高分辨率测量已不再局限于工业或仪器仪表应用。便携式消费电子设备的设计人员也需要将系统噪声降至最低。由于电池供电设备中的信号电压较小, 因此这可能相当具有挑战性。系统精度取决于噪底。为了从信号调理电路获得最低噪底和最佳性能, 设计人员必须了解元件级噪声源并在计算模拟前端的总噪声时充分考虑这些噪声源。

一些设计人员坚信选择噪声最低的元件可以解决其所有信号调理噪声问题。这种想法是一个好的起点, 但是信号调理应用中采用的大部分IC放大器和基准电压源在数据手册中仅会给出几个有限频率处的噪声规格。因此, 设计人员只能通过有限的信息来选择器件。他们不知道元件噪声来自哪里以及受哪些因素影响, 噪声是否随着时间、温度和电路配置而变化, 或是在选择噪声最低的器件前是否需要了解制造工艺。在当今的低功耗、低成本设计中, 很多系

统无法承受最昂贵的器件或通过提高功耗来降低噪声的器件。本文首先探讨了这些话题, 然后为选择手头设计任务的最佳元件提供了指南。

低噪声设计在当今便携式小工具中变得很重要。一般而言, 噪声是指影响有用信息质量的任何干扰信号。为了理解低噪声设计的重要性, 我们来看看图1所示的典型信号链。

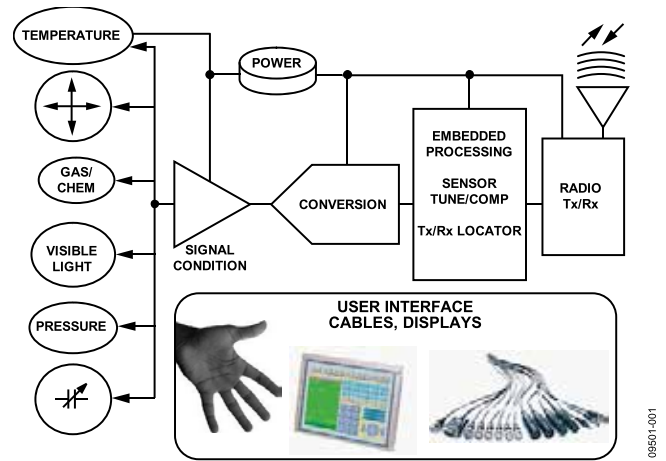


图1. 典型的消费电子信号链

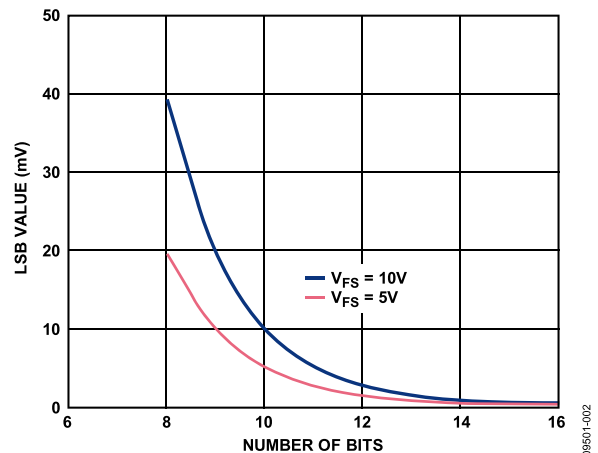


图2. LSB大小随着满量程信号降低而缩小

常见的传感器应用已经过渡到采用更低的工作电源电压(从几年前的±22 V到今天的±0.9 V)，在LSB大小缩减的同时对精度提出了更高要求，如图2所示。例如，汽车行业已从8位系统过渡到12位或更高位数的系统。该趋势使得测量传感器产生的微伏电压十分具有挑战性。设想一个实际传感器最大生成30 mV的信号(非常常见)。在这种情况下，12位系统中的1/2 LSB是3.5 μV，因此，如果用作模拟前端的放大器具有1 μV的折合到输入端噪声，测量质量将受到影响。

信噪比

驱动ADC时保持较低的模拟前端噪声同样非常重要。这对于避免降低信噪比(SNR)来说至关重要。放大器引起的SNR性能下降净值(单位dB)为：

$$SNR_{Loss} = 20 \log \left[\frac{N_{ADC}}{\sqrt{N_{ADC}^2 + \frac{\pi}{2} f_{-3dB} \left(\frac{2.5NE_N}{FSR} \right)^2}} \right] \quad (1)$$

其中：

N_{ADC} 是ADC的均方根噪声，单位为微伏(μV)。

f_{-3dB} 是ADC的-3 dB输入带宽，单位为MHz(或是ADC输入滤波器的截止频率，如果使用的话)。

N 为放大器的噪声增益(在单位增益缓冲器配置中为1)。

E_N 为运算放大器的等效输入电压噪声谱密度，单位为nV/√Hz。

FSR 是ADC的满量程输入范围(例如，±2.5 V范围为5 V)。

设计不佳的信号调理电路会导致SNR降低并消除系统中高分辨率ADC的优势。例如，表1显示了以不同噪声规格的放大器驱动时16位模数转换器AD7671的 SNR_{Loss} (28 μV rms噪声，9.6 MHz带宽，0 V至5 V输入， $G = 1$)。

能否实现精确的高分辨率测量取决于系统噪底。可实现的 SNR 最大信噪比为：

$$SNR = 10 \log \frac{V_{signal_rms}}{V_{noise_rms}} \quad (2)$$

表1. 较高的放大器噪声会造成较大的 SNR_{Loss}

1 kHz时放大器噪声(nV/√Hz)	SNR_{Loss}
40	9.4
20	4.6
10	1.7
1	0.02

系统设计人员的目标是在保持信号不失真的情况下处理传感器生成的微小信号。以下部分将探讨信号调理电路生成的噪声并介绍如何选择合适的器件。

信号调理电路中的噪声

噪声可分为两种不同的类别：外部噪声(干扰噪声)和内部噪声(固有噪声)。电磁噪声属于外部噪声形式。它们可能周期性出现，也可能间歇性或随机出现。系统设计人员可以通过多种方法降低它们的影响。

内部噪声可以定义为应用中会产生电压和电流的所有电阻和半导体器件(PN结)内固有电子波动导致的随机过程。噪声无法完全消除。电子的热扰动和电子空穴对的随机生成和重组都属于内部噪声，IC制造商尝试利用更好的工艺和设计技术降低这种噪声。

噪声通常规定为峰峰值(p-p)或均方根值，以p-p或频谱噪声密度图形式表示，如图3所示。与交流信号不同，噪声功率分散在整个频谱上，而不是集中在一个频率上。噪声的瞬时值无法预测，但是可以预测噪声概率。大部分噪声呈高斯分布。

很难准确、连续地从p-p噪声图中读取噪声值。绘制噪声功率密度与频率的关系曲线后，可以直观地看出功率在频率范围内的分布情况。噪声频谱密度显示了给定频率处的噪声能量，均方根数值则给出了给定带宽或时间间隔上的均方根值。知道p-p噪声值总是不错的。因为噪声是随机的，因此始终存在电压超出峰峰值的可能性。通过将均方根噪声乘以6.6可以在99.97%的程度上确保不会超过p-p值。

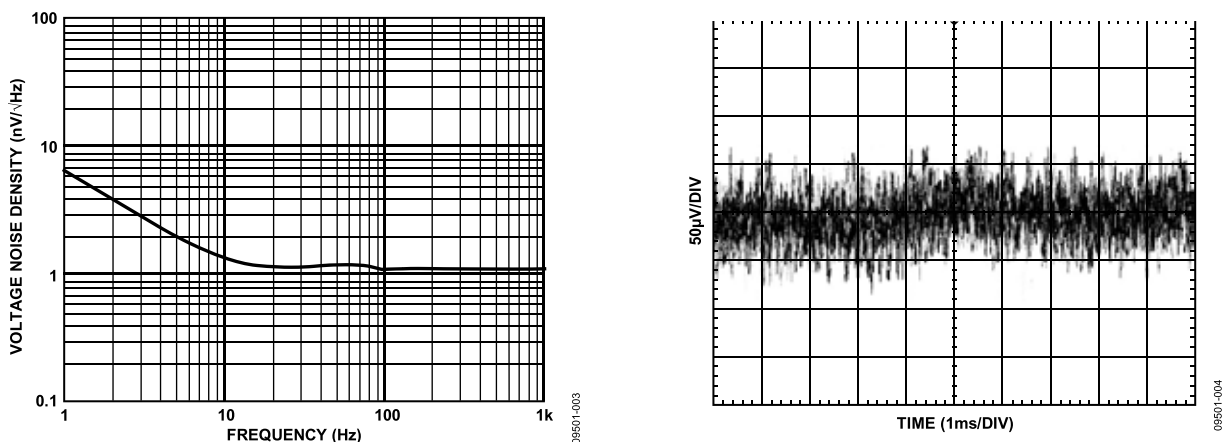


图3. 典型峰峰值和电压噪声密度图

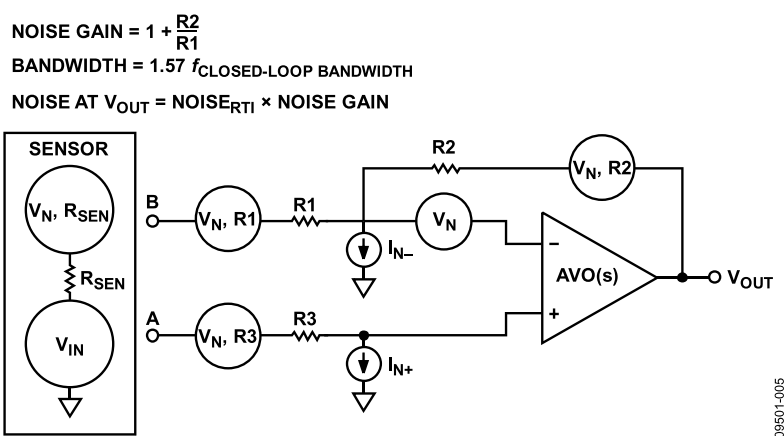


图4. 显示所有噪声源的信号调理电路(假设放大器没有噪声)

在IC中，两种最常见的功率密度分布形式为 $1/f$ 和白噪声。 $E_N(f)$ 和 $I_N(f)$ 的数量就是噪声频谱密度，以 $nV/\sqrt{\text{Hz}}$ 和 $pA/\sqrt{\text{Hz}}$ 表示。由于噪声取决于测量带宽，因此指定频段很重要。

受到 $1/f$ 、温度和老化效应、甚至可能是爆米花噪声(请参见噪声类型部分)的影响，也很难在数学上描述低频条件下的放大器噪声特性，但是重复实验显示，温度越高，噪声越大。

除了白噪声和 $1/f$ 噪声以外，IC噪声中还包括爆米花噪声、散粒噪声和雪崩噪声。除了IC以外，系统设计中常用的电阻、电容和电感等其他元件也有各自的噪声。

由于噪声是概率函数，因此设计人员需要以均方根(RSS)形式将不相关的噪声源相加。这意味着，两个具有相同能量的噪声源相加只会使总噪声增加 $\sqrt{2}$ 倍，即3 dB。对于相关的噪声源，噪声计算公式会增加一个由相关因数乘以噪声源乘积组成的额外项。

图4显示了各种不同的放大器噪声源，以及传感器和外部元件噪声源。放大器噪声通过与输入端串联的零阻抗电压发生器和与输入端并联的无限阻抗电流源进行建模。其中每一项都会随着频率和放大器型号变化而变化。输入电压噪声(E_N)和输入电流噪声(I_N)可视为添加到理想“无噪声”放大器的不相关噪声源。

$$Noise_{RTI} = \sqrt{BW} \sqrt{V_N^2 + 4KTR3 + 4KTR1 \left[\frac{R2}{R2 + R1} \right]^2 + I_{N+}^2 R3^2 + I_{N-}^2 \left[\frac{R1 \times R2}{R1 + R2} \right]^2 + 4KTR2 \left[\frac{R1}{R1 + R2} \right]^2} \quad (3)$$

总输出噪声(折合到输入(RTI))由电阻噪声与运算放大器的电压和电流噪声组成,如公式3所示。

注意,在反相和同相配置中,噪声增益(噪声增大系数)均相同: $1 + R2/R1$ 。电容(此处未显示,但此类电路中常常会使用)本身不产生噪声,但放大器电流噪声会在电容上产生压降并生成电压噪声误差。

白噪声会通过,就好像滤波器是砖墙型一样,但是截止频率会增大到1.57倍。0.57考虑到 f_0 (滤波器的转折频率)以上的传输噪声。在放大器应用中,该逐步滚降定义为 $f_0 = \beta \times ft$,其中 β 是反馈因数, ft 是单位增益交越。放大器会任由白噪声通过,截止频率为1.57 f_0 。

如图所示,放大器电压噪声在输出噪声中占很大一部分。假设上述电路配置为反相增益1000,并使用具有所示不同噪声规格和电阻值的各种10 MHz放大器。该测试的结果如图5所示,但是数据手册中所给噪声规格最低的放大器并不总是最适合应用的放大器。选择放大器时还需要考虑其他一些因素。

通过了解传感器,设计人员应该能够确定工作频率范围(如宽带或 $1/f$)。然后,设计人员应该选择具有合适特性的放大器。当今放大器的宽带噪声范围为0.9 nV/ $\sqrt{\text{Hz}}$ 到60 nV/ $\sqrt{\text{Hz}}$ 。

了解输入架构和制造放大器的工艺技术将有助于选择正确的放大器来完成工作。在系统设计的早期阶段中,始终认真考虑通过选择正确的元件并限制应用带宽来设计出最佳噪声性能。然后,用户可以分析非噪声要求,例如输入阻抗、电源电流和增益。如果不满足噪声要求,则重复该过程。通过设计实现低噪声始终比尝试通过屏蔽、布局和其他技术降低噪声更明智。

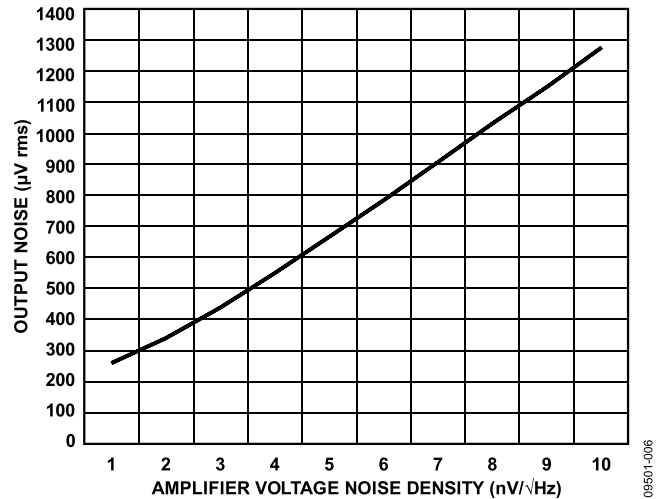


图5. 放大器噪声是信号调理电路输出噪声的主要来源

设计放大器时,明白必须进行权衡取舍很重要。这些可能影响应用,因此了解器件的设计原理以及制造工艺十分重要。仅仅依赖数据手册规格是不够的(例如, $x \text{ nV}/\sqrt{\text{Hz}}$)。

双极性运算放大器特性取决于其静态电流。减小 E_N (低 R_B 和高 I_C)与减小 I_N 的措施相反。这代表着双极性设计中的一种基本折衷。很多器件包括super-beta或 I_B 消除电路。这些会带来相关噪声。在进行噪声分析时,需要引入相关常数来表征该相关噪声。偏置补偿型运算放大器具有比从其偏置电流(I_B)预测更大的噪声电流。

CMOS的主要噪声来源在不同工作区域有所不同。利用工艺相关性和设计调整可以获得更佳的噪声规格,但是每种方法都会对应用产生影响。闪烁噪声($1/f$)与晶体管宽度和

长度($W \times L$)成反比, 因此为了降低噪声, 设计人员需要使用大尺寸输入级晶体管。这样会产生大输入电容, 在最终应用中可能成为限制因素。与双极性器件相比, CMOS器件具有较低的电流噪声。室温下常常可以忽略电流噪声密度(I_N), 但是高温下会有问题。

与BJT相比, JFET具有较低的 g_m , 因此, FET运算放大器在相似工作条件下具有更高的电压噪声。其电压噪声(E_N)还包含闪烁噪声, 但是JFET的电流噪声低于BJT。室温下常常可以忽略其电流噪声(I_N), 但是高温下可能会有问题, 因为温度每增加 20° , 电流噪声会翻倍, 因为温度每增加 10° , 偏置电流(I_b)会翻倍。市面上很多成功的商用JFET运算放大器都是以电压噪声换取输入电容。选择放大器时表2非常有用。表3给出了一些基于不同工艺的常用放大器。

表2. 不同工艺的噪声性能

	双极性	CMOS	JFET
电压噪声	最佳	良好	较好
电流噪声	良好	最佳	较好
E_N 转折频率	最佳	良好	较好
I_N 温度灵敏度	最佳	较好	良好

表3. 基于不同工艺的三种常用放大器噪声规格

产品型号	EN (nV/ $\sqrt{\text{Hz}}$)	IN (pA/ $\sqrt{\text{Hz}}$)	Fc (Hz)	输入
AD8599	1	1.5	9	双极性
AD8655	2.7	0.007	2000	CMOS
AD8610	6	0.005	1000	JFET

根据上面的指南选择传感器和放大器后, 接着是选择放大器周围的元件。小电阻通常更好, 因为它们能降低放大器电流噪声的影响。电阻自身会引入噪声, 这会增加系统噪声底。此外, 电阻噪声不应成为放大器噪声的主要来源。实际上, 运算放大器仿真模型(如ADI公司最近发布的模型)不允许使用大电阻来设置低噪声放大器的增益。

缩减测量带宽是设计低噪声信号调节电路时另一种很好的做法。这可通过使用简单的单极点电路或更为复杂的多极点有源滤波器(请参见ADI公司网站上的滤波器工具设计)来实现。

在当今的低功耗、低成本设计中, 很多系统无法承受昂贵的器件或低噪声器件所需的较高功耗。为了从信号调理电路获得最低噪声和最佳性能, 设计人员必须了解元件级噪声源并在计算模拟前端的总噪声时充分考虑这些噪声源。若要针对极小信号实现高分辨率, 就必须能够透过数据手册上有限的噪声规格了解内在本质, 这点至关重要。

噪声类型

白噪声(也称为带宽噪声)

噪声图的平坦部分是器件的噪声底, 如图6所示。其相对于某一频率进行定义, 是一个常数。两边平方后得到白噪声功率, 其与带宽成正比, 与频带位置无关。这是系统的噪声底和系统分辨率的限制因素。

$$E_N = \sqrt{\int_{f_1}^{f_2} E_N^2 df} = E_N \sqrt{f_2 - f_1} = E_N \sqrt{\Delta f} \quad (4)$$

如果 $f_1 < 1.0f_2$, 那么可近似为:

$$E_N = E_N \sqrt{f_2} \quad (5)$$

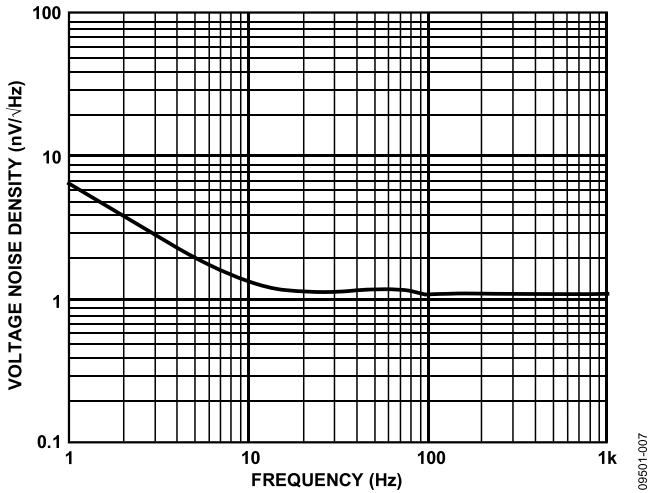


图6. 放大器白噪声是典型噪声图的平坦部分

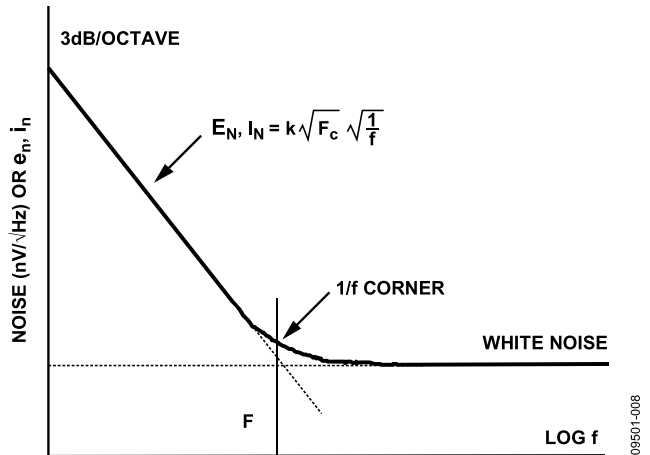


图7. 突出显示1/f噪声的典型运算放大器噪声图

1/f噪声(也称为粉红噪声)

在低频率下，噪声与频率(1/f项)成反比，如图7所示。1/f噪声始终与电流相关，由陷波引起。在电流流过时，陷波会随机捕获和释放电荷载体，从而造成电流中的随机波动。在BJT中，1/f噪声可能由晶体管基极发射结上的污染和表面状况不佳引起。在CMOS中，该噪声与硅和二氧化硅之间边界处的额外电子能量状态相关。

1/f转折频率实际上是一个品质因数，超过该频率后噪声的幅度相对平坦且不受频率影响。注意，电压噪声的转折频率不同于电流噪声密度的转折频率。

$$E_N = K\sqrt{f_c} \sqrt{\frac{1}{f}} \tag{6}$$

$$E_N = E_N \sqrt{f c e \ln\left(\frac{fH}{fL}\right)} \tag{7}$$

$$I_N = I_N \sqrt{f c i \ln\left(\frac{fH}{fL}\right)} \tag{8}$$

1/f的一个特性是每十倍频程的功率内容相等。

爆米花噪声(也称为爆裂噪声)

在早期IC制造中，“爆米花噪声”是一个严重的问题，会导致数十毫秒的随机离散失调偏移。如今，虽然制造过程中仍然偶尔会出现爆米花噪声，但对该现象已有了较好的理解。爆米花噪声是1/f噪声的一部分，发生在极低频率条件下。爆米花噪声会在运算放大器的输出端产生阶跃函数电压变化，主要由晶体管在两个hfe值(beta)之间不规律跳变造成。它完全由工艺决定，工艺不佳的器件具有较多的爆米花噪声。

散粒噪声

每当电流流过P-N结时都会产生散粒噪声，而当今的IC中有很多P-N结。跨越隔离栅完全是随机的，产生的直流电流是很多随机基本电流脉冲的总和。散粒噪声在所有频率下保持不变。当电流噪声具有一致的功率密度时，它会成为白噪声的一部分。

$$I_N = \sqrt{2qI\Delta f} \tag{9}$$

其中：

q = 电子电荷量(1.6 × 10⁻¹⁹库伦)

I = 通过结点的电流(单位pA)

Δf = 带宽(单位Hz)

肖特基噪声

在以反向击穿模式工作的P-N结中，当电子在强电场的影下通过撞击晶格原子获得足够的动能而形成额外的电子空穴对时，便会出现该噪声。这些空穴对可通过雪崩方式形成其他对。得到的电流由流过反向偏置结的随机分布噪声尖峰组成。肖特基噪声与散粒噪声相似，需要电流流动，但是比散粒噪声更为强烈，使齐纳二极管以具有高噪声而著名。

电阻噪声

所有电阻都存在电阻噪声，原因在于电阻中的电子热扰动。后者会引起电荷运动，从而产生电压。电阻噪声是白噪声的一部分，在所有频率下保持不变。可使用以下公式计算电阻的噪声值。根据经验，1 kΩ电阻具有4 nV/√Hz的噪声。值得一提的是，电阻值每增加一倍，噪声会增加3 dB (4 × 电阻=噪声翻倍，即6 dB)。碳素电阻和厚膜电阻的噪声高于计算得出的热噪声。

$$E_N = \sqrt{4kTRB} \quad (10)$$

其中：

k = 波尔兹曼常数(1.374 × 10⁻²³ J/°K)

T = 绝对温度(°K)， $T = °C + 273°$

R = 电阻(W)

B = 带宽(Hz)

$$4kT = 1.65 \times 10^{-20} \text{ W/Hz}$$

有三种方法可以降低该噪声：1)选择小电阻，这样会增加功耗；2)控制温度(降低温度)；3)降低测量带宽。

设计过程

随着模数转换器和数模转换器的分辨率不断增加以及电源电压不断降低，最低有效位变得更小。这使得信号调理任务更加困难。当信号大小逐渐接近噪底时，因此必须解决外部和内部噪声源，包括约翰逊噪声、散粒噪声、宽带噪声、闪烁噪声和EMI。

通常不相关的噪声源可通过RSS方式进行组合：

$$E_{N_total} = \sqrt{E_{N1}^2 + E_{N2}^2} \quad (11)$$

另一方面，相关的噪声源，例如输入偏置电流消除，则必须通过增加相关因数以RSS形式进行组合：

$$E_{N_total} = \sqrt{E_{N1}^2 + E_{N2}^2 + 2CE_{N1}E_{N2}} \quad (12)$$

图8显示了典型信号调理电路中存在的的所有噪声源，以及可用于反相、同相、差动和其他常见配置的通用公式。

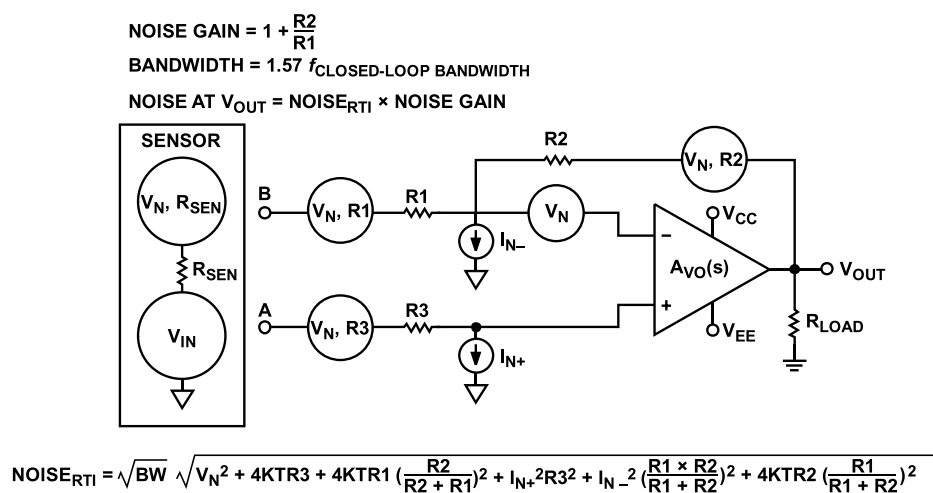
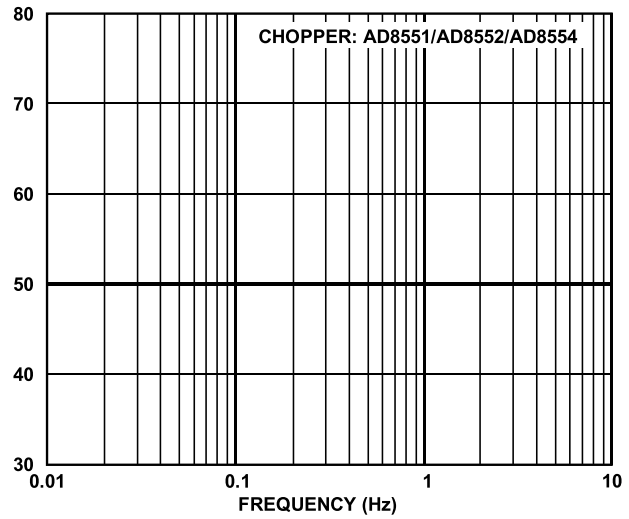
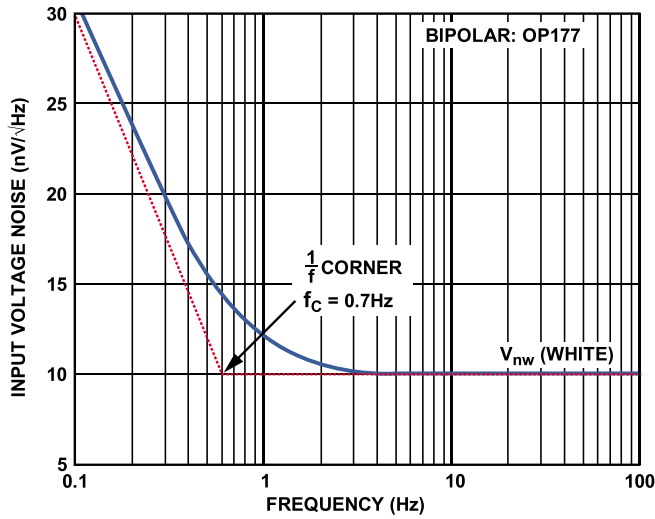


图8. 噪声源包括运算放大器的输入电压噪声和输入电流噪声，外加外部电阻的约翰逊噪声



噪声带宽	双极性 (OP177)	斩波 (AD8551/AD8552/AD8554)
0.1 Hz至10 Hz	0.238 μV p-p	1.04 μV p-p
0.01 Hz至1Hz	0.135 μV p-p	0.33 μV p-p
0.001 Hz至0.1 Hz	0.120 μV p-p	0.104 μV p-p
0.0001 Hz至0.01 Hz	0.118 μV p-p	0.033 μV p-p

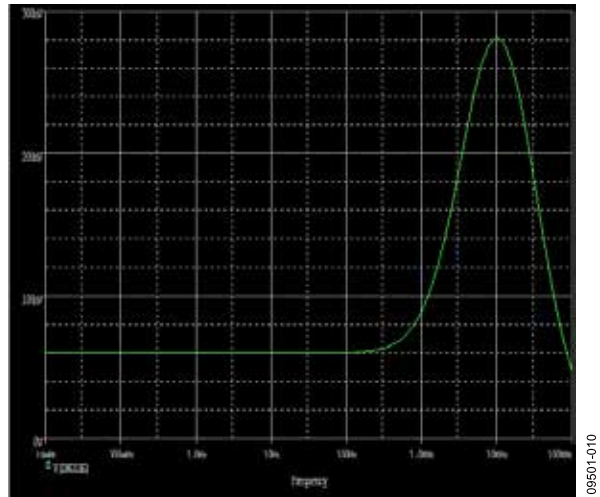


图9. 标准放大器(例如ADI公司的OP177)在低频率下显示 $1/f$ 噪声(左上)。自稳零(斩波)放大器(例如ADI公司的AD8551/AD8552/AD8554)没有 $1/f$ 噪声(右上)。PSpice对AD8638自稳零放大器的行为进行了正确建模(右下)。

正确的设计方法

从传感器及其噪声、阻抗、响应和信号电平特性入手，实现最低的折合到输入端(RTI)噪声将优化信噪比(SNR)。

与先解决增益和功率要求，再艰难地处理噪声问题相比，以关注低噪声着手解决问题显得更为高效。这是一个迭代过程。首先考虑放大器的工作区域：宽带或 $1/f$ 。然后，通过选择合适的有源器件，获得最佳噪声性能的设计。再选择放大器周围的无源元件并限制带宽。然后，分析非噪声要求，如输入阻抗、电源电流和开路增益。如果不满足噪声规格，则继续重复该过程，直到获得可接受的解决方案。

运算放大器选择

在一些情况中，具有 $22 \text{ nV}/\sqrt{\text{Hz}}$ 宽带噪声的运算放大器可能优于噪声规格为 $10 \text{ nV}/\sqrt{\text{Hz}}$ 的放大器。如果传感器在很低的频率下工作，则具有低 $1/f$ 噪声的放大器可能最佳。标准放大器(如ADI公司的OP177)的噪声频谱密度类似于图9左上方的图形。另一方面，自稳零放大器会不断校正随着时间和温度变化而出现在其输入端的任何误差。由于 $1/f$ 噪声会逐渐趋近直流，因此该放大器也会校正该误差。图9右上方的图形显示了第一代自稳零放大器如何不呈现 $1/f$ 噪声，因而适用于低频传感器信号调理。如图9的右下所示，第二代自稳零放大器具有较低的宽带噪声($22 \text{ nV}/\sqrt{\text{Hz}}$)。PSpice宏观模型正确模拟了放大器的电压噪声，图中显示 $1/f$ 噪声已被消除。

轨到轨输入

对于低电压设计，轨到轨(RR)输出和输入可能比较适合。当共模输入从一个轨进入另一个轨时，一个差分输入对停止工作，则另一个差分对接管工作。失调电压和输入偏置电流可能会突然变化，导致图10所示的失真。对于低噪声设计，需要考虑是否需要RR输入特性。

为了解决该问题，运算放大器(如ADI公司的AD8506)使用内部电荷泵来消除输入电压交越失真。如果设计不当，电荷泵产生的噪声将出现在输出中，如果该噪声位于目标频段内，很可能造成问题。可在输出引脚上连接频谱分析仪，以确保时钟的幅度远远小于信号幅度。

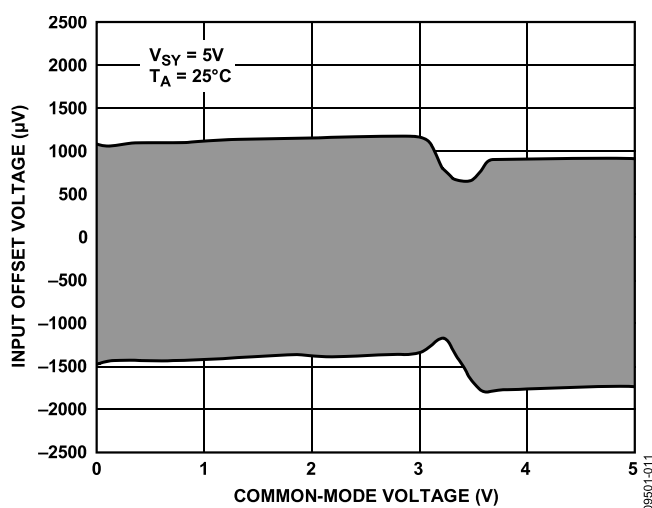


图10. 轨到轨放大器的输入失调电压会随着共模输入电压变化而发生明显变化

偏置电流消除

新型双极性运算放大器采用了一种技术，可以部分消除输入偏置电流。该技术可能导致不相关或相关的电流噪声增加。对于一些放大器，相关噪声可能大于不相关部分。例如，对于ADI公司的OP07，添加阻抗平衡的电阻可改善整体噪声。表4比较了两种广泛使用的ADI运算放大器OP07和OP27，前者以较高的电压噪声获取较低的电流噪声。

从可用的低噪声器件选择三到四个器件。考虑工艺技术。寻找特殊设计技术，如自稳零、斩波和偏置电流消除。查看输入晶体管区域的芯片尺寸图片，记住大输入晶体管的

表4. OP07和OP27电压和电流噪声

参数	条件	OP07E	OP27E	单位
输入失调电流		0.5	7	nA
输入偏置电流		±1.2	±10	nA
输入电压噪声	0.1 Hz至10 Hz	0.35	0.08	µV p-p
输入电压噪声密度	f = 1 kHz	9.6	3	nV/√Hz
输入电流噪声密度	f = 1 kHz	0.12	0.4	pA/√Hz

噪声较低，但输入电容较大。CMOS和JFET放大器的电流噪声远低于双极性器件。低噪声设计使用低值电阻，因此放大器输出驱动必须足以驱动高负载。

无源元件选择

选择放大器后，接着是选择其周围的合适电阻和电容。这些同样也存在噪声。图11显示了使用错误电阻值的影响。输出噪声随着设置增益所使用的电阻增大而增大。在所有三种情况中，增益均为1000。

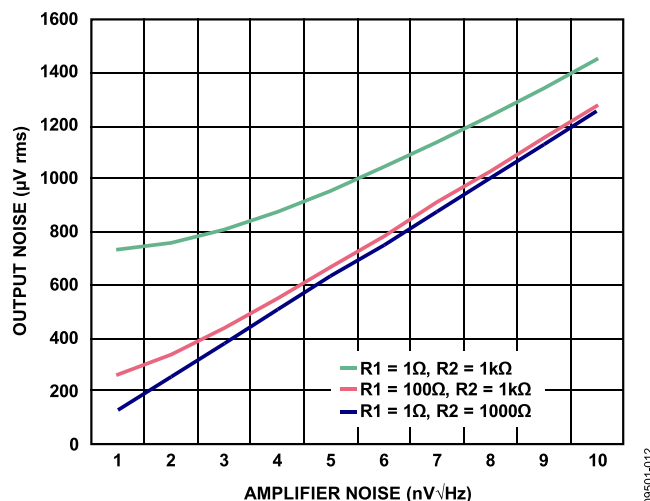
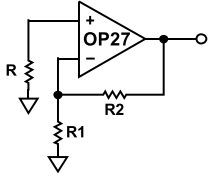


图11. 使用低值电阻保持低输出噪声

EXAMPLE: OP27
 VOLTAGE NOISE = 3nV/√Hz
 CURRENT NOISE = 1pA/√Hz
 T_A = 25°C



NEGLECT R1 AND R2
 NOISE CONTRIBUTION

RTI NOISE (nV/√Hz)
 DOMINANT SOURCE IS HIGHLIGHTED

CONTRIBUTION FROM	VALUES OF R		
	0	3kΩ	300kΩ
AMPLIFIER VOLTAGE NOISE	3	3	3
AMPLIFIER CURRENT NOISE FLOWING IN R	0	3	300
JOHNSON NOISE OF R	0	7	700

09501-013

图12. 采用小电阻时主要噪声来源为电压噪声；采用中值电阻时主要噪声来源为约翰逊噪声；采用大电阻时主要噪声来源为电流噪声。

了解传感器的特性很重要。通过忽略R1和R2的噪声贡献并聚焦于源阻抗R的噪声，图12显示了R为小值电阻时主要噪声来源为电压噪声、为中值电阻时主要噪声来源为约翰逊噪声，为大值电阻时主要噪声来源为电流噪声。因此，具有低输出阻抗的传感器应该使用小电阻和具有低电压噪声的运算放大器。

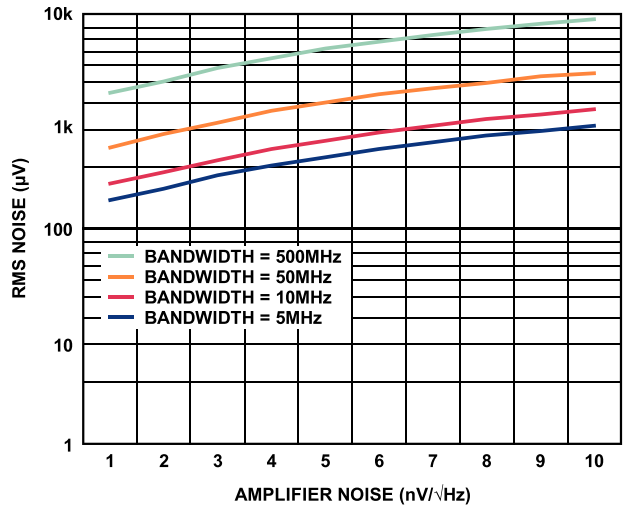
除了电阻以外，还使用电容来提供补偿和降噪。无源元件不会增加噪声，但流过它们的噪声电流将产生噪声电压，计算时应考虑这些噪声电压。总之，在放大器周围应使用低阻抗元件，以便最大程度地降低电流噪声、热噪声和EMI杂散拾取的影响，这点十分重要。

带宽选择

选择放大器及相关电阻和电容后，下一步是设计最佳带宽(BW)。注意带宽设计不要超过安全标准。带宽应足够宽，以便传递基波频率和重要谐波，但不能过宽。选择具有足够带宽的放大器并后接RC滤波器。放大器本身也是单极点滤波器。放大器和电阻在每Hz的带宽上都存在噪声，因此，带宽越大，输出噪声越高，SNR越小。

图13显示了放大器带宽与噪声的关系，电路配置和上文相同，但是使用了具有不同带宽的放大器。要限制增加的噪声，应该尽量减少带宽。

要缩减带宽，可在传感器后面添加RC滤波器。这可能会带来负载问题，但可以使用缓冲器克服该问题，如图14所示。



09501-014

图13. 输出电压噪声随着放大器带宽增加而增加。

具有所示规格和配置的放大器和ADC(放大器带宽为350MHz)将具有166 µV rms的噪声。通过在运算放大器后面添加RC滤波器，使有效带宽变为50 MHz，可将噪声降至56 µV rms。

如图所示，使用正确的RC缩减带宽可以显著提高SNR，但是电阻本身会增加噪声。一种减小带宽的更好方法是使用图15右上方所示的电路。该方法将电阻放在运算放大器的反馈环路内部，使其影响降低1+环路增益。别忘了在电源引脚处添加足够的解耦电容，以便减小信号路径的电源噪声。

完成这些步骤后，再检查其他系统要求。下面是一些示例：

所选元件是否满足其他目标规格？

放大器是否需要双电源？

是否有正电源？

放大器功耗是否太高？

元件是否太贵？

如有必要，返回步骤1并重复该过程。

每个传感器都有各自的噪声、阻抗和响应特性，因此将它们匹配到模拟前端至关重要。要克服当今应用中的很多挑战并获得最佳SNR，需要良好定义的低噪声设计过程。该迭代过程将产生最适合当今高难度应用的信号调理解决方案。

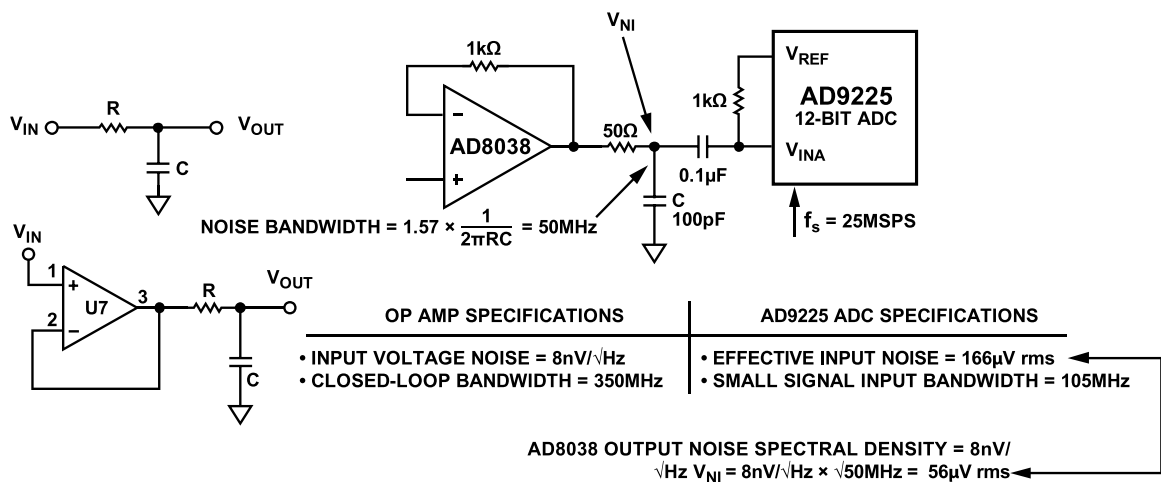
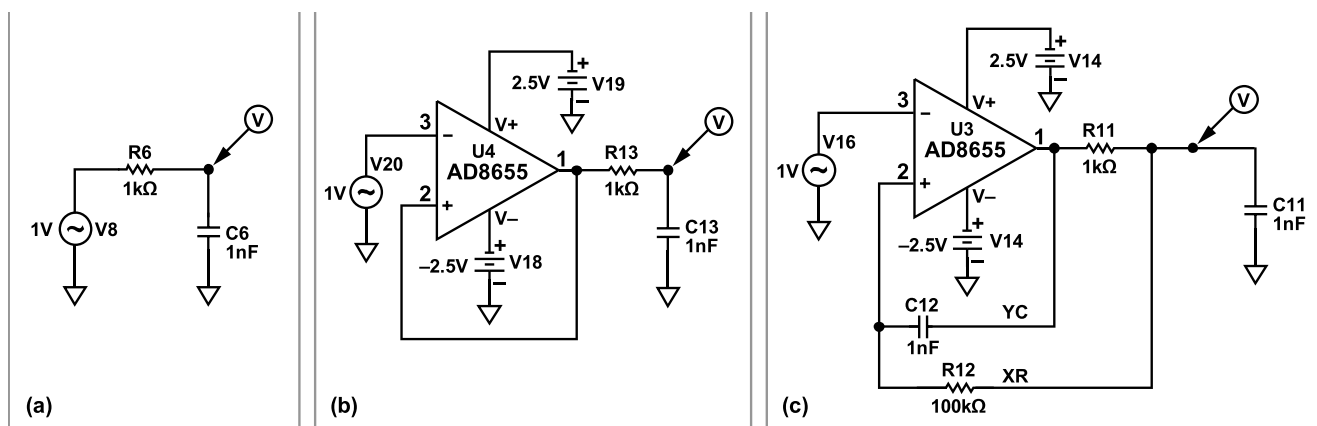
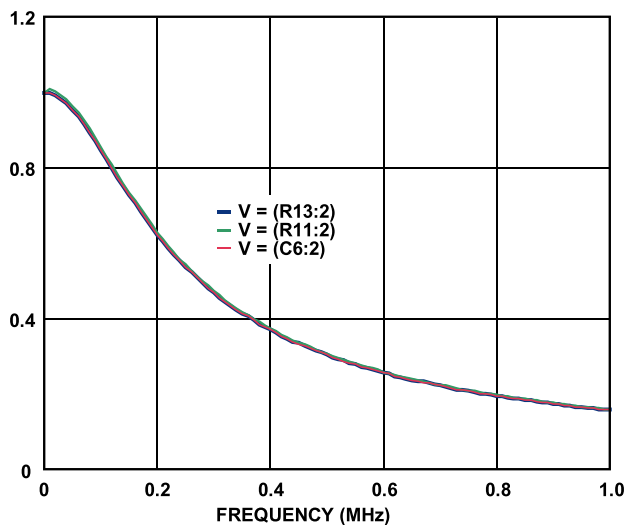


图14. 在传感器和滤波器之间添加缓冲器以避免负载问题



$$f_0 = \frac{1}{2\pi RC\sqrt{XY}} \quad Q = \frac{\sqrt{XY}}{(X+1) \times Y}$$

X AND Y ARE CONSTANTS



RESPONSE OF ALL ABOVE CIRCUITS IS THE SAME

图15. (a)简单的RC滤波器；(b)缓冲器减少负载；(c)将电阻放在反馈环路内可以将噪声降至最低

噪声计算

“噪声”一词包含多种电气干扰。其中一些干扰的来源是模拟电路元件(如放大器和转换器)固有的。要了解电路能可靠处理的最低信号电平,设计人员必须计算电路噪声。该过程可能很复杂,因为涉及到很多公式的推导和求解。在写下公式之前,设计人员必须先确定和考虑不相关和相关的噪声源。我们将探讨同时存在相关和不相关噪声的特殊情况并提供电路优化建议。这样一来,设计人员可以构建有效运行并具有最佳噪声性能的电

要获得最佳噪声性能,必须限制带宽并计算噪声有效带宽(NEB)上的噪声。一种带宽限制方案是在信号调理级上或之后添加简单的低通滤波器。噪声带宽要宽于信号带宽,与系统的滤波器阶数无关。信号已下将至-3 dB频率(f_0)时原始值的0.707倍,但是一阶滤波器的噪声带宽扩展至1.57 f_0 。这意味着,白噪声会通过,就好像滤波器是砖墙型一样,截止频率会增大到1.57倍。高阶(N)低通滤波器的乘法因子如表5所示。

表5. 乘法因子给出了N阶滤波器的噪声等效带宽

N	NEB
1	1.57 f_0
2	1.11 f_0
3	1.05 f_0
4	1.025 f_0

$$NEB = \frac{1}{A^2 v_{\max}} \int_0^{\infty} |A_v(f)|^2 df \quad (13)$$

要计算任意电路(如图16所示的带通滤波器)的噪声等效带宽,设计人员可以使用公式13,该公式将信号增益的幅度对频率积分,然后除以最大信号增益。

一种计算电路噪声的更简单方法是使用仿真软件,如PSpice。该带通滤波器具有 $(1/2\pi \times R3 \times C1)$ 和 $(1/2\pi \times R1 \times C21)$ 的截止频率。具有用于模拟电压和电流噪声密度的精确运算放大器模型很重要。噪声计算过程与手动计算过程相同,但数据处理将由软件进行。

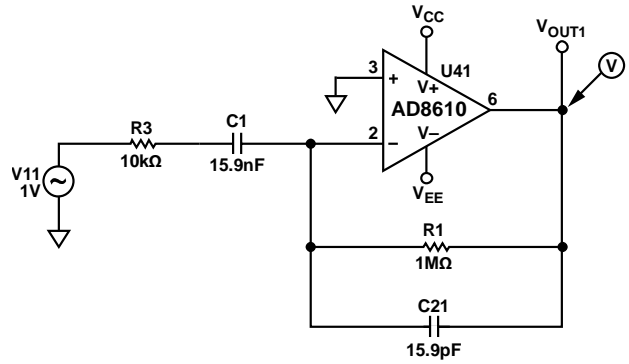


图16. 带通滤波器

要找出NEB,请从“分析设置”弹出菜单选择“交流扫描”,然后单击“使能噪声”按钮。第一步是找出最大增益,如图17所示。

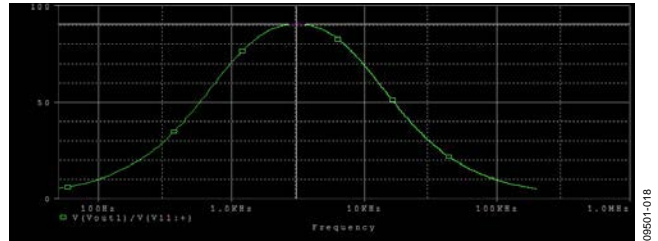


图17. 图16所示电路的最大增益

然后,可以使用求和运算符找出NEB,如图18所示。NEB是图中上半部分大致变平位置的值,本例中在170 kHz处。

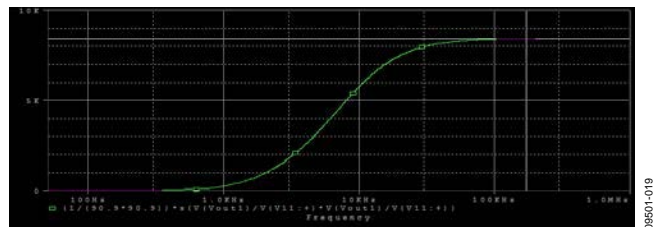


图18. 图16所示电路的噪声等效带宽(NEB)

PSpice还会计算设计人员需要研究的其他信息。例如，它已经收集了必要的信息，用于显示图16所示电路的输入和输出噪声图。这是通过选择设置菜单中的“启用噪声”来实现的。输出噪声结果如图19所示。

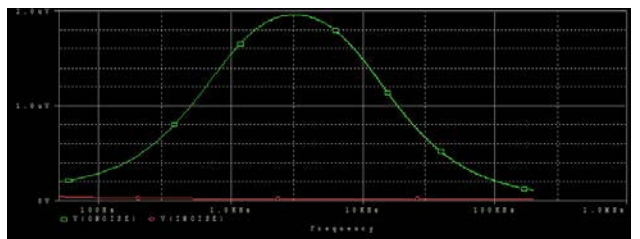


图19. 图16所示电路的输出噪声

知道噪声带宽后，设计人员可以使用探针和s运算符找到该带宽上的噪声，如图20所示。将一个游标放在低频率上(例如，1 Hz)。右键单击并将第二个游标放置在170 kHz处(电路的噪声带宽)。该带宽上的噪声可以从探针游标的“dif”读出。

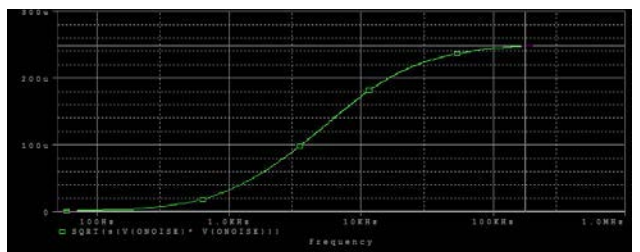


图20. 图16所示电路的总输出噪声
(在NEB上积分)

上面的方法假设所有电路噪声源已正确确定并配置为最佳噪声性能。PSpice不知道正确的配置和元件值，这些必须由电路设计人员进行优化。上述电路是否针对噪声进行了优化？是否已确定和考虑所有噪声源？运算放大器的工艺技术和设计技术会影响其噪声性能。模拟IC设计人员通过使用内部偏置电流消除电路技巧，减少了双极性晶体管的偏置电流。这些技巧会在电流噪声密度规格中引入相关成分。表6显示了超低噪声、低失真运算放大器(如ADI公司的AD8599)的噪声规格。

表6. AD8599噪声规格

噪声性能	条件	典型值	最大值	单位
峰峰值噪声 (E_N p-p)	0.1 Hz至 10 Hz	76		nV p-p
电压噪声密度 (E_N)	f = 1 kHz	1.07	1.15	nV/ $\sqrt{\text{Hz}}$
	f = 10 Hz		1.5	nV/ $\sqrt{\text{Hz}}$
相关电流噪声	f = 1 kHz	2.0		pA/ $\sqrt{\text{Hz}}$
	f = 10 Hz	4.2		pA/ $\sqrt{\text{Hz}}$
不相关电流噪声	f = 1 kHz	2.4		pA/ $\sqrt{\text{Hz}}$
	f = 10 Hz	5.2		pA/ $\sqrt{\text{Hz}}$
总谐波失真 加噪声(THD + N)	G = 1, $R_L \geq 1$ k Ω , f = 1 kHz, $V_{RMS} = 1$ V	-120		dB
通道隔离(CS)	f = 10 kHz	-120		dB

如果配置正确，这些IC可以提高电路的交流和直流性能。如图21所示，平衡放大器输入可以优化噪声性能。例如，通过在同相输入端和地之间放置电阻R5(相当于R1和R4的并联组合)，可以优化直流性能。这种常用技术可消除运算放大器的输入偏置电流并减少总直流误差。

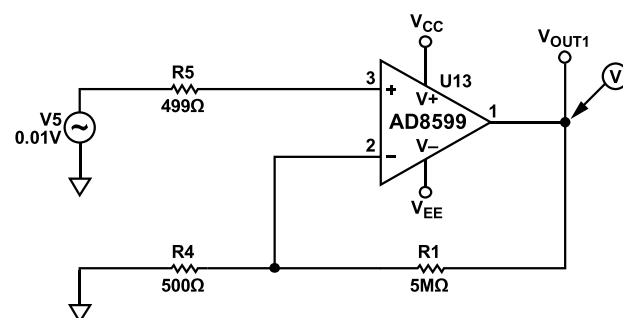


图21. 直流优化电路

不过，上述电路未针对噪声进行优化。为此，设计人员必须确定所有噪声源并写下噪声公式，如上文所述。图22确定了噪声源；公式14是噪声公式。

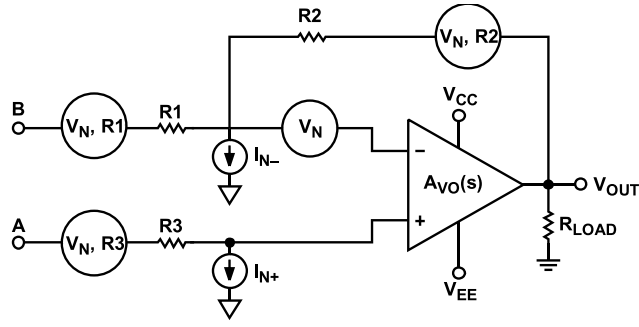


图22. 图21中电路的噪声源

$$NOISE_{RTI} = \sqrt{BW} \sqrt{V_N^2 + 4KTR3 + 4KTR1 \left(\frac{R2}{R2 + R1} \right)^2 + I_{N+}^2 R3^2 + I_{N-}^2 \left(\frac{R1 \times R2}{R1 + R2} \right)^2 + 4KTR2 \left(\frac{R2}{R1 + R2} \right)^2} \quad (14)$$

找出NEB后，便可利用PSpice来计算电路的总噪声。图23显示了1到15 kHz的噪声。

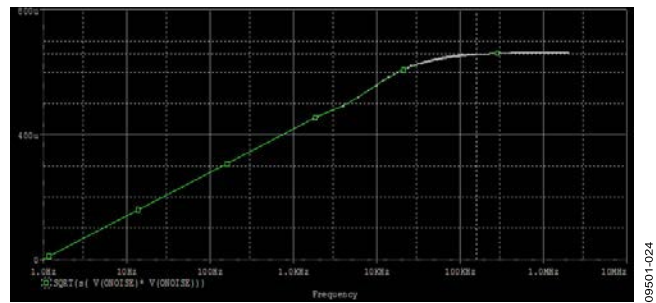


图23. 图21中电路的输出噪声

如何平衡运算放大器的输入以获得最佳噪声性能？图24中给出了答案，其中同时针对交流和直流参数平衡了输入。注意，尽管噪声增益相同(1001)，并且流出放大器输入引脚时电流噪声密度经过等效电阻，但电阻值发生了变化。

相对于先前的解决方案，该电路在噪声方面有何改善？为了回答该问题，再次确定了所有噪声源，并写下合适的公式来计算输出端的总噪声。如图25所示，注意，平衡电阻Rb的贡献通过公式15获得。

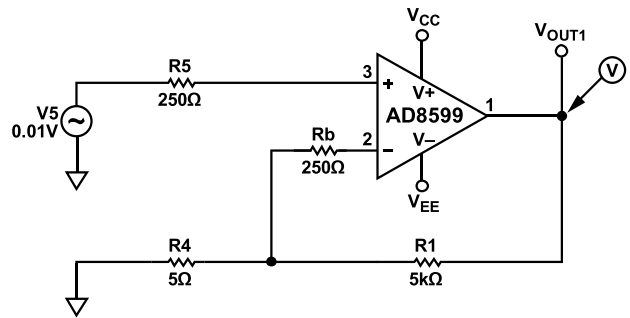


图24. 交流和直流优化电路

$$(NOISE_{RTO})^2 = \left(1 + \frac{R2}{R1} \right)^2 \times \left(V_N^2 + (4KTR3)^2 + I_{N+}^2 R3^2 + (4KTRb)^2 \right) + \left(\frac{R2}{R1} \right)^2 \left((4KTR1)^2 I_{N-}^2 Rb^2 + I_{N-}^2 R2^2 + (4KTR2)^2 \right) \quad (15)$$

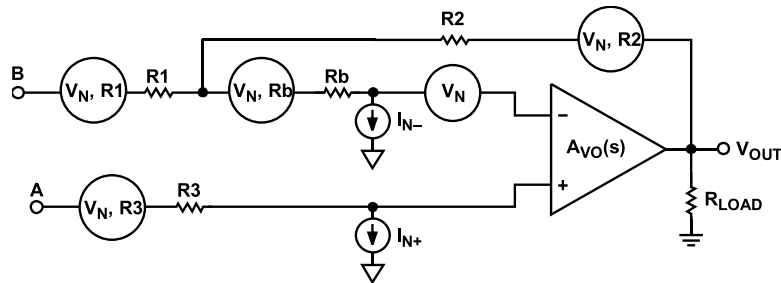


图25. 图24中电路的已确定噪声源

表7给出了图21和图24中结果的横向比较。由于使用了小电阻进行平衡，两种配置之间的总输出噪声差可能看起来没那么小，但是如果图21中R5使用大电阻，噪声差就会成为问题。

表7. 图21和图24的横向比较

元件	未平衡	平衡
V_N^2	$1.14 \cdot 10^{-18}$	$1.14 \cdot 10^{-18}$
$(4KTR3)^2$	$7.99 \cdot 10^{-18}$	$3.99 \cdot 10^{-18}$
$(4KTR2)^2$	$8.00 \cdot 10^{-15}$	$8.00 \cdot 10^{-15}$
$(4KTRb)^2$	0.00^{00}	$3.99 \cdot 10^{-18}$
$(4KTR1)^2$	$8.00 \cdot 10^{-18}$	$4.00 \cdot 10^{-18}$
$I_{N-}^2 Rb^2$	0.00^{00}	$2.49 \cdot 10^{-19}$
$I_{N-}^2 R2^2$	$1.43 \cdot 10^{-18}$	$5.61 \cdot 10^{-19}$
$I_{N+}^2 R3^2$	$1.44 \cdot 10^{-12}$	$1.00 \cdot 10^{-12}$
NEB	15.7 kHz	15.7 kHz
总噪声(RTO) μV	560	484

除了目前给出的两种方法外，是否还有其他的简便方法来计算电路噪声？在一种常用应用电路(即配置为驱动ADC的缓冲器的运算放大器)示例中给出了另一种计算给定电路噪声的方法。

图26中使用ADI公司的AD8675(宽带噪声=2.8 nV/ \sqrt{Hz})的电压噪声密度图作为示例，将NEB分成两个区域(低频和高

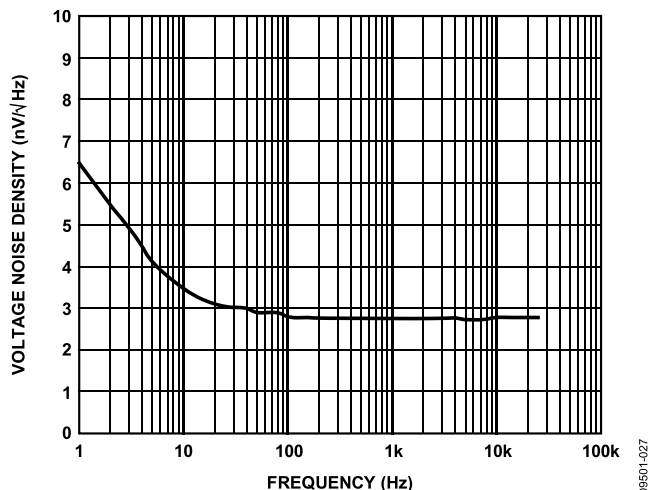


图26. AD8675噪声密度与频率的关系

频)。注意，配置为同相单位增益缓冲器的AD8675的NEB是运算放大器的单位增益带宽(10 MHz)。

所有运算放大器数据手册都提供了电压噪声密度图，可用于查找低频噪声(峰峰值噪声)和转折频率。该信息与公式16可用于计算低频条件下的噪声：

$$V_{N,rms}(F_L, F_H) = noise_{Broadband} \sqrt{F_C \ln \frac{f_H}{f_L} + (F_H - F_C)} \quad (16)$$

使用公式16并使 $F_L = 0.1 \text{ Hz}$ 、 $F_H = 70 \text{ Hz}$ 、转折频率 $F_C = 25 \text{ Hz}$ ，会得到40.45 nV rms的低频噪声，如公式17所示。

$$V_{N,rms}(F_L, F_H) = noise_{Broadband} \sqrt{25 \text{ Hz} \ln \frac{70 \text{ Hz}}{0.1 \text{ Hz}} + (70 \text{ Hz} - 25 \text{ Hz})} \quad (17)$$

$$= 40.45 \text{ nV}$$

高频区域(噪声的平坦区域或白噪声区域)的噪声计算如公式18所示。

$$V_{white_noise} = V_{noise @ 70 \text{ Hz} - 10 \text{ MHz}}$$

$$= V_{noise_density @ 1 \text{ kHz}} \times \sqrt{BW} \quad (18)$$

$$= 2.8 \text{ nV} \times \sqrt{10000000 - 70}$$

$$= 8.854 \mu V \text{ rms}$$

如公式19所示，以均方根形式将两个区域的噪声相加，得到8.86 μV rms的总噪声。

$$V_{noise_RTO} = \sqrt{\left(\frac{V_{1/1000}}{f^{noise}}\right)^2 + (V_{white_noise})^2} \quad (19)$$

$$= 8.86 \mu V \text{ rms}$$

该解决方案效果如何？近似精确度多高？该电路能可靠处理低至什么程度的信号电平？这些都可通过查看公式20中所示的SNR进行测试。

$$\begin{aligned}
 SNR_{opamp} &= 20 \times \log\left(\frac{V_{OUT\ rms}}{V_{noise_RTO}}\right) \\
 &= 20 \log\left(\frac{V_{fs\ rms}}{V_{noise_RTO}}\right) \\
 &= 20 \log\left(\frac{20V}{8.86\ \mu V}\right) = 122\ \text{dB}
 \end{aligned} \tag{20}$$

放大器的低频噪声可以忽略不计(AD8675的转折频率非常低), 因此, 该解决方案的总SNR仅利用白噪声贡献即可计算得出。该解决方案最高适用于20位应用。该放大器会导致16位ADC(如ADI公司的AD7671(SNR = 90 dB))的SNR出现极小下降, 如公式21所示。

$$\begin{aligned}
 SNR_{total} &= -20 \log \sqrt{10^{-SNR_{opamp}/10} + 10^{-SNR_{ADC}/10}} \\
 &= -20 \log \sqrt{10^{-122/10} + 10^{-90/10}} = -89.99\ \text{dB}
 \end{aligned} \tag{21}$$

有多种方法可以计算电路噪声, 本文介绍了其中几种。但是, 所有这些方法都应首先优化配置信号调理电路, 然后再进行噪声分析和噪声计算。如果有良好的运算放大器PSpice模型可用, 则使用SPICE是最简便的方法。如果没有, 可以使用其他两种方法之一: 噪声密度图法或利用公式13进行手动计算的方法。

参考文献

AN-202应用笔记, [IC放大器用户指南: 去耦、接地及其他一些要点](#), ADI公司

AN-347应用笔记, [如何排除干扰型噪声——方法及原理: 一种理性方法](#), ADI公司

AN-358应用笔记, [噪声与运算放大器电路](#), ADI公司

AN-581应用笔记, [单电源应用中的偏置和去耦运算放大器](#), ADI公司

AN-940应用笔记, [最佳噪声性能: 低噪声放大器选型指南](#), ADI公司

Barrow, J和A. Paul Brokaw。"低频和高频电路接地", 模拟对话, 第23卷第3期, 1989年。

James Bryant和Lew Counts。"运算放大器问题—噪声", 模拟对话, 第24卷第2期, 1990年。

Freeman, J. J., 噪声原理, 纽约: John Wiley & Sons, Inc., 1958年。

Motchenbacher, C. D和J. A. Connelly, 低噪声电子系统设计, 纽约: John Wiley & Sons, Inc., 1993年。

研讨会: [传感器信号调理电路中的噪声优化, 第1部分](#)。

研讨会: [传感器信号调理电路中的噪声优化, 第2部分](#)。

资源

分享本文

facebook

twitter