

了解高速DAC测试和评估

作者: Justin Munson

范围

本应用笔记介绍ADI公司**高速转换器**组表征高速数模转换器(DAC)的性能时所用的测试方法。评估高速DAC时,应当参考本应用笔记和相应的器件数据手册。更多信息,请联系**高速转换器**组。

动态测试硬件设置

测试无杂散动态范围(SFDR)、交调失真(IMD)和噪声谱密度(NSD)等交流(AC)参数的典型硬件设置如图1所示。用于动态测试的基本设置包括DAC时钟的正弦源、低噪声电源、频谱分析仪和数据模式发生器。可以使用各种类型的模式发生器在DAC中驱动CMOS或LVDS数据,包括任意波形发生器(AWG)和现场可编程门阵列(FPGA)等。ADI公司也提供了一种数据模式发生器,以协助进行基准评估。

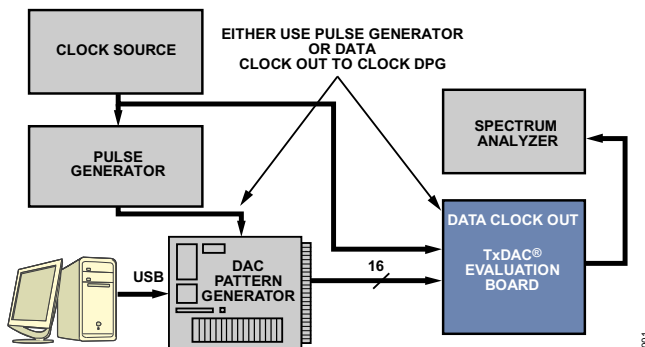


图1. 典型交流特征测试设置

数据模式发生器2 (DPG2)

数据模式发生器2 (DPG2)旨在简化对ADI公司高速DAC产品的评估。DPG2的框图参见图2。DPG2提供双通道,每通道16位,支持LVDS和CMOS标准。LVDS模式下,每通道的最大采样速率为1.25 GSPS; CMOS模式下为250 MSPS。

DPG2提供最高512 MB的RAM,以便产生复杂波形。另外,采用HSC-DAC-DPG-CLKDIS板并配合每个DPG2使用一条Samtec HQCD-030-15.00-TED-TEU-1电缆,还可一次同步最多4个DPG2。

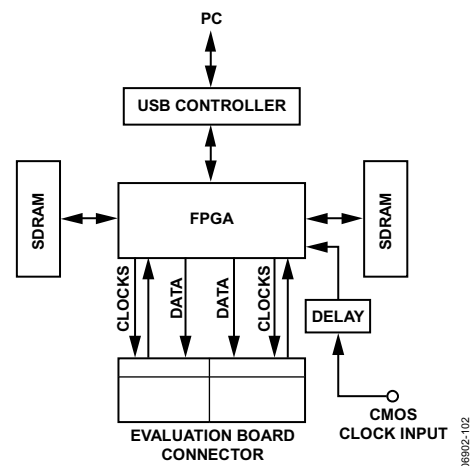


图2. DPG2框图

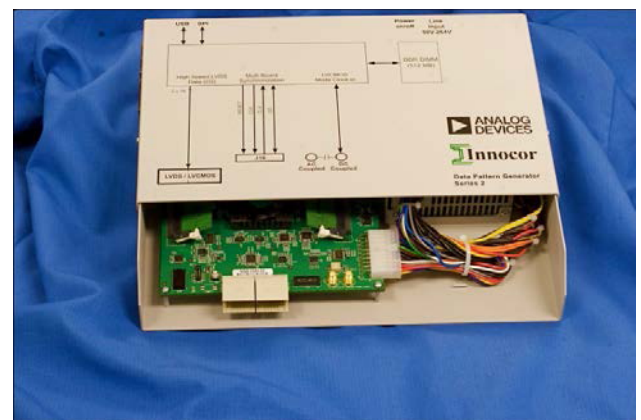


图3. DPG板

借助随同DPG2提供的软件,用户可以产生单音和多音正弦波、各种CMTS波形、各种WIFR标准、静态直流模式,还能加载用户产生的模式。

目录

了解高速DAC测试和评估	1	串扰	16
范围	1	Sinx/x滚降	16
动态测试硬件设置	1	直流测试定义	17
数据模式发生器2 (DPG2)	1	满量程增益	17
修订历史	2	增益误差	17
用于DAC基准设置的设备	3	失调	17
DPG下载器软件套件	3	失调误差	17
DAC时钟信号源	7	温度漂移	18
频谱分析仪	7	电源抑制比	18
数字万用表	7	增益匹配	18
电源	7	线性度	18
交流测试定义	8	积分非线性误差	18
单音、带内无杂散动态范围	8	差分非线性误差	18
带外无杂散动态范围	9	单调性	18
总谐波失真(THD)	9	数字输入时序	21
双音交调失真	9	建立时间	21
噪声谱密度	12	保持时间	21
邻道泄漏比或邻道功率比	15	阻挡窗口	21
修订历史			
2013年10月—修订版0至修订版A			
更改“范围”部分	1		
更改“电源”部分	7		
2010年11月-修订版0至修订版A			
以DPG2代替DPG(通篇)	通篇		
替换图片(通篇)	1		
以“DPG下载器软件套件”部分替换“用于产生矢量的 LabVIEW可执行文件”部分	3		
更改“电源”部分	7		
2008年3月—版本0：初始版			

用于DAC基准设置的设备

本节讨论正确表征高速DAC所需的硬件和软件。

ADI公司提供一种DPG2来帮助进行基准评估。若要生成测试DAC所用的模式，可以使用随DPG2提供的DPG下载器软件套件。

DPG下载器软件套件

为正确评估DAC，用户必须能够产生单音和多音连续波(CW)模式，以及各种通信标准所用的模式。所有模式都可通过DPG下载器软件生成。DPG下载器用户界面见下文中的图4。

DPG下载器可自动确定连接了哪个评估板，并通过连接每一个评估板的USB电缆配置正确的数据端口。软件还检测数据时钟频率，该频率通过数据总线连接器传输，用于LVDS接口；或通过SMA连接器传输，用于CMOS接口(DPG2主机板上的J12或J13)。

所有通过该软件生成的可用波形可在添加生成的波形下拉菜单中找到，如图4所示。用户还可通过左上方的添加数据文件选项加载他们自己产生的矢量。下列内容描述通过

添加生成的波形菜单生成每个矢量的步骤。

单频调制

从菜单中选择单音选项后，会出现单音矢量模块，如图5所示。针对该矢量，可调节的变量有：

- 采样速率
- 所需频率
- DAC分辨率
- 记录长度—必须能被256整除
- 失调—在每个生成的代码中增加失调常量
- 幅度
- 相对相位—可在生成I和Q矢量时使用

多音

从菜单中选择多音选项后，会出现多音矢量模块，如图6所示。多音生成的很多变量与单音模块相同。两种功能的主要区别在于，选定“添加信号音”按钮(图6中的圆圈)可以指定信号音数量、信号音间隔和起始频率。

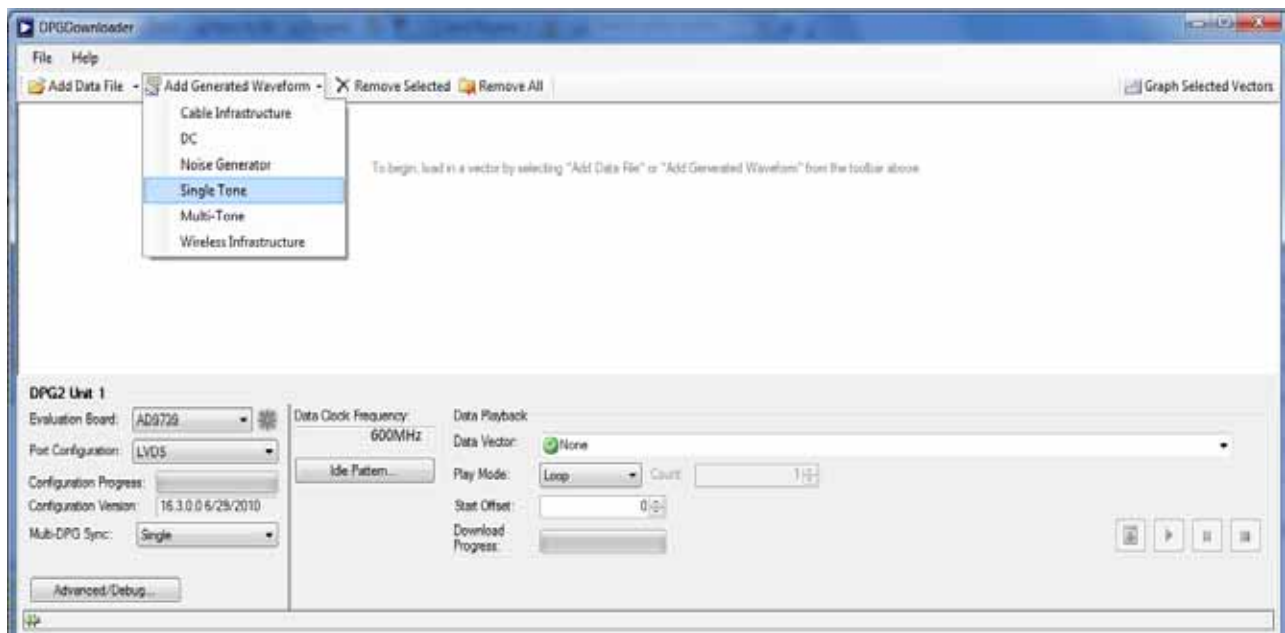


图4. DPG下载器前面板接口



图5. 单音矢量生成

06902-105

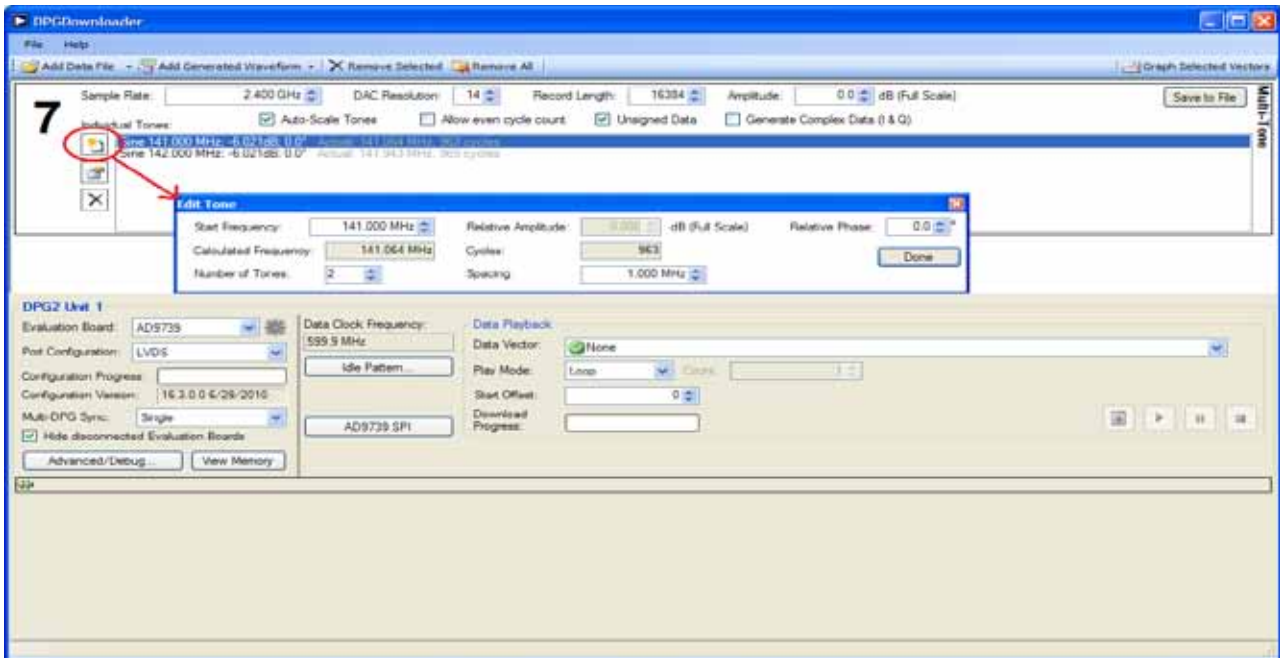


图6. 多音矢量生成

06902-106

直流模式

直流模式选项允许用户载入静态常量或其他数值和零值的模式。直流模式生成器模块如图7所示。

噪声发生器

噪声发生器功能允许用户生成各类随机噪声模式，如高斯噪声、一致噪声或白噪声。噪声发生器模块如图8所示。

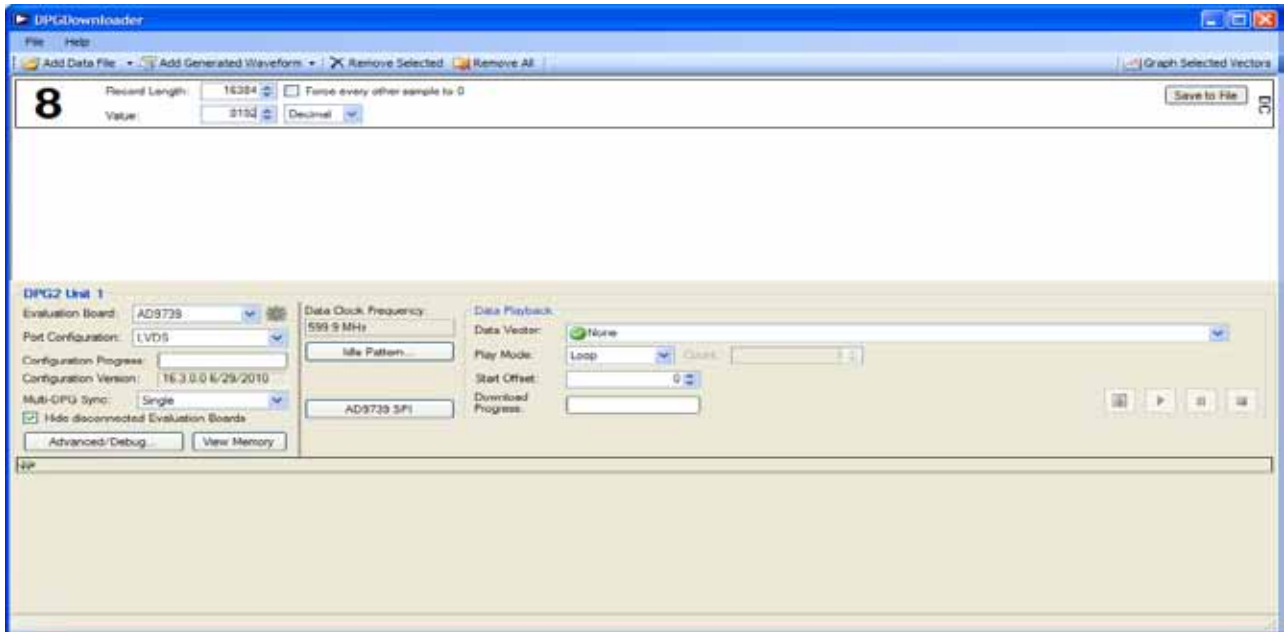


图7. 直流矢量生成

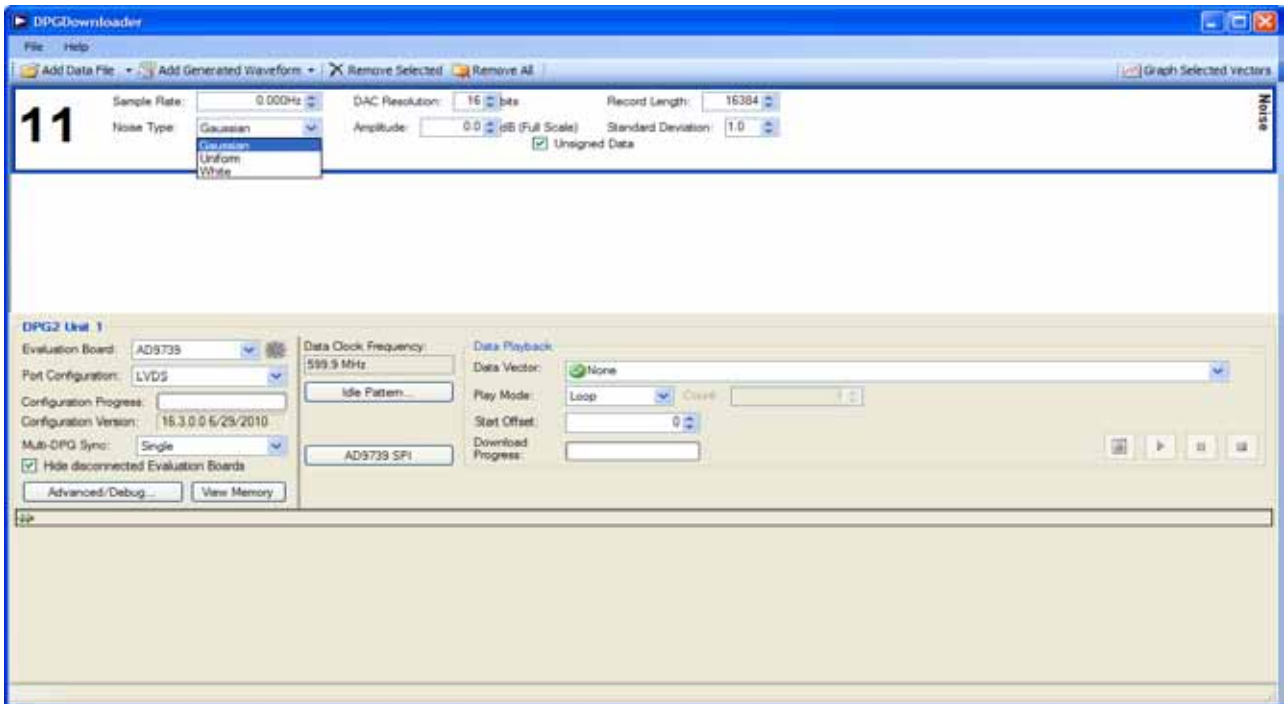


图8. 噪声矢量生成

AN-928

有线基础设施

有线基础设施模块如图9所示。该模块允许用户通过标准下拉菜单创建各种CMTS矢量，如US64QAM、US256QAM、US64QAM和EU256QAM。符号速率根据所选标准自动选择。用户还可选择生成矢量的通道数。

无线基础设施

无线基础设施模块如图10所示。该模块允许用户通过标准下拉菜单创建各种WIFR矢量，如WCDMA、GSM和CDMA2K。载波间距根据所选标准自动选择。就CIFR模块而言，用户可以选择需生成的载波数。

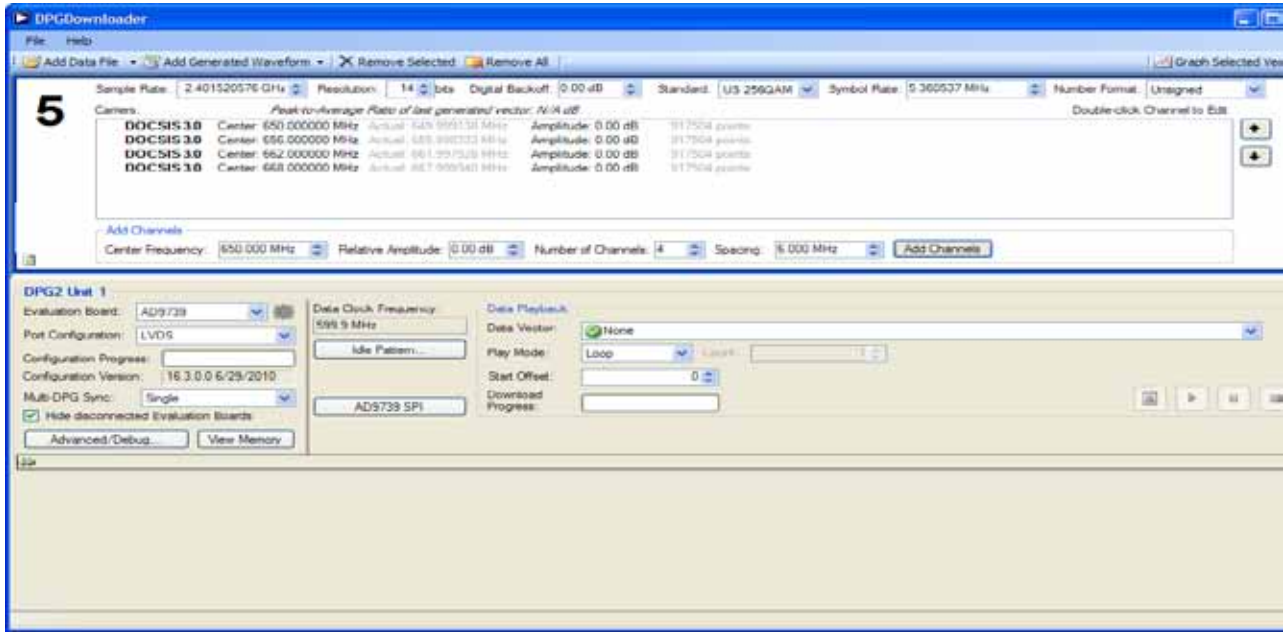


图9. 有线基础设施矢量生成

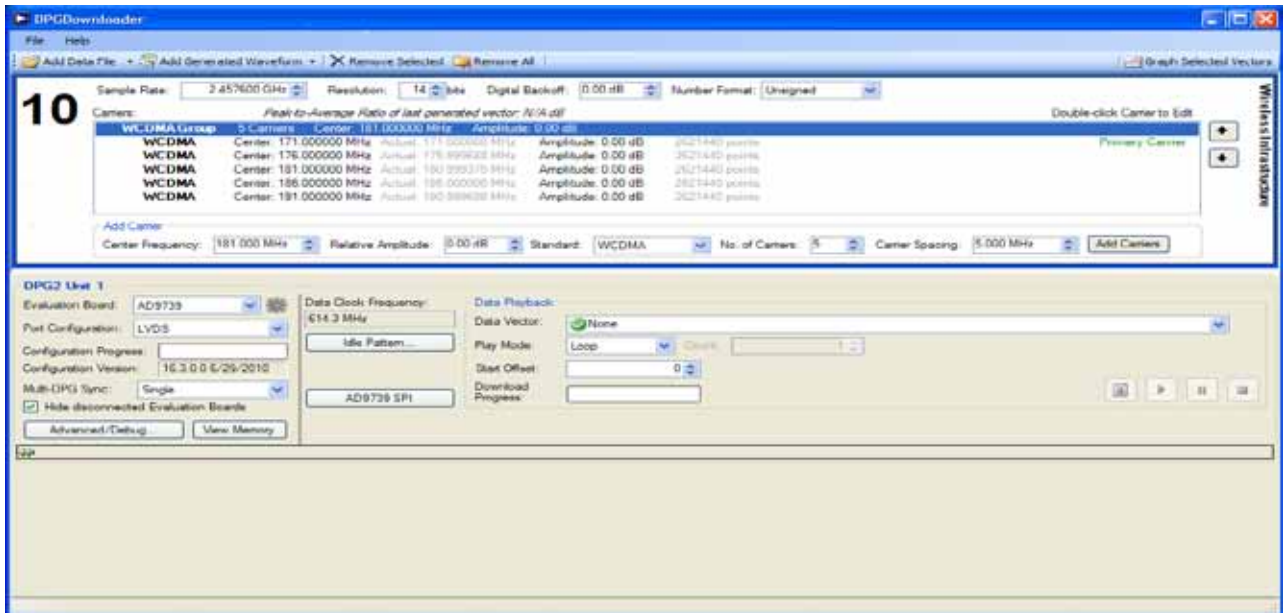


图10. 无线基础设施矢量生成

DAC时钟信号源

根据时钟速度和所需的性能不同，动态测试设置使用 Agilent E4426B ESG-AP/8644或Rohde & Schwarz SML01/SML02/SMA100A发生器提供DAC所用的时钟。这些发生器能够提供从数kHz到数GHz的时钟频率，具体取决于待测DAC。

所有这些信号源都能提供非常低的相位噪声和良好的抖动性能。相位噪声，尤其是在远离载波频率(5 MHz至10 MHz)的偏移频率处的相位噪声，对于DAC能够实现的整体噪声性能具有重大影响。一些正弦源在低频时的噪声性能非常出色，在高频时却较差，或者相反。若要进一步了解正弦源相位噪声对DAC噪声性能的影响，请参阅“噪声谱密度”部分。

频谱分析仪

为分析DAC的动态性能，须采用频谱分析仪。ADI公司使用两种分析仪来表征DAC：Agilent E4443A PSA频谱分析仪和Rohde & Schwarz FSEA30频谱分析仪。

Agilent PSA具有多项功能，堪称DAC动态测试的理想之选；功能包括：邻道功率比(ACPR)测量，用于测量噪声谱密度(NSD)的通道功率测量，相位噪声测量，解调功能，以及支持各种无线通信标准的可选个性化能力。PSA还有一个可选的内部前置放大器可以帮助测量NSD。有关该功能的更多信息，请参阅“噪声谱密度”部分。

测量DAC的杂散性能时，分析仪的谐波失真也很重要。分析仪的谐波性能取决于多种设置：RF衰减的设置、分辨率带宽、参考电平以及所测量的CW信号的输入电平设置。对于特定设置，如果DAC的杂散性能低于分析仪的HD2和HD3，则必须采用外部方法才能正确测量器件的性能。有关针对谐波测量优化频谱分析仪的更多信息，请参阅“单音、带内无杂散动态范围”部分。

数字万用表

数字万用表(DMM)用于测量DAC的大部分直流(DC)参数。当需要精确测量直流参数时，Agilent 3458A是很好的选择。

3458A提供最高8.5位的分辨率和各种量程设置(直流电压有0.1 V至1000 V的5个量程，直流电流有100 nA至1 A的8个量程)，非常适合测量nA至 μ A区间的DAC或DAC分段的失调。可以使用Agilent 3458A来测量DAC的直流输出，或者可以使用外部电流电压转换器(I-V)电路来测量电压而不是电流。用于直流测试的I-V电路如图11所示。此电路的总增益为100，20 mA满量程(FS)电流转换为2 V信号。

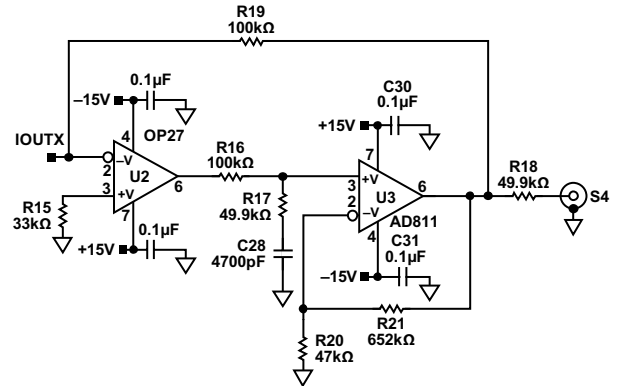


图11. I-V转换器电路

电源

为了优化DAC的交流(AC)性能并降低电源抑制比(PSRR)，必须提供干净、安静的电源。

DAC评估板可以采取两种方案：通过Agilent E3631A可编程三路输出电源直接供电，或者通过ADP3333、ADP3338和ADP3339 LDO调节器提供稳压电源。ADP系列调节器可对各种电源电压提供极低噪声并经过妥善调节的电源。

ADP3339的典型应用电路如图12所示。

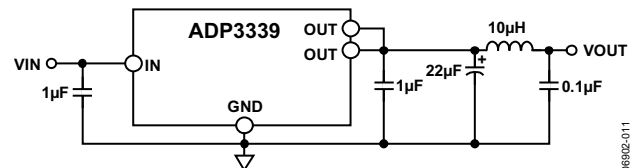


图12. ADP3339典型应用电路

为高速转换器提供电源的另一个选择是采用DC-DC转换代替线性调节器。若仔细对电源进行去耦，DC-DC转换器可提供相同程度的频谱纯度，而效率比线性调节器更高。有关这部分内容的更多信息，请参见应用笔记AN-1213；利用同步降压DC-DC调节器ADP2105为800 MSPS TxDAC数模转换器AD9788供电，以提高效率。

交流测试定义

交流测试通常是在模拟信号约为0 dBm时进行，对于产品系列中的多数DAC而言，这是利用约20 mA的模拟满量程值实现的。有些DAC通过外部电阻或内部增益调整DAC来实现可调量程电流，对于这些DAC，测试是在各种增益值下进行的，以确定器件的性能与模拟输出功率呈何种比例关系。此外还会相对于温度和电源电压执行测量。有关交流测试的执行条件，请参阅特定器件的数据手册。

单音、带内无杂散动态范围

无杂散动态范围(SFDR)指额定奈奎斯特带宽范围内输出信号与杂散信号的峰值幅度之差，用dBc表示。主要杂散通常是谐波，一般为输入信号的二次或三次谐波。测量DAC的SFDR时，主要问题在于如何优化频谱分析仪以测量DAC的真谐波性能，而不是频谱分析仪本身的谐波性能。

可以使用频谱分析仪的多项控制功能来优化测量：RF衰减、参考电平和扫描时间。RF衰减是最重要的参数，用于优化频谱分析仪第一混频器级的输入电平，避免过载混频器级，引起不良失真。参考电平控制混频器之后的IF增益级。它会耦合到RF衰减，但改变参考电平不会影响混频器输入端的信号电平，只会影响显示器端。最后一个参数是扫描发生器，它由分辨率带宽和扫描时间控制。这些参数优化测量所需的时间，会对DAC真噪底的测量精度产生影响。

测量DAC的谐波时，尤其是存在满量程单音正弦波时，RF衰减是关键参数。图13和图14显示了在两种不同的RF衰减设置下DAC合成一个10 MHz正弦波的情况。

图13中，RF衰减设置为30 dB。显而易见，RF衰减太高，导致分析仪内部的混频器电平太低。这种设置导致输入信号的信噪比被不必要地降低。

将RF衰减设置为20 dB(见图14)导致分析仪将不良失真加入到测量中，引起输入混频器级过载。这意味着DAC的真谐波性能未得到测量。

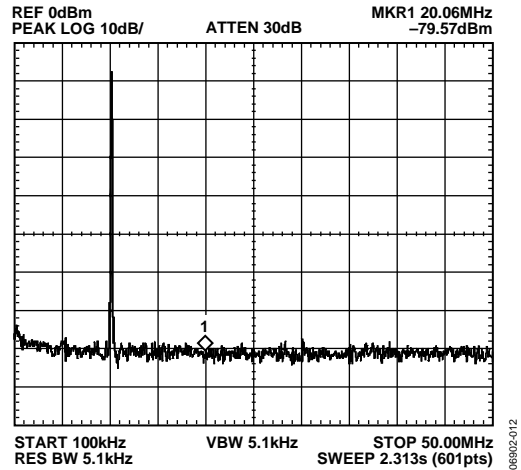


图13. 30 dB RF衰减下的DAC输出

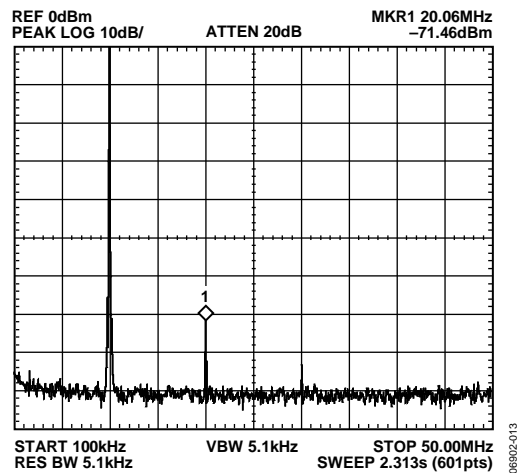


图14. 20 dB RF衰减下的DAC输出

测量80 dBc至100 dBc范围内的杂散性能时，优化RF衰减尤其重要。在这些电平上，DAC的杂散性能一般优于特定RF衰减设置下分析仪本身的杂散性能。确保分析仪测量DAC转换器真性能的一种方法是在转换器输出与频谱分析仪之间使用一个陷波滤波器，如图15所示。利用陷波滤波器，用户可以将RF衰减水平降至0(因为陷波滤波器输出的信号电平衰减近60 dB)，并降低参考电平，以便放大实际谐波。

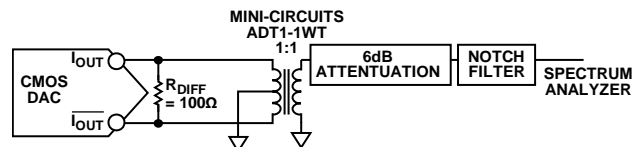


图15. 使用陷波滤波器的SFDR测量配置

使用陷波滤波器测量谐波之前，需要知道滤波器在谐波频率处的损耗。其方法是将一个谐波频率的0 dBm正弦波施加于6 dB盘和陷波滤波器，然后记录陷波滤波器输出端的损耗。从实测谐波值中扣除此值，便能确定各谐波的实际幅度。图16显示了在0 dBm 20 MHz信号输入下6 dB盘和10 MHz陷波滤波器的输出。盘和陷波滤波器的总损耗为6.01 dBm，因此陷波滤波器本身在谐波频率的损耗非常小或为0。

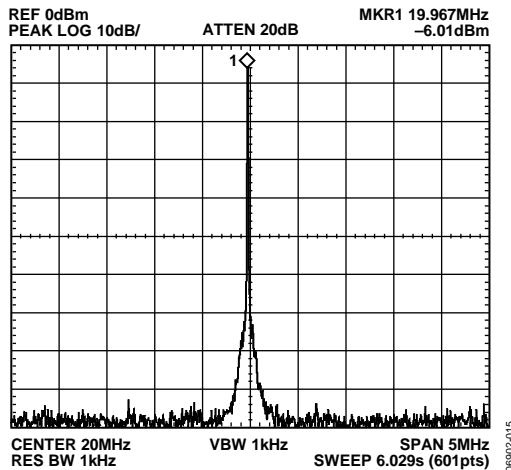


图16. 6 dB盘和陷波滤波器的损耗校准

图17显示了配置陷波滤波器后的转换器输出。实测的谐波值为-87.5 dB。加上6 dB衰减，最高杂散的实际水平为-81.5 dB。没有陷波滤波器和20 dB RF衰减时，此杂散的测量值为-71.5 dB，差值10 dB是由分析仪的失真所引起，而不是DAC本身。

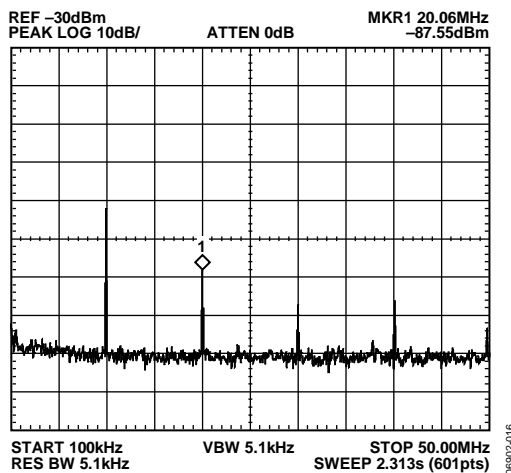


图17. 使用陷波滤波器的SFDR测量结果

带外无杂散动态范围

带外SFDR指从输入数据速率的奈奎斯特频率到DAC输出采样速率的频率这一频段范围内，输出信号与杂散信号的峰值幅度之差，用dBc表示。

对于带有插值滤波器的转换器，这一范围是从输入数据速率的奈奎斯特频率到DAC更新速率的奈奎斯特频率。此频段内的能量一般会被插值滤波器抑制。因此，该特性衡量的是插值滤波器的工作性能以及其它寄生耦合路径对DAC输出的影响。

总谐波失真(THD)

THD指前六个谐波成分的均方根和与实测基波的均方根值之比。

双音交调失真

$2F1 \pm F2$ 和 $2F2 \pm F1$

$2F1 \pm F2$ 和 $2F2 \pm F1$ 项表示合成两个相干音时DAC的三阶交调失真(IMD)产物。三阶交调失真性能衡量最差情况下各项的峰值与两个输入信号音之一的峰值之比。三阶IMD产物的减项特别重要；根据两个信号音的间隔不同，交调产物可能非常接近目标信号。如果交调产物太高，必须采用非常陡峭且一般很昂贵的带通滤波器。用于IMD测试的两个信号音的典型间隔为1 MHz。

$3F1 \pm 2F2$ 和 $3F2 \pm 2F1$

$3F1 \pm 2F2$ 和 $3F2 \pm 2F1$ 项表示DAC的五阶IMD产物。由于这些项在幅度上通常小于三阶IMD产物，并且离目标信号更远，因此对性能的影响并不那么显著。图18至图21显示了典型DAC双音输出频谱及其IMD产物。为了有效测量IMD产物，需要缩小频率范围并改变参考电平和RF衰减，因为当存在两个信号音时，IMD产物在频谱分析仪原有设置下是不可见的，这可以从图18看出。

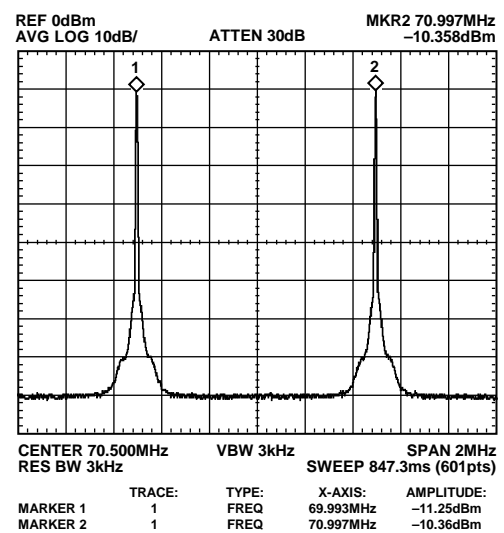


图18. 典型双音输出频谱($F_{OUT} = 70, 71$ MHz)

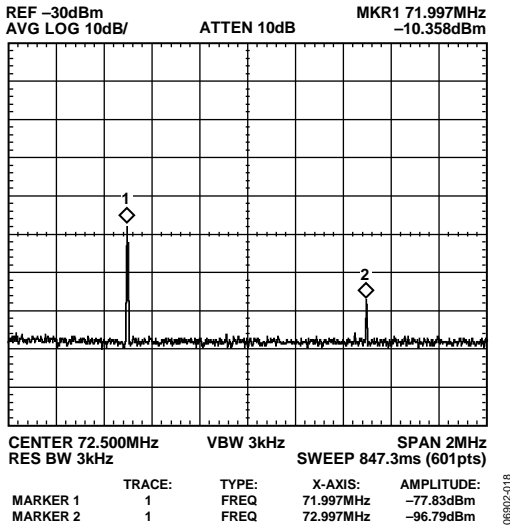


图19. 2F2-F1和3F2-2F1

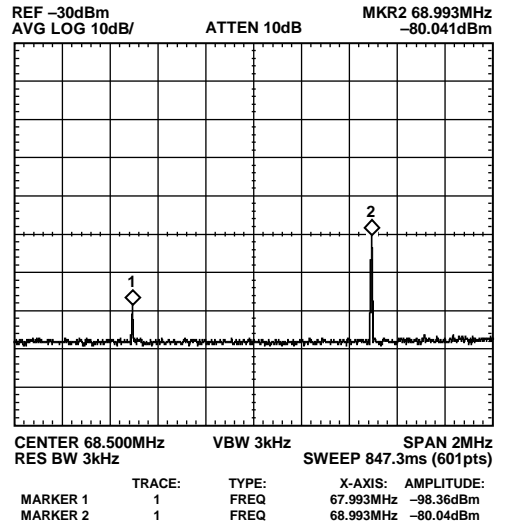


图20. 2F1-F2和3F1-2F2

表1. 典型IMD计算

基波幅值	三阶IMD幅值	五阶IMD幅值	IMD(dBc)
-11.25	-77.8	-96.8	66.55(三阶)
-10.36	-80	-98.4	85.55(五阶)

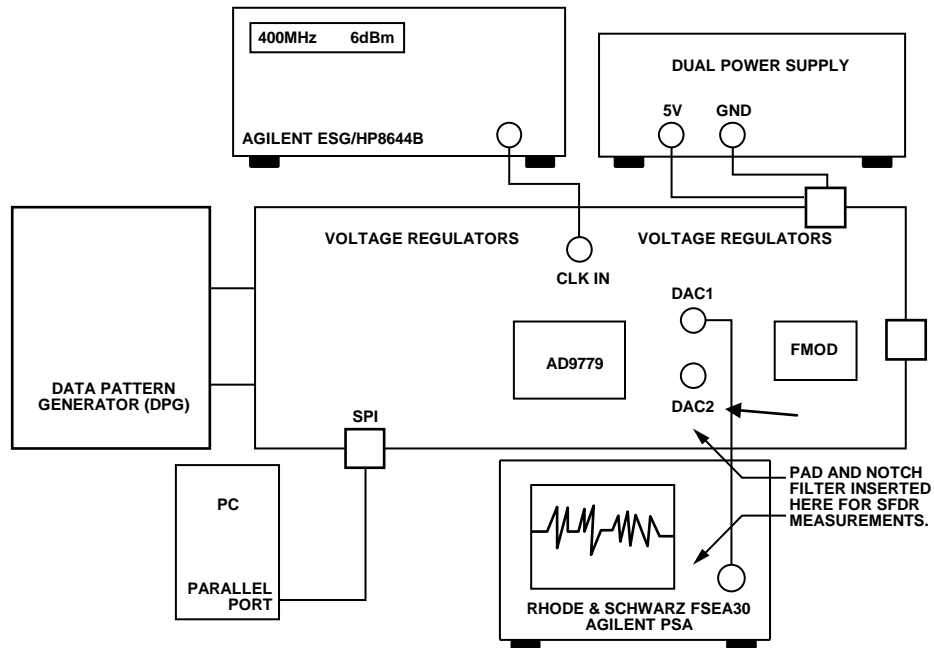


图21. 单音和双音交流测试设置

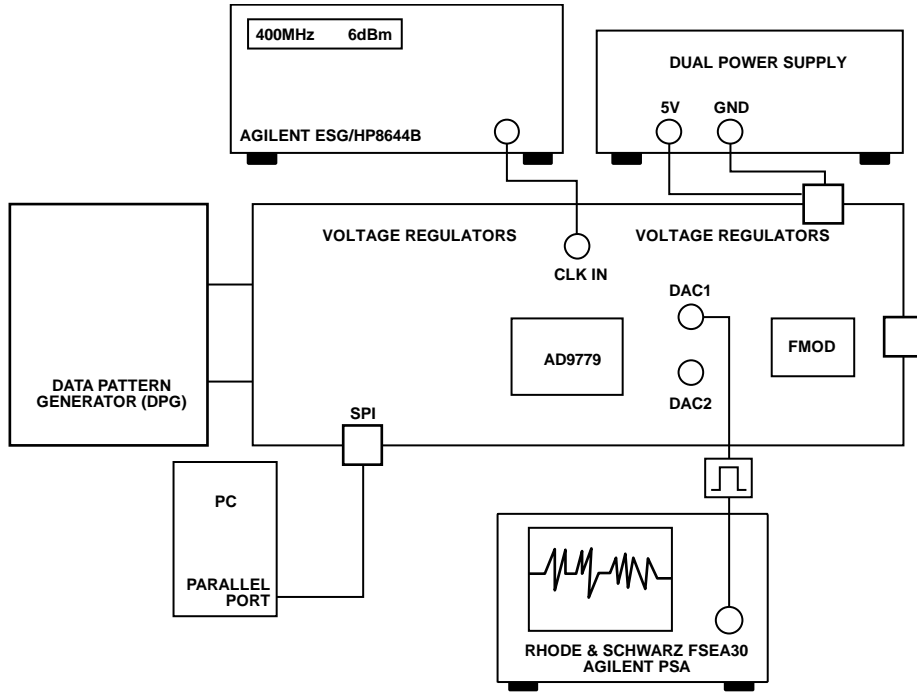


图22. NSD交流测试设置

06902-021

噪声谱密度

噪声谱密度(NSD)指转换器单位带宽的噪声功率，通常用dBm/Hz表示，满量程信号规定为0 dBm。如果信号功率小于或大于0 dBm，则需要用dBc/Hz表示NSD，并规定输出信号功率。相对于时钟频率和 F_{OUT} 表征转换器NSD的测试设置如图22所示。

指定频率的带通滤波器用于隔离DAC噪底的一部分，并且抑制进入频谱分析仪的信号电平。频谱分析仪的内部前置放大器用于确保DAC的噪底高于分析仪的噪底。如果频谱分析仪没有内部前置放大器，可以利用外部低噪声放大器(LNA)实现同样的效果。适合这种测量的LNA为Mini-Circuits ZFL-500LN。

与SFDR测量一样，首先需要校准滤波器路径，以便能从实测NSD结果中扣除滤波器损耗。NSD性能通常利用一个70 MHz带通滤波器进行测量，但是必须采用不同的带通滤波器检查噪底的几个部分，以确保噪底在整个奈奎斯特频带内是平坦的。

图23显示了在0 dBm 70 MHz正弦波输入下一个70 MHz带通滤波器的输出。滤波器的损耗约为1.25 dB，需要从实测NSD数值中扣除此值。

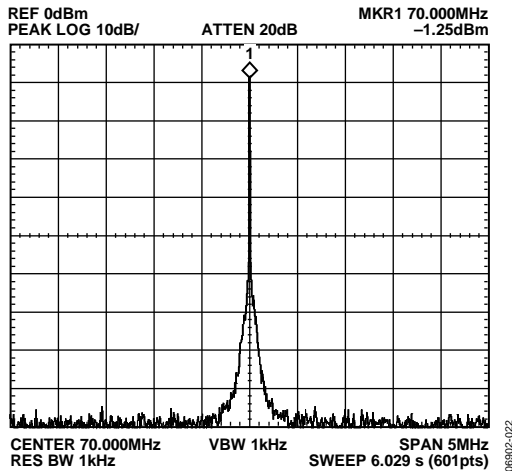


图23. 70 MHz带通滤波器输出
($F_{OUT} = 70 \text{ MHz}$, 0 dBm)

对于内置前置放大器的频谱分析仪，可以将带通信号直接施加于频谱分析仪的输入，并且直接测量NSD，如图23所示。所示的NSD数值已扣除内部前置放大器的增益。为了根据此值计算正确的NSD数值，必须考虑滤波器的损耗：

$$NSD = -160 + 1.25 = -158.75 \text{ dBm/Hz}$$

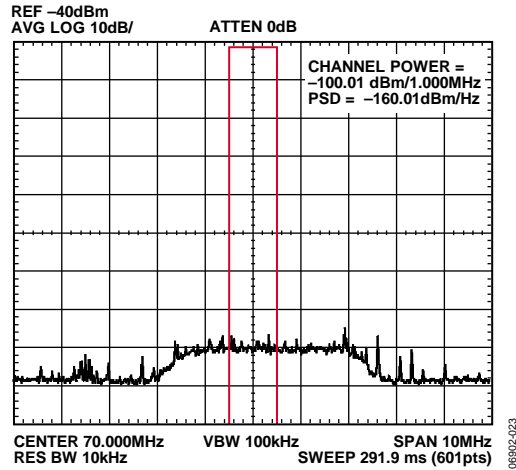


图23. 使用内部前置放大器的NSD测量结果

对于不含内部前置放大器的频谱分析仪，外部LNA可以实现与内部前置放大器相同的效果。在测量路径中使用LNA之前，必须校准LNA的实际增益。为此，将一个-30 dBm 70 MHz正弦波施加于LNA的输入，并利用频谱分析仪测量LNA的输出。这种情况下，LNA的增益约为29 dB，如图24所示。

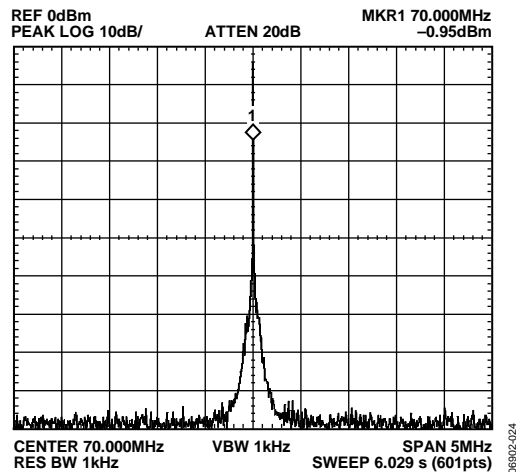


图24. LNA在-30 dBm 70 MHz正弦波输入信号下的输出

使用带通滤波器和LNA测得的NSD如图25所示。实际NSD通过下式计算：

$$NSD = (-130.5) - (29) + (1.25) = -158.25 \text{ dBm/Hz}$$

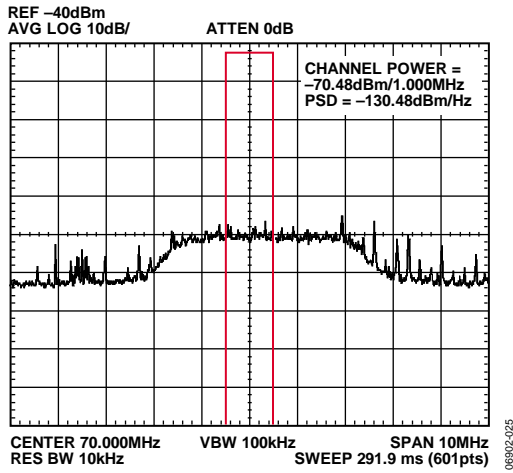


图25. 使用外部LNA的NSD测量结果

导致DAC NSD性能下降的一个主要因素是器件时钟所用的正弦源。图26显示了使用三种不同正弦源(Rohde & Schwarz SMA100A、Agilent ESG和Rohde & Schwarz SML02)的AD9783在400 MSPS下相对于 F_{OUT} 的NSD。

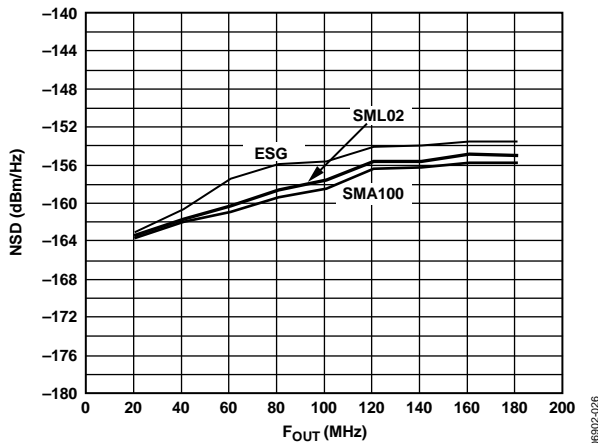


图26. 在不同正弦源、400 MSPS下AD9783 NSD与 F_{OUT} 的关系

参考各正弦源的相位噪声图(见图27、图28和图29)，注意主要区别是在1 MHz和5 MHz偏移处。近载波相位噪声变化不大，对性能没有重大影响。这意味着，正弦源本身的噪声性能是DAC能够实现的整体噪声性能的最大限制因素。

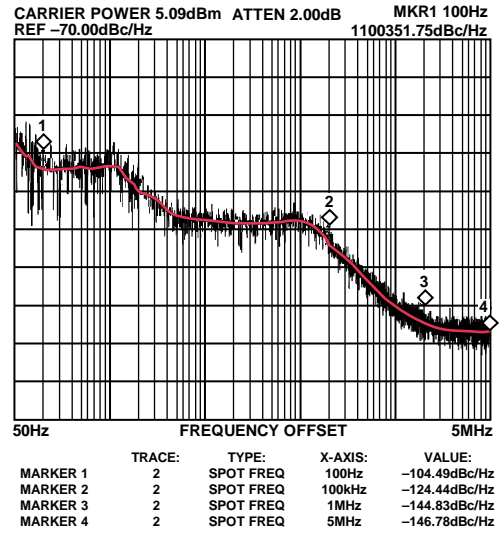


图27. 400 MSPS时Agilent E4426B ESG正弦源的相位噪声性能

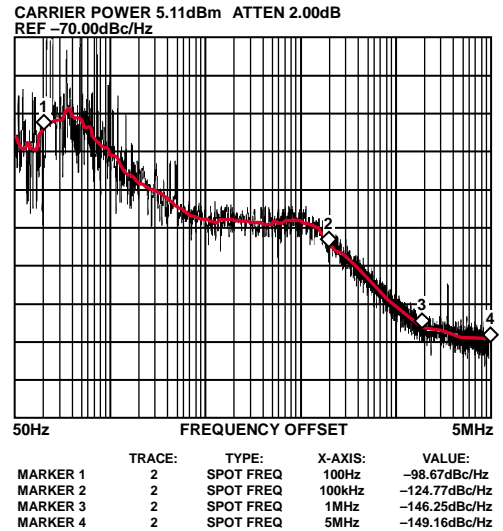


图28. 400 MSPS时Rohde & Schwarz SML02正弦源的相位噪声性能

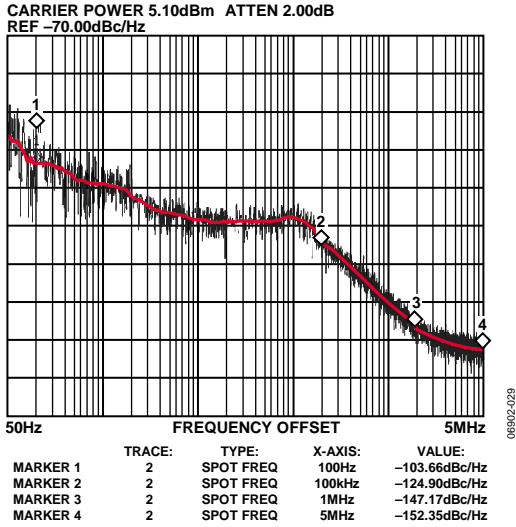


图29. 400 MSPS时Rohde & Schwarz SMA100A 正弦源的相位噪声性能

表2. 400 MSPS时正弦源相位噪声汇总

正弦源	失调			
	100 Hz	100 kHz	1 MHz	5 MHz
Agilent E4426B ESG	-104.5	-124.4	-144.8	-146.8
Rohde & Schwarz SML02	-98.7	-124.8	-146.3	-149.2
Rohde & Schwarz SMA100A	-103.7	-124.9	-147.2	-152.4

图30显示使用AD9739和相同的三个正弦源测得的NSD。这里，NSD是在2.1 GSPS时进行测量；各正弦源的相位噪声是在2.1 GSPS时进行测量，以确定在较高工作频率下性能是否有下降或提高。

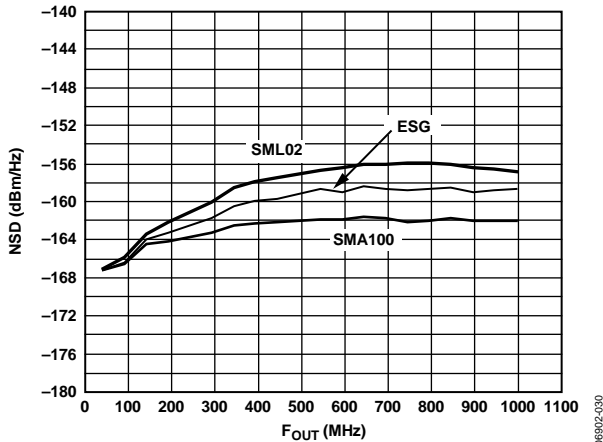


图30. 在2.1 GSPS时不同正弦源的NSD与 F_{OUT} 的关系

对于AD9739，Rohde & Schwarz SML02在2.1 GSPS时的噪声性能最差，而对于AD9783，Agilent E4426B ESG在400 MSPS时的噪声性能最差。与AD9783一样，相位噪声图支持较低的NSD性能。

在整个偏移频率范围内，Rohde & Schwarz SML02都劣于Agilent ESG和Rohde & Schwarz SMA100A。这极有可能是因为SML02的最大频率是2.2 GSPS，当以接近于最大额定频率的速率工作时，性能会显著下降。ESG与SMA100A的主要差别出现在5 MHz偏移时，这与400 MSPS时的结果相似。

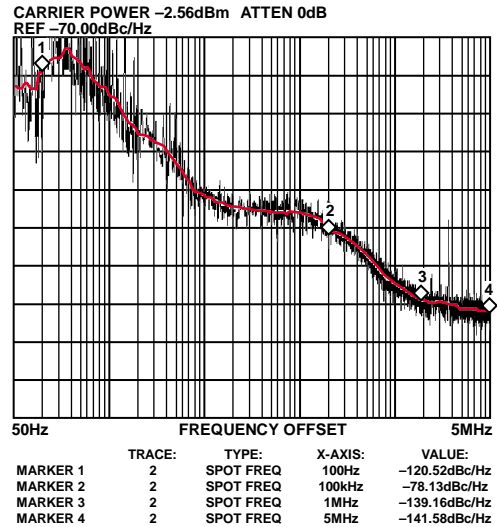


图31. 2.1 GSPS时Rohde & Schwarz SML02 正弦源的相位噪声性能

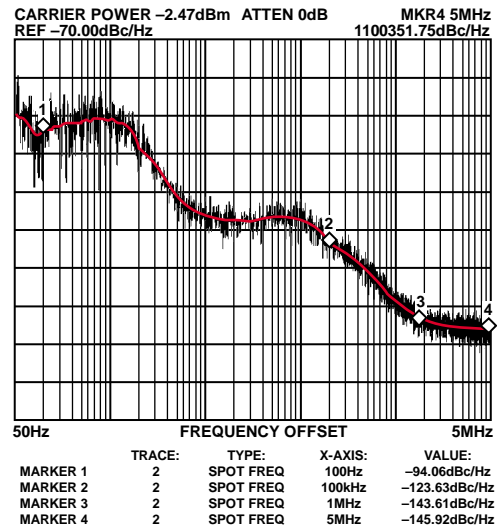


图33. 2.1 GSPS时Agilent E4426B ESG 正弦源的相位噪声性能

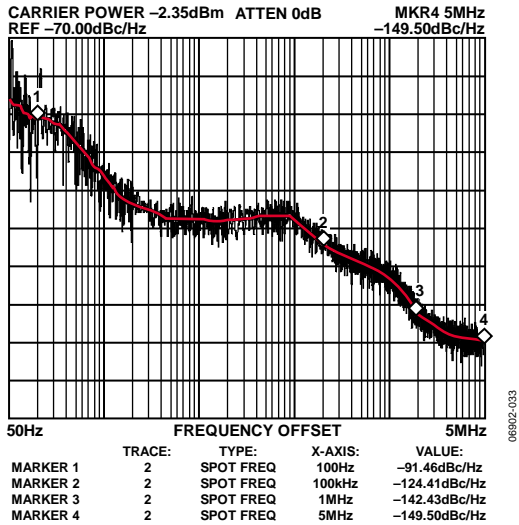


图32. 2.1 GPS时Rohde & Schwarz SMA100A 正弦源的相位噪声性能

表3. 2.1 GPS时正弦源相位噪声汇总

正弦源	失调			
	100 Hz	100 kHz	1 MHz	5 MHz
Agilent E4426B	-94.1	-123.6	-143.6	-145.9
Rohde & Schwarz SML 02	-78.1	-120.5	-139.2	-141.5
Rohde & Schwarz SMA100A	-91.2	-124.4	-142.4	-149.5

由于正弦源的噪声性能在整个工作频率范围内可能会发生较大变化，因此当NSD是关键参数时，针对给定应用选择正弦源必须十分小心。

邻道泄漏比或邻道功率比

邻道泄漏(功率)比指一个通道相对于其相邻通道的测量功率之比，用dBc表示。不同的标准要求不同的通道带宽和邻道间隔，如表4至表7所示。

表4. WCDMA的ACLR设置

	偏移(MHz)	通道带宽
载波	0	3.84 MHz
第一邻道	5	3.84 MHz
第二邻道	10	3.84 MHz
第三邻道	15	3.84 MHz
第四邻道	20	3.84 MHz

表5. CDMA2000 IF > 1 GHz的ACLR设置

	偏移(MHz)	通道带宽
载波	0	1.228 MHz
第一邻道	1.6	1.228 MHz
第二邻道	3.2	1.228 MHz

表6. CDMA2000 IF < 1GHz的ACLR设置

	偏移(MHz)	通道带宽
载波	0	1.228 MHz
第一邻道	0.885	30 kHz
第二邻道	1.25	30 kHz

表7. TDSCDMA的ACLR设置

	偏移(MHz)	通道带宽
载波	0	1.228 MHz
第一邻道	0.750	30 kHz
第二邻道	1.98	30 kHz

图33和图34显示了WCDMA和CDMA2000的典型ACLR性能。WCDMA数据显示AD9736工作在491.52 MSPS。CDMA2000数据显示AD9779工作在122.88 MSPS、4×插值、FDAC/4调制。

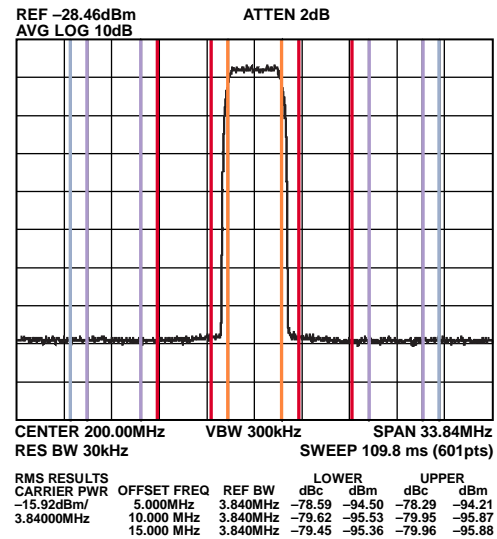


图33. AD9736典型WCDMA性能

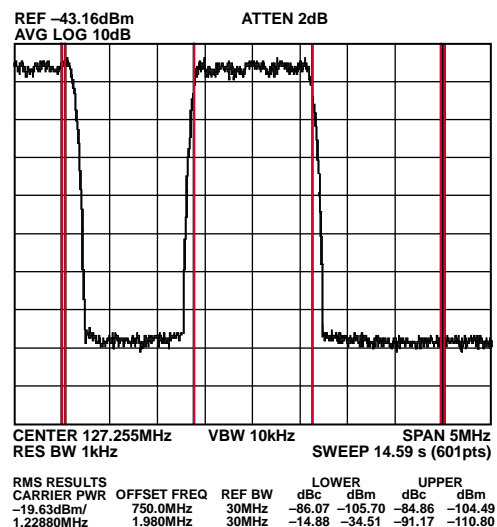


图34. AD9779典型CDMA2000性能

串扰

串扰衡量多通道DAC从一个转换器到另一个转换器的馈通。测量串扰的方法有以下两种：

- 用不同频率的信号音驱动各DAC，检查各通道中是否出现其它信号音。
- 用一个特殊信号音驱动一个DAC，用0驱动其它DAC，在空闲DAC的频谱上检查有无信号音。

图35和图36显示了使用第二种方法测得的串扰。不仅基波信号会馈通，谐波和镜像也会馈通。另外，评估板上的耦合机制也可能影响串扰结果，因此必须采取措施确保测量结果是由转换器本身所引起，而不是评估板。

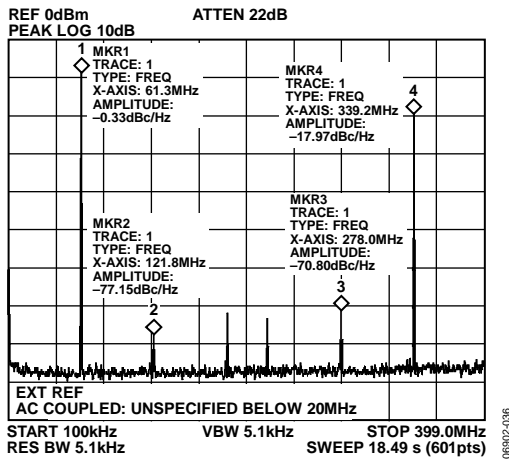


图35. 60 MHz正弦波输入下DAC1的输出

请注意，在图35和图36中，标志位于下列杂散：

1. 基波信号音：60 MHz
2. 二次谐波：120 MHz
3. FDAC减去二次谐波：280 MHz
4. DAC的第一镜像($FDAC - F_{OUT}$)：340 MHz

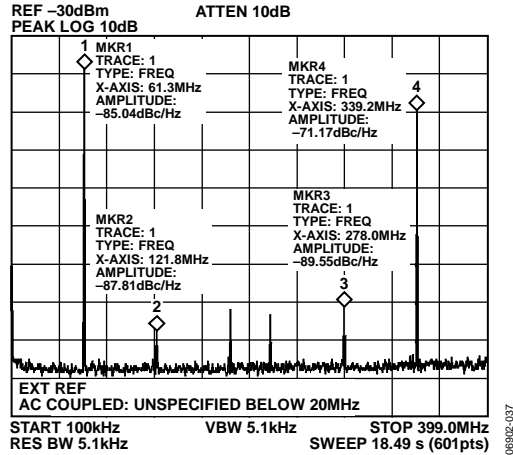


图36. 0施加于DAC2时DAC1至DAC2的馈通

SINX/x滚降

sinx/x滚降是所有DAC转换器固有的特性，当它接近奈奎斯特频率时，合成信号的幅值会受到影响。为了确定信号幅值的下降对交流性能的影响，必须确定此滚降的特征。要测量这一效应，只需从DAC产生各种满量程正弦波，并随着输出频率的提高而测量基波幅值。图37显示了针对AD9783工作在600 MSPS时的测量结果。该器件还提供一种模拟混频模式，可产生第二和第三奈奎斯特频率区的信号音。因此，图中也显示了混频模式下的幅值响应性能。

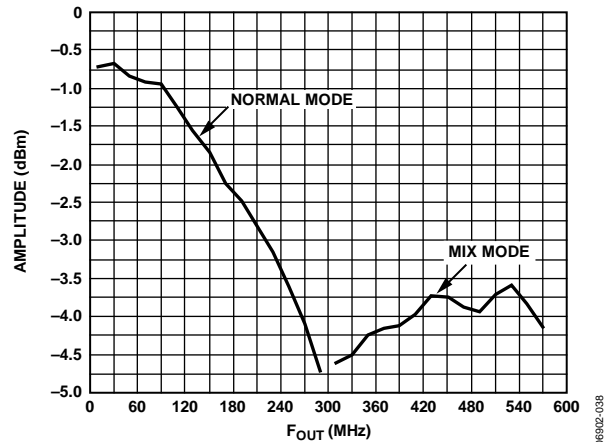


图37. AD9783在正常模式和混频模式下的幅值响应

直流测试定义

本节中的直流测试定义假设输入为二进制数据。

满量程增益

转换器的满量程指所有输入位均置1时测得的输出电流。对于 I_{OUTA} (在某些转换器的引脚排列中为 I_{OUTP})，当所有输入均置1时，预期输出满量程。对于 I_{OUTB} (在某些转换器的引脚排列中为 I_{OUTN})，当所有输入均置0时，预期输出满量程。

增益误差

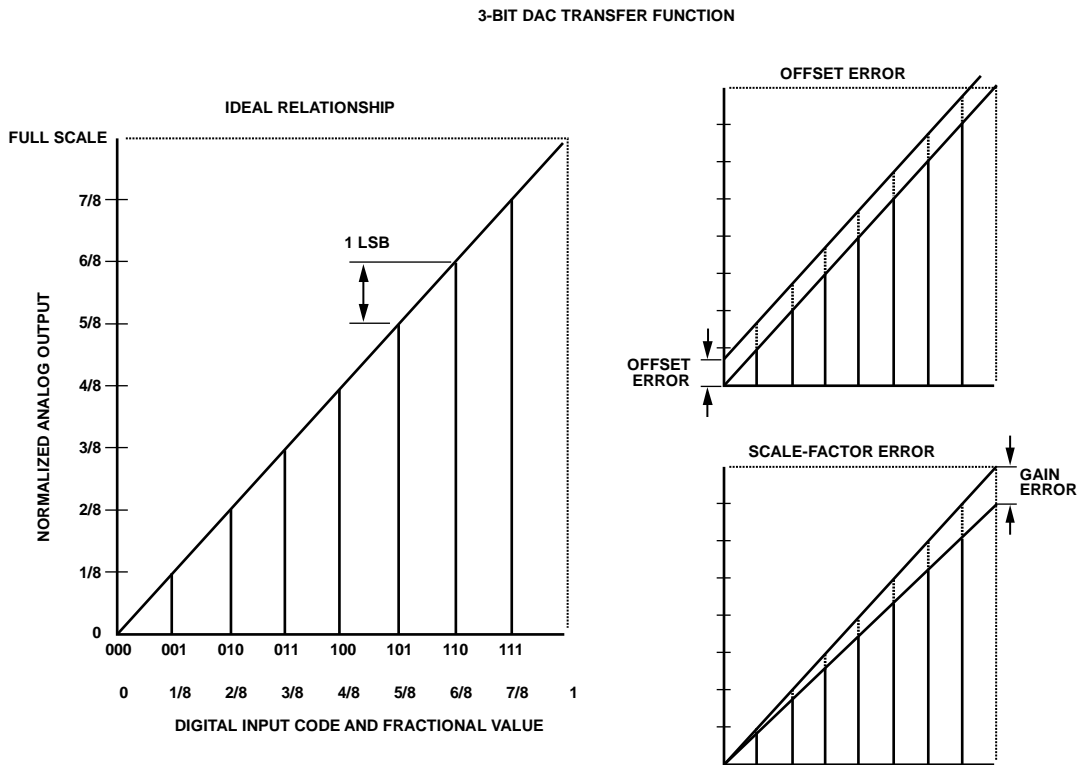
增益误差指实际输出范围与理想输出范围的差异。所有输入均置1时的输出减去所有输入均置0时的输出便得到实际范围。图39显示了增益误差对DAC传递函数的影响。

失调

转换器的失调指所有输入位均置0时测得的输出电流。对于 I_{OUTA} (在某些转换器的引脚排列中为 I_{OUTP})，当所有输入均置0时，预期输出0 mA。对于 I_{OUTB} (在某些转换器的引脚排列中为 I_{OUTN})，当所有输入均置1时，预期输出0 mA。

失调误差

失调误差指输出电流与理想0值的偏差。图39显示了失调误差对DAC传递函数的影响。



603-20690

温度漂移

温度漂移指参数在整个工作温度范围 T_{MIN} 至 T_{MAX} 内的最大变化。失调和增益漂移用每摄氏度(°C)满量程范围的ppm表示；基准电压漂移用每摄氏度ppm表示(ppm/°C)。漂移值(ppm/°C)通常利用最大测量值计算。图39给出了典型基准电压漂移图。

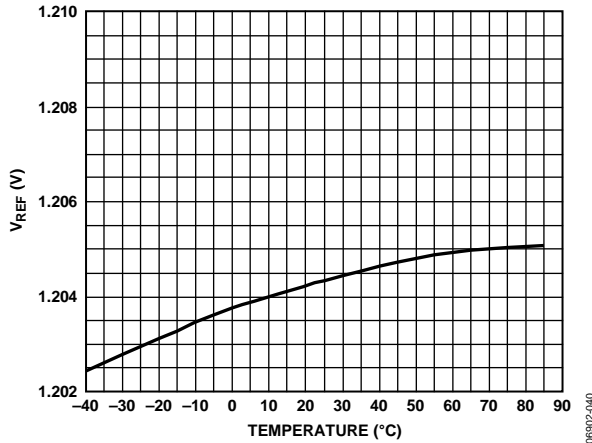


图39. 典型基准电压漂移图

本例中，最大测量值出现在85°C时，因此利用此值进行计算漂移。该曲线的数据如表8所示。

表8. 基准电压漂移数据

温度	VREF	与最大值的PPM差
85	1.20508	0
65	1.204974	-88.035
45	1.204714	-303.092
25	1.204352	-604.217
0	1.203768	-1088.733
-20	1.203126	-1621.428
-40	1.202425	-2203.190
最大值	1.20508	
PPM/°C	17.62552	

与最大值的PPM差通过下式计算：

$$ppm_from_max = \frac{(VREF - VREFMAX)}{VREFMAX} \times 1e^6$$

最后，PPM/°C通过下式计算：

$$PPM/°C = \frac{(PPM_{MAX} - PPM_{MIN})}{125°C}$$

电源抑制比

电源抑制比(PSRR)衡量电源从最小额定电压变为最大额定电压时，满量程输出的最大变化。

增益匹配

增益匹配指一个DAC的增益与另一个DAC的增益之比。这项测量仅对具有多个DAC的器件有效，通过下式计算：

$$GainMatch = \left| \frac{GAIN_DAC1 - GAIN_DAC2}{GAIN_DAC1} \right| \times 100$$

线性度

线性度分为两类：差分非线性(DNL)和积分非线性(INL)。为了计算转换器的INL或DNL，首先必须通过测量各数字输入码的输出电流，重构转换器的整个传递函数。测量转换器的所有码，特别是对于14位或16位转换器，可能是一个漫长而艰难的过程，但如果转换器由多段组成，则并不需要进行全盘测量。

以16-bit 1GSPS DAC AD9779为例，它由一个PMOS电流源阵列组成，分为63个相同的电流源，构成6个最高有效位(MSB)，其余10位是MSB电流源的二进制加权小数部分(LSB)。

整个传递函数只需进行73次测量便能完成重构，而不需要进行65,535次测量，从而大幅节省测试时间。还有一些转换器分为MSB、ISB和LSB三段，例如16位500 MSPS DAC AD9786。AD9786的127个相同电流源构成7个最高有效位(MSB)。接下来的4位(ISB)由15个相同的电流源组成，其值为MSB电流源的1/16。其余5位(LSB)是ISB的二进制加权小数部分。这种情况下，只需进行147次测量便能重构传递函数，而不需要65,535次测量。

积分非线性(INL)误差

INL误差指实际模拟输出与理想输出的最大偏差，理想输出由从零电平到满量程所画的直线确定。图40利用一个3位DAC的理想传递函数和测量数据说明了如何确定INL误差。

微分非线性误差

DNL误差用于衡量改变1 LSB时模拟值(归一化为满量程)的变化。图41利用一个3位DAC的理想传递函数和测量数据说明了如何确定DNL误差。

单调性

如果一个DAC的模拟输出随着数字输入的增加而增加，或者保持不变，则认为该DAC是单调的。如果模拟输出在数字输入序列中的任何点下降，则该转换器不具单调性。

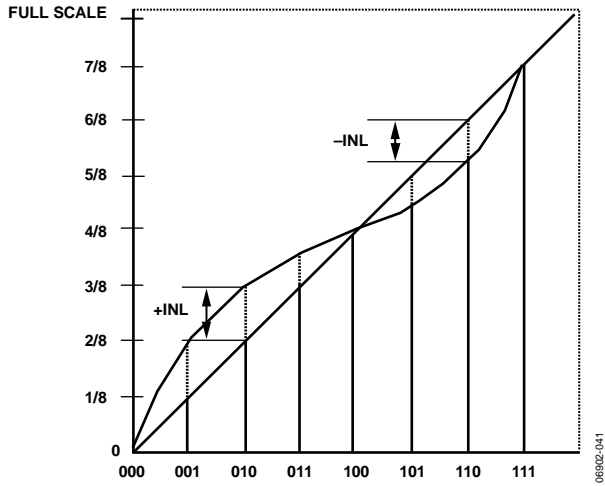


图40. INL测量

06902-041

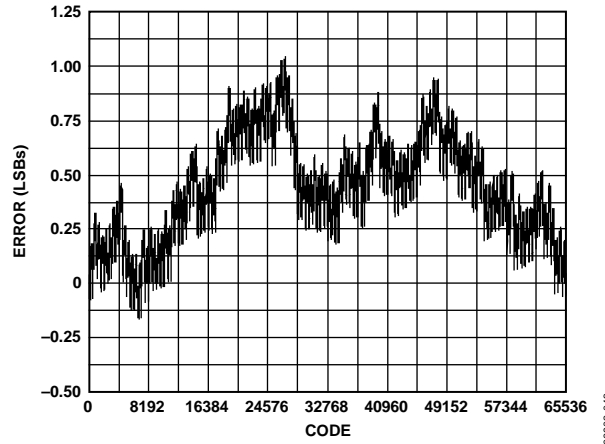


图42. AD9786的典型INL图

06902-043

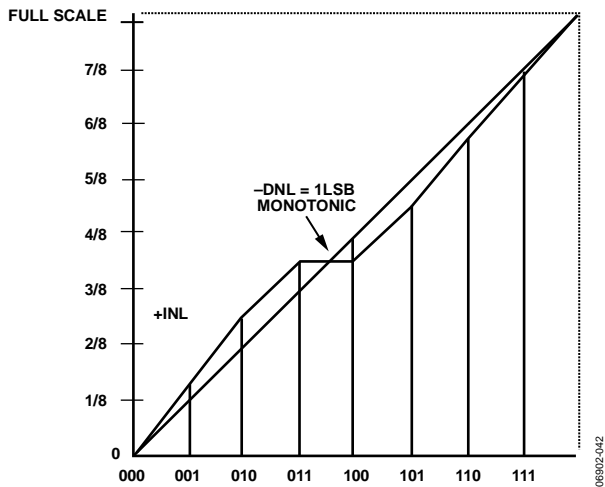


图41. DNL测量

06902-042

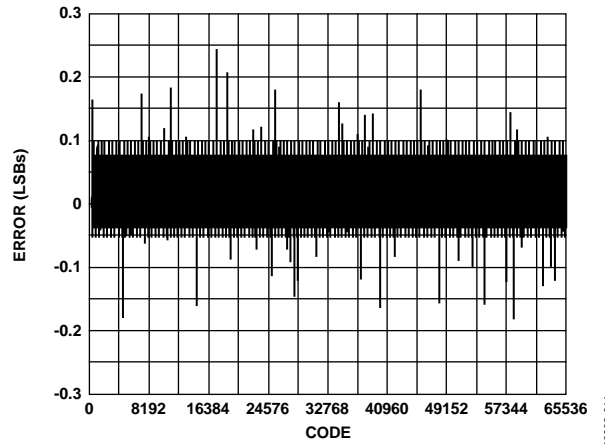


图43. AD9786的典型DNL图

06902-044

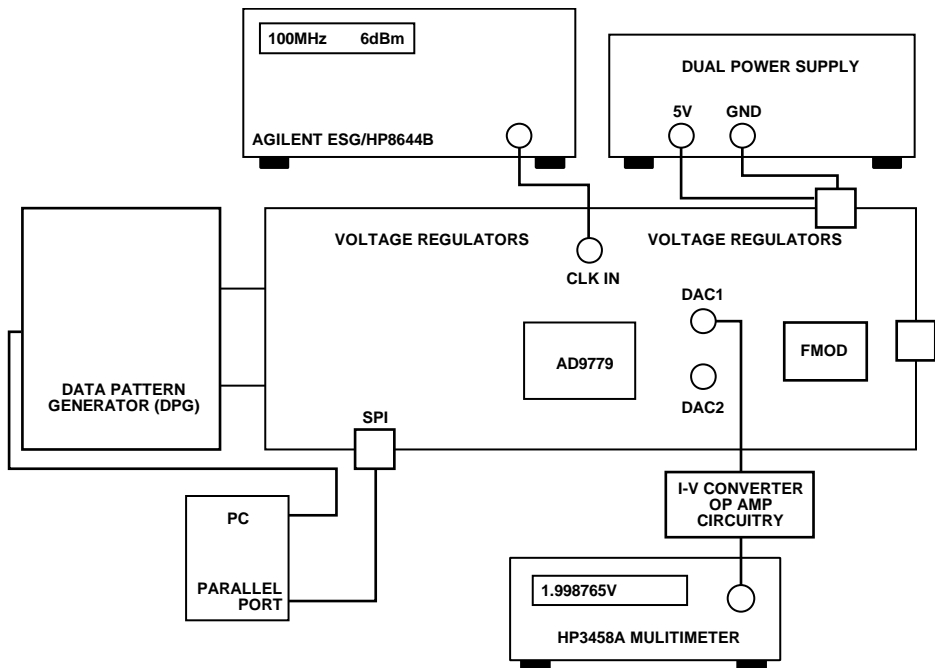


图44. 直流测量测试设置

06902-045

数字输入时序

设置时间

DAC的设置时间指到达时钟锁存沿(此时数据需处于稳定状态的)之前所花的时间量。该时间通常用最小值加以规定。根据阻挡窗口相对于时钟锁存沿的出现位置不同,设置时间可以是正值或负值,如图45至图47所示。

保持时间

DAC的保持时间指为了精确采集数据,到达锁存沿之后数据必须保持稳定状态的时间量。

该时间通常也用最小值加以规定。与设置时间一样,保持时间可以是正值或负值,如图45至图47所示。

阻挡窗口

DAC的阻挡窗口指锁存时钟沿前后的整个时间窗口,包括设置时间和保持时间。

如需更详细了解如何测量高速CMOS输入DAC的设置和保持时间,请参阅[应用笔记AN-748](#);在高速CMOS输入DAC内建立和保持测量。

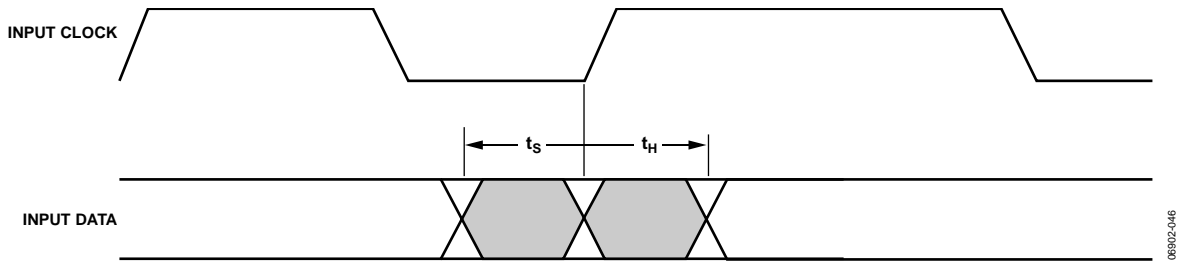


图45. 设置和保持时间相对于锁存时钟沿对称(t_s 和 t_H 均为正值)



图46. 设置和保持时间相对于锁存时钟沿延迟(t_s 为负值, t_H 均为正值)

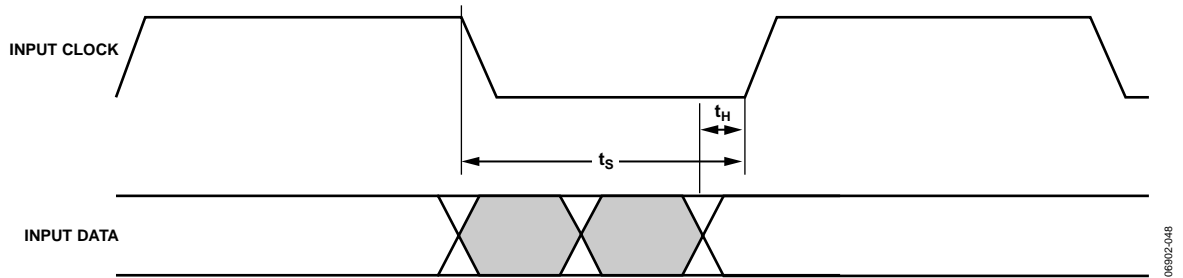


图47. 设置和保持时间相对于锁存时钟沿提前(t_s 为正值, t_H 均为负值)

注释

注释

注释