

## 在减少应力的同时获得更大升压：SEPIC乘法升压转换器

作者：Bob Zwicker

### 摘要

本应用笔记介绍了一种较高升压比(如10:1至50:1)升压转换器的新型受测拓扑结构。该拓扑结构克服了其他方法中存在的诸多缺点。这种设计方法的优点如下：

- 显著减少主开关和整流器开关的电压应力，而不会明显增加电流应力。增加MOSFET和肖特基整流器的选择范围，这些整流器通常存在高电压的缺点。
- 适当的(而不是极高的)脉宽调制(PWM)占空比，可以实现连续传导模式(CCM)工作，并使反馈环路补偿变得简单。
- 提高效率，原因在于：适当的占空比、低电压MOSFET和整流器，由于降低峰值电压摆幅而减少了开关损耗。
- 由于降低开关节点电容的能耗而减少了噪声。此外，由于多电感能量放电通路可能会抑制高频振铃，高频辐射可能会减少。

### 范围

本应用笔记的目的是向电路设计人员介绍一种有用的新型功率转换拓扑结构。它可以处理低至约1.8 V的输入电压，到高达约500 V的输出电压。

本应用笔记将这种方法与其他方法进行了比较，以获得最高升压比，同时还介绍了一种测试设计范例。另外还介绍了各种设计变化和器件考虑因素方面的信息，但并不是完整或全面的设计指南。设计工程师如需关于本拓扑结构设计任何帮助，请访问[www.analog.com](http://www.analog.com)联系应用工程。

## 目录

摘要 .....	1	多级SEPIC乘法升压电路分析 .....	7
范围 .....	1	设计方法 .....	9
修订历史 .....	2	耦合与非耦合电感 .....	12
简介—拓扑结构方案概述 .....	3	电容连接变化 .....	12
需要更好的技术 .....	4	选择其他元件 .....	13
SEPIC乘法升压转换器对比示例 .....	6	采用ADP1621测试200 V输出五倍器(Pentupler) .....	14
采用其他技术获得SEPIC乘法升压转换器 .....	6		

## 修订历史

2012年8月—修订版0：初始版

## 简介—拓扑结构方案概述

要获得较高(10:1以上)的升压比,可采用以下几种DC-DC转换器拓扑结构。包括:

- 简单升压
- 电荷泵乘法升压
- 抽头电感升压

### 简单升压

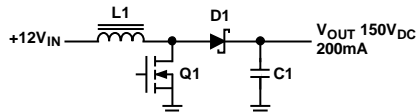


图1.简单升压

简单升压工作参数如表1所示。

简单升压拓扑结构的优点包括:

- 原理图设计最简单,采用的器件最少。
- 采用中低升压比时效率很高。

简单升压拓扑结构的缺点包括:

- 高升压比对Q1施加高电压和电流应力。MOSFET的额定值必须达到满输出电压和较高的电流(转化为低RDS导通)。需要的MOSFET芯片尺寸较大,价格较高,且需要较强的栅极驱动器。由于大芯片晶体管上的大电压转换,开关损耗可能较高。
- 整流器上的高电压可能会妨碍使用常用的肖特基二极管,因此,可能需要损耗较高的超快型二极管。大升压比需要高占空比。
- 高占空比和超快二极管都需要断续导通模式(DCM),这通常会增加导通损耗。

表1.简单升压转换器的工作参数

参数	公式	200 mA时从12 V升至150 V输出的数值	备注
CF1电压	不适用	不适用	该拓扑结构中无此节点
CCM占空比D	$D = (V_{OUT} - V_{IN})/V_{OUT}$	92%	
Q1峰值电压	$Q1 V_{PEAK} = V_{OUT}$	150 V	近似值非常接近低电感纹波
Q1安培RMS(大L)	$I_{rms} \approx \frac{\sqrt{D} \times I_{OUT}}{(1-D)}$	2.6 A	
D1峰值电压	$D1 V_{PEAK} = V_{OUT}$	150 V	

### 电荷泵乘法升压

电荷泵乘法升压工作参数如表2所示。示例中采用的N = 2级。

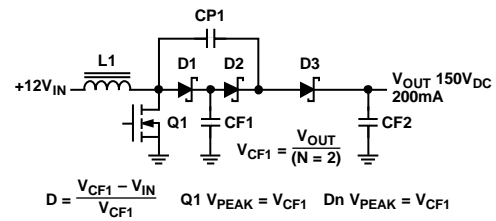


图2.2级电荷泵乘法升压

电荷泵乘法升压拓扑结构的优点包括:

- 经济有效实现高输出电压和低输出电流。
- 提供高升压比时改进占空比,且减少整流器和主开关上的电压应力。

电荷泵乘法升压拓扑结构的缺点包括:

- 每个电荷泵乘法器级需要增加两个串联二极管,增加了正向压降造成的损耗。
- 与所示的其他拓扑结构不同,电荷泵不是真正的开关,因为它不采用电感作为电流源来限制电荷泵电容中的峰值电流。电荷泵电容值必须很大,以避免导致高频率电流和明显的循环衰减。
- 高频率电流可能会增加均方根开关电流,并破坏电流模式控制波形。

基于上述原因,电荷泵乘法器最适合输出电流不超过50 mA至100 mA的应用。

# AN-1126

表2.电荷泵乘法升压转换器的工作参数

参数	公式	200 mA时从12 V升至150 V输出的数值	备注
CF1电压	$V_{CF1} = V_{OUT}/(N = 2)$	75 V	
CCM占空比D	$D = (V_{CF1} - V_{IN})/V_{CF1}$	84%	
Q1峰值电压	$Q1 V_{PEAK} = V_{CF1}$	75 V	
Q1安培RMS(假设L1和CP1较大)	$I_{rms} \approx \frac{\sqrt{D} \times N \times I_{OUT}}{(1-D)} + \frac{I_{OUT}}{\sqrt{D}}$	2.51 A	
D(n)峰值电压	$D(n) V_{PEAK} = V_{CF1}$	75 V	对所有二极管都相同

表3.抽头电感升压转换器的工作参数

参数	公式	200 mA时从12 V升至150 V输出的数值, N1 = N2	备注
CF1电压	不适用	不适用	该拓扑结构中无此节点
CCM占空比D	$D = \frac{1}{1 + \frac{V_{IN} \times (N1 + N2)}{N1 \times (V_{OUT} - V_{IN})}}$	85.19%	
Q1峰值电压	$Q1 V_{PEAK} = V_{IN} + \frac{(V_{OUT} - V_{IN}) \times N1}{(N1 + N2)}$	81 V	不包括泄漏L尖峰
Q1安培RMS(大L)	$I_{rms} \approx \frac{\sqrt{D} \times I_{OUT} \times (N2 + N1)}{(1-D) \times N1}$	2.492 A	近似值非常接近低电感纹波
D1峰值电压	$D1 V_{PEAK} = V_{OUT} + (N2 \times V_{IN}/N1)$	162 V	不包括泄漏L尖峰

## 抽头电感升压

抽头电感升压工作参数如表3所示。本例中N1 = N2。抽头电感也可描述为采用带隙内核的自动变压器。

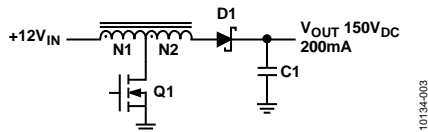


图3.抽头电感升压

抽头电感升压拓扑结构的优势在于设计合理，可以提供高输出电压，提高占空比并减少主开关上的电压应力。

抽头电感升压拓扑结构的缺点包括：

- 这项技术无法减少输出整流器上的电压应力。实际上，对相同的输出电压而言，输出整流器上的电压应力比采用简单升压时更差。
- 抽头电感升压转换器受变压器泄漏电感的影响。泄漏电感会导致电压尖峰和振铃，从而导致EMI，并增加MOSFET和输出整流器上的电压应力。这些影响可采用缓冲器来控制，但这种改善方法会增加功耗。

- 输出整流器上的高电压应力经常会妨碍使用肖特基二极管，因此，通常可以采用具有断续传导模式和低效率的超快二极管。此外，抽头电感通常还需要定制生产。

## 需要更好的技术

上述所有技术在高升压比下提供大功率时均存在重大缺陷。需要采用具备以下特点的转换器拓扑结构：

- 能够在开关上施加最小电压和电流应力的情况下提供高升压比，从而可使用额定值适中(如30 V至100 V)的MOSFET和肖特基整流器。
- 能够在适当的占空比(如小于85%至90%)下工作，使CCM和PWM控制变得简单。
- 属于无电荷泵缺陷(包括低输出电流)的“真正开关”。
- 避免由变压器泄漏电感带来的电压尖峰和振铃。

单端原边电感转换器(SEPIC)乘法升压转换器可以实现上述所有目标。其优点如下：

- 减少了主开关和整流器上的电压应力。可以更好地权衡选择性价比高的器件组合。开关节点上的峰峰值电压摆幅大大减少，从而降低了开关损耗。
- 占空比更加对称，通常可使CCM实现简单的电流模式控制。

- EMI和噪声得以降低，这是由于开关节点上的峰峰值电压摆幅较低，通常也是由于多电感电流放电路径导致振铃降低。
- 不存在由变压器泄漏电感引起的振铃或电压应力。
- 不存在电荷泵通常会产生的电流应力增加和电流波形失真情况。

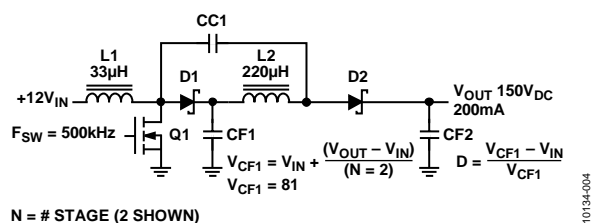


图4.2级SEPIC乘法升压转换器

表4. SEPIC乘法升压转换器的工作参数

参数	公式	上述示例的数值	备注
CF1电压	$V_{CF1} = V_{IN} + \frac{(V_{OUT} - V_{IN})}{N = 2}$	81 V	
CCM占空比D	$D = \frac{V_{CF1} - V_{IN}}{V_{CF1}}$	85.19%	大多数控制器IC都可以轻松达到这一数值。
Q1峰值电压	$Q1 V_{PEAK} = V_{CF1}$	81 V	Q1 $V_{PEAK}$ 随 $V_{IN}$ 和 $V_{OUT}$ 的变化而变化，且高于采用电荷泵乘法升压时的数值。近似值非常接近低电感纹波。
Q1安培RMS(大L)	$I_{rms} \approx \frac{\sqrt{D} \times N \times I_{OUT}}{(1 - D)}$	2.492 A	
D(n)峰值电压	$D(n) V_{PEAK} = V_{CF1}$	81 V	D(n) $V_{PEAK}$ 随 $V_{IN}$ 和 $V_{OUT}$ 的变化而变化，且高于采用电荷泵乘法升压时的数值。
采用n个分立电感时的总有效并联电感Lp(eff)	$Lp(eff) = \frac{1}{\frac{1}{L2} + \frac{1}{L2} + \dots + \frac{1}{Ln}}$	29 µH	总有效并联电感决定D中流经Q1的纹波电流。当Q1的总波形为CCM时，有些电感电流可能会经过零点。
采用一个多绕组耦合电感时的总有效并联电感Lp(eff)	为任一绕组或所有并联绕组使用额定电感	33 µH是适当数值，但未在上述示例中列出。	虽然耦合电感可能会使得输出绕组电流应力不足，但和几个分立电感相比，采用一个多绕组器件可能会减少物料用量、装配成本或印刷电路板尺寸。
导通时Q1中的峰峰值纹波电流	$Q1 I_{p-p} = \frac{V_{IN} \times D}{Lp(eff) \times f_{SW}}$	710 mA	注意，流经Q1的纹波电流不采用任一电感绕组表示。
Q1峰值电流(CCM)	$I_{IN} = \frac{I_{OUT} \times N}{(1 - D)} + 0.5 \times I_{p-p}$	3.06 amps	

## SEPIC乘法升压转换器对比示例

### SEPIC乘法升压

示例中采用 $N = 2$ 级。电感绕组可能为分立或耦合(其中绕组电感 $L1$ 和 $L2$ 完全相同)。

SEPIC乘法升压转换器的优点包括:

- 与直接升压转换相同的电压相比,这种技术可以提供更加对称的占空比,并减少MOSFET和整流器上的电压应力。虽然具有两个二极管增加了总二极管正向压降,但是由于每个二极管上峰值反向电压较低,因此允许采用肖特基二极管或具有低 $V_F$ (正向压降)的二极管,而且峰峰值交流波形更小,这也减少了开关损耗。
- SEPIC乘法升压避免了由变压器中泄漏电感导致的尖峰和振铃。它是一种“真正的开关”,将电感绕组用作电流源,将电容用作电压源,这就避免了电荷泵常见的差分电流尖峰。

SEPIC乘法升压技术的缺点包括:

- 增加了串联整流器的数量,从而增加了整流器正向总压降。(该损耗通常被其他效率优势所超过。)
- 增加了复杂性和器件数量。

$V_{IN}$ 和 $V_{OUT}$ 都较高时,任何一种电压乘法技术(包括SEPIC乘法升压)都不会特别有用。例如,若输入为140 V,输出为150 V,乘法器级 $N$ 中的任一级都无法降低二极管上的峰值电压,也无法将MOSFET降至140 V以下。大量的级数只会增加更多的串联绕组和二极管,从而增加成本和总电路损耗。无论本应用笔记范围内的 $V_{OUT}$ 是多少,如果升压比较低,简单升压可能是最佳方法。

### 采用其他拓扑结构获得SEPIC乘法升压转换器

下文将介绍如何从SEPIC和升压拓扑结构获得SEPIC乘法升压转换器。

### 简单升压转换器

这是一种最基本的转换器拓扑结构。它产生的 $V_{OUT} > V_{IN}$ 。

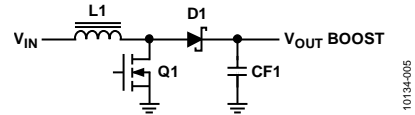


图5.简单升压转换器

10134-005

### 单端原边电感转换器(SEPIC)

SEPIC属于升降压系列器件中的一种。 $V_{OUT}$ 和 $V_{IN}$ 具有相同的极性。它主要用于 $V_{IN}$ 可在 $V_{OUT}$ 上下变化的应用。注意, $L2$ 的一端接地。 $L2$ 的两端的平均直流电压均为0 V。

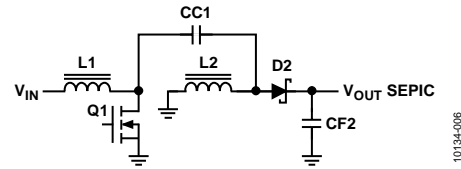


图6. SEPIC转换器

10134-006

### 增加升压输出的SEPIC

通过在SEPIC上增加二极管和输出滤波器,可以获得额外的升压输出。当两个输出中有一个随着 $V_{IN}$ 变化时,只有另一个(BOOST或SEPIC)可以调节,因此,这种双输出技术仅限于特定情况。然而,两个输出都可以清晰得到,不会破坏主要电压或电流波形。

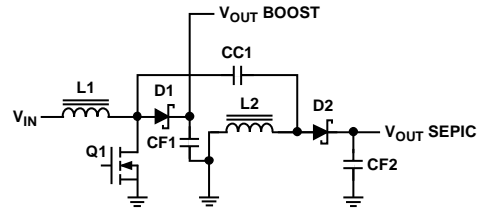


图7.增加升压的SEPIC转换器

10134-007

### SEPIC乘法升压( $N = 2$ )

这种拓扑结构基于增加升压输出的SEPIC示例。唯一的变化在于, $L2$ 现在连接至 $D1$ 和 $CF1$ (之前是 $V_{OUT}$ 升压)的节点,而非接地。 $V_{OUT}$ 升压连接已经移除。 $L2$ 和SEPIC级在 $CF1$ 串联连接至升压输出。 $L2$ 两端都具有等于 $CF1$ 上升压电压的平均直流电压。

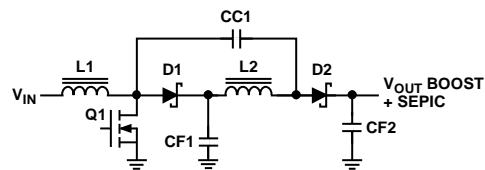


图8.  $N = 2$ 的SEPIC乘法升压转换器

10134-008

## 多级SEPIC乘法升压电路分析

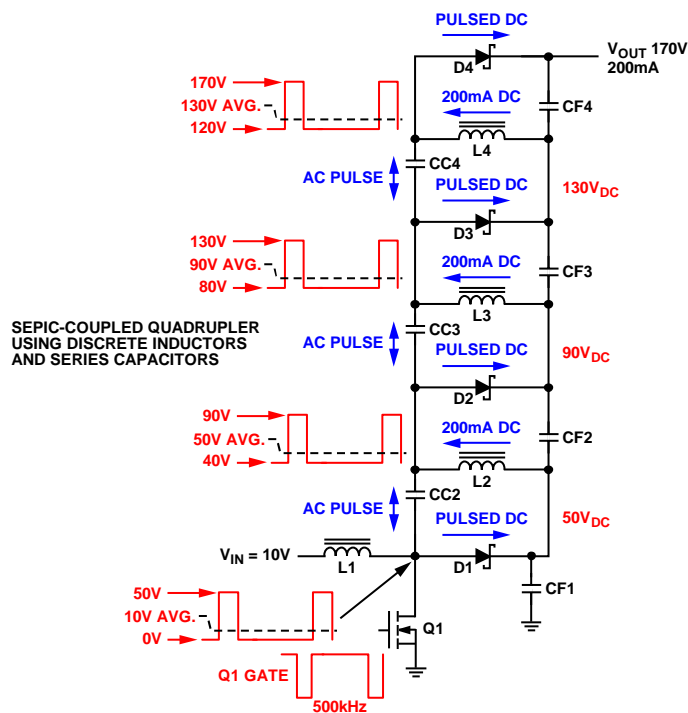


图9.采用分立电感和串联电容的SEPIC耦合四倍频器

以下是一些简化假设:

- 所有器件均为理想器件。MOSFET和二极管可忽略不计的正向压降和关断漏电流。
- 电感值较大，电感纹波电流可忽略不计。流经电感的电流为较纯的直流电。
- 电容用作直流电压源，纹波可忽略不计。因此，任何给定电容两端的交流电压都可假定完全相同。
- 在连续导通模式下工作，采用瞬时转换，无死区。
- 不存在损耗。

以下示例可用来进行简单计算。要求是200mA时 $V_{IN} = 10\text{V}$ ， $V_{OUT} = 170\text{V}$ 。此外，控制IC在500kHz时切换MOSFET。

电路工作情况分析如下:

1. 经研究可发现，从L1到Q1(开关节点)到输出的唯一直流电流路径是通过L2到L4和D1到D4。因此，L2到L4和D1到D4都必须输送200mA的直流电。注意，L1必须单独考虑，因为它还会将电流输送至Q1(参见第11步对L1的讨论)。
2. 因为任一电容两端的交流电压波形(不是直流器件)都假定完全相同，可以发现，开关节点(Q1的漏极，主开关

上的交流电压波形会在CC2、CC3和CC4上重复。通过目测分析和电感电压二次平衡，可以发现如果开关节点峰值达到超过 $V_{IN}$ 的升压值 $=V_B$ ，D2阳极的电压也必须达到超过D1阴极的电压 $V_B$ 。同样，D3阳极的电压峰值必须达到超过D2阴极的电压 $V_B$ ，D4阳极的电压峰值必须达到超过D3阴极的电压 $V_B$ 。四级均由相同的交流电压波形，因此每级的 $V_B$ 电压增益都完全相同。达到的总电压增益( $170\text{V} - 10\text{V} = 160\text{V}$ )在四级间均匀分配。

3.  $V_B$ 数值的表达式为 $V_{CF1} = V_{IN} + ((V_{OUT} - V_{IN}) / (N - 4))$ ，从第一级输出的结果为50V。由于每一级都会产生相同的升压差分，因此每一级都会产生 $50\text{V} - 10\text{V} = 40\text{V}$ 的 $V_B$ 升压差分或增益。四级产生的直流电平分别为50V dc、90V dc、130V dc和170V dc。
4. 根据电感电压二次平衡计算占空比。根据 $D = (V_{CF1} - V_{IN}) / V_{CF1}$ 求得占空比为80%。(经过对比，简单升压需要 $> 94\%$ 的占空比才能产生相同的10V至170V电压转换。)
5. 借助上述信息，可以构建出图9所示的红色交流电压波形。D1阳极的波形占空比为80%，峰峰值电压为50V，直流平均电压为 $10\text{V} = V_{IN}$ 。二极管D2至D4都具有相同的交流波形，但是每一级的直流电压都按40V偏移。

# AN-1126

6. 如果 $D = 80\%$ ，D1至D4只会在 $(1 - D) = 20\%$ 期间导通。流经D4的200 mA直流平均值实际上体现在20%占空比电流脉冲中。如果电流脉冲波形有200 mA的直流平均值和20%的占空比，脉冲幅度必须为 $200 \text{ mA} / 20\% = 1 \text{ A}$ 。那么，D1至D4的电流波形就和图10所示的相同。

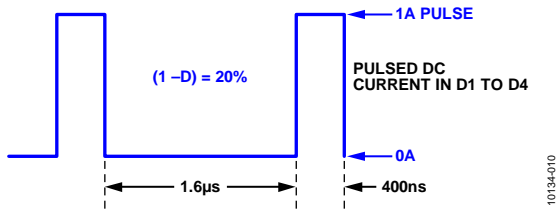


图10. 二极管D1至D4的电流波形

该波形具有1 A的峰峰值交流分量和200 mA的直流失调。这一组合和始终不低于0 A的瞬时电流相一致。理想二极管不会传导反向电流。实际上，大多数额定值在25 V以上的现代肖特基二极管都与此非常接近，100°C时反向电流低于100  $\mu\text{A}$ 。

7. 对D1而言，二极管电流波形由L1和Q1提供。Q1无法输出正电，流经L1的电流是来自10 V输入的正向直流电。因此，当Q1在 $(D - 1)$ 期间处于关断状态时，1 A电平由电感提供至D1，当Q1在D期间处于导通状态时，1 A电平通过Q1转移至地。流经L1和Q1的电流总量在第11步中计算。
8. 由于电容无法传送直流电流，因此CC4只能提供交流电。同时，L4提供200 mA较纯的直流电。用输入D1的电流源对比输入D4的电流源会有所帮助。对D4和D1而言，直流电流分量由各自的电感绕组提供。D1的交流电流分量由Q1提供，而D4的交流电流分量则由CC4提供。
9. 流经CC4的电流波形和图11所示的相似。

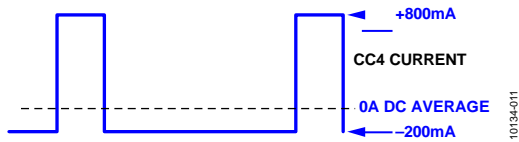


图11. 流经CC4的电流波形

CC4中只有交流电流，不流经L3，而是通过CC2和CC3到达CC4。该交流电流增加至L4的直流分量，从而产生图10所示的常见二极管电流波形。该二极管电流由CF1至CF4串联而成的输出滤波器电容求平均值而来。

10. D3、CC3和L3的情况与此相似，只有一处重大差异。L2、L3和L4都串联通过相同的200 mA直流电流时，D3和D4都需要其自身的1 A p-p交流脉冲。这些交流电流脉冲为附加成分：

- CC4为D4传输1 A p-p
- CC3为D3传输1 A p-p + 为D4传输1 A p-p = 2 A p-p
- CC2为D2传输1 A p-p + 为D3传输1 A p-p + 为D4传输1 A p-p = 3 A p-p

输入CC2的电流均来自Q1和L1的组合。通过CC2和CC3的电流波形与图13所示的相似。

11. 除了CC2的交流电流外，Q1和L1通过D1提供所有的交流和直流电流(参见图10所示四个二极管共同的电流波形)。Q1和L1提供的总波形可通过向D1电流增加CC2电流得到。注意，这一综合结果的平均直流值不是0 A。

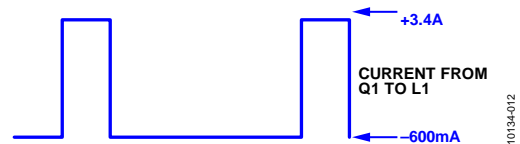


图12. Q1至L1的电流

3.4 A电平在 $(1 - D)$ 期间由L1至(CC2和D1)提供。在D期间，当Q1导通时，开关节点为0 V，L1为Q1提供3.4 A电流。D1截止时，CC2传导600 mA，这样Q1就能处理 $3.4 \text{ A} + 600 \text{ mA} = 4 \text{ A}$ 的电流。在D期间，输入(CC2和D1)的总负电流为600 mA。当然，电流均通过CC2，因为D1不传导反向电流。

因为L1中的电流为3.4 A，且输入电压为10 V，所以输入功率为 $3.4 \text{ A} \times 10 \text{ V} = 34 \text{ W}$ 。注意，输出功率为 $170 \text{ V} \times 200 \text{ mA} = 34 \text{ W}$ ，不存在损耗，因此输入功率等于输出功率。这种一致性表明计算结果有效。

注意，多级以交流并联和直流串联工作。因此，在大信号分析中，SEPIC乘法升压转换器模型很像升压转换器，产生电压等于CF1上电压，输出电流等于 $I_{\text{OUT}} \times N$ 。经验表明，效率也很接近。因此，这种模型优于直接升压，直接升压时，由于升压比增加，效率下降得更快。



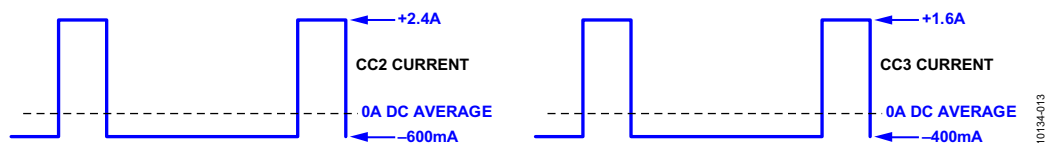


图13.通过CC2和CC3各自的电流波形

表5.SEPIC乘法升压转换器的要求和适用性样本集

$V_{IN}$ 最小值	$V_{IN}$ 最大值	$V_{OUT}$ 最小值	$V_{OUT}$ 最大值	$I_{OUT}$	备注
5.0V	6.0V	12V	80V	150 mA	和直接升压相比，由于SEPIC倍频器或三倍频器的整流器总正向压降增加， $V_{OUT} = 12V$ 时效率会有所降低。然而， $V_{OUT} = 80V$ 时这种技术会起到很大帮助。可以考虑SEPIC倍频器或三倍频器。
30V	60V	70V	80V	150 mA	任意数量的乘法器级都不能防止MOSFET和整流器受到至少60V得电压应力，简单升压会在这些器件上产生80V的电压应力。SEPIC乘法器技术不能起到作用。
5.0V	6.0V	80V	80V	5 mA	简单升压可能是最好的选择。由于电流较低，电荷泵乘法升压可能已经足够，应当首先考虑这种方法。SEPIC乘法升压也非常有效，效率可能更好，但通常更加昂贵。

## 设计方法

考虑SEPIC乘法升压拓扑结构时，应考虑以下因素：

- 首要任务是为所需的电压转换选择最佳拓扑结构。最佳拓扑结构未必是SEPIC乘法升压，具体取决于以下几个限制条件：

- 为使SEPIC乘法升压拓扑结构有利于实现最大占空比和器件应力，所需的输出电压(或最大输出电压，若可变的话)必须至少比最大输入电压高出几倍。低升压比和高 $V_{OUT}$ 说明 $V_{IN}$ 也很高。此时，直接升压的占空比不会很高，SEPIC乘法器技术不会使MOSFET和二极管上的最大应力明显降低。此时直接升压可能是最好的选择。
- 对低输出电流(50 mA或更低，具体取决于升压比和使用的半导体)而言，电荷泵乘法升压可能已经足够，而且比SEPIC乘法升压价格低廉。SEPIC乘法升压的效率应优于电荷泵乘法器的效率，因此，高效率是选择SEPIC乘法器的另一个原因。

图5所示为一些要求的样本集，以及SEPIC耦合升压是否推荐用于每组样本的观察结果。

- 虽然本应用笔记的关注的是高升压比，但实际上，通常最好避免高升压比升压。例如，如果需要200 V电压，可以选择以5 V或12 V电压开始进行功率输入，即使采用SEPIC乘法升压，选用12 V通常效果更好。如果两个输入

轨均可用，可使用5 V电压偏置IC，如ADP1621或ADP1613。

12 V可使峰值开关节点电压产生较小的增加，但(对相同升压比N而言)占空比和峰值电流较低，而且通常效率更高。

- 使用公式 $V_{Q1\text{峰值}} = V_{CF1} = V_{IN} + ((V_{OUT} - V_{IN})/N)$ ，可以确定N的值，从而使MOSFET和二极管(最好使用肖特基二极管)可以在合理的额定电压下工作。如果使用的ADP1621控制器有5 V偏置，就具有较强的5 V栅极驱动器。排名在前30内的大多数源极至漏极电压(VDS)额定MOSFET都属于逻辑电平型，额定值为4.5 V栅极驱动。然而，除非从约4.3 V或更低值升压(使整体设计难度更大)，否则30 V对开关节点上的峰值电压似乎也是一种不必要的低限制。当60 VDS MOSFET不能全部以5 V驱动工作时，这些器件却能够工作。随着MOSFET的VDS额定值增加到75 V至100 V，逻辑电平MOSFET的选择范围也会缩小。额定电压在100 V以内时，可以使用肖特基二极管，但超过100 V时就很少能够使用。确保所需的器件可以找到。对ADP1621设计而言，当输入电压为5 V或更高时，50 V至90 V的峰值开关节点电压(为器件额定值留出余量)对高升压比升压而言是一个合理的起点。除非使用级联配置，否则ADP1613的峰值开关节点电压限制在20 V。
- 从以下五个选择以及图14至图18中选出一个控制器IC和驱动器配置。

# AN-1126

## 标准电流检测电阻配置下的ADP1621

标准电流检测电阻配置可能是SEPIC耦合升压最常见的配置。ADP1621能够将峰值MOSFET电流控制到至少10 A，还提供MOSFET，可使峰值开关节点电压达到50 V至90 V(参见图14)。

## 标准无损电流检测配置下的ADP1621

在这种工作模式下，ADP1621本身将峰值开关节点电压限制在30 V，因此，它最适合采用额定电压为30 V的MOSFET。如果输入电源轨为5 V，采用无损电流检测和30 V MOSFET是一种合理的方法(参见图15)。

## 级联配置下的ADP1621

级联拓扑结构可以提供最高的开关节点电压性能。这种方法对50 V至100 V的开关节点电压十分合适。如果有合适的级联栅极偏置，它可以消除高端MOSFET的逻辑电平栅极驱动限制。除非需要优先考虑精确电流限制，否则无损电流检测可用于低端MOSFET。记住，二极管反向电压额定值必须超过峰值开关节点电压。这种驱动拓扑结构可能较难实施，除非有足够的栅极偏置(如12 V)。由于级联MOSFET的关断栅极电流是由源极电流产生，这种MOSFET中过多的栅极点会导致开关损耗并影响效率。因此，MOSFET芯片尺寸不能过大，而且必须具有良好的栅极电荷品质因数。效率会随着负载电流减少而下降，因为减少后的可用栅极电流会减缓关断转换(参见图16)。

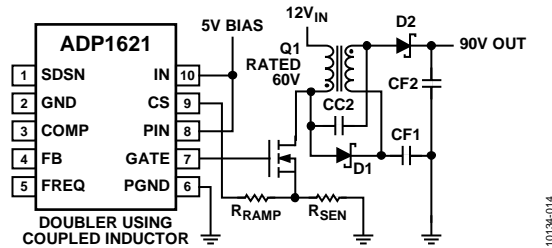


图14.ADP1621标准电流检测电阻配置

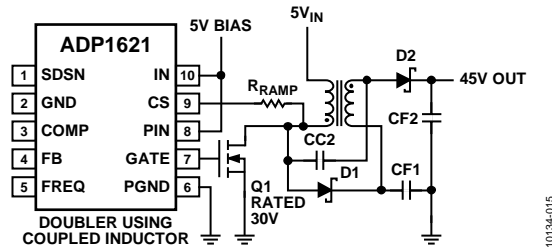


图15.ADP1621标准无损电流检测配置

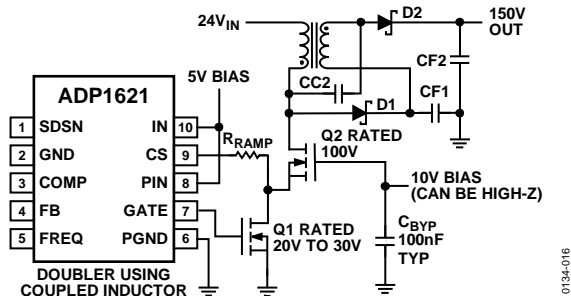


图16.ADP1621级联配置

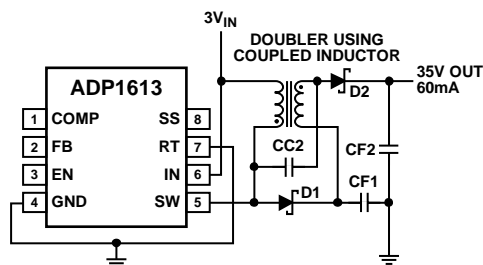


图17.ADP1613标准配置

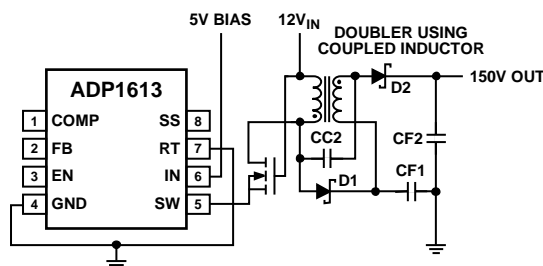


图18.ADP1613级联配置

### 标准配置下的ADP1612或ADP1613

因为ADP1612 /ADP1613上的输出开关限制在1.3 A和20 V，这种方法最适合电流和电压较低的应用。例如图17所示的3 V至60 V转换(采用三倍频器)或3 V至35 V转换，其中没有较高的输入偏置轨。 $V_{IN}$ 在2.5 V至5.0 V之间时使用ADP1613，输入电压低至1.8 V的应用使用ADP1612。

### 级联配置下的ADP1613

级联拓扑结构可以提供最高的开关节点电压性能。只要遵循一些规则，ADP1613在这种情况下就非常有效。ADP1613输出开关限制在1.3 A峰值电流。这种驱动拓扑结构可能较难实施，除非有足够的栅极偏置(如12 V)。由于级联MOSFET的关断栅极电流是由源极电流产生，这种MOSFET中过多的栅极点和会导致开关损耗和并影响效率。因此，MOSFET芯片尺寸不能过大，而且必须具有良好的栅极电荷品质因数。效率会随着负载电流减少而下降，因为减少后的可用栅极电流会减缓关断转换。ADP1613的工作频率较高，这意味着级联MOSFET中过多的栅极点和和容易产生大量的开关损耗(参见图18)。

5. 用以下公式确定D:

$$D = \frac{V_{CF1} + V_F - V_{IN}}{V_{CF1} + V_F}$$

其中 $V_F$ 为肖特基二极管 $V_F$ ，通常为500 mV至600 mV。

6. 算出直流输入电流。对CCM工作模式(大多数情况下的首选模式)而言，输入电感电流近似为:

$$I_{IN} = (I_{OUT} \times N)/(1 - D)$$

7. 计算峰值MOSFET电流。 $I_{IN}$ (参见第6步)必须包含一些纹波。对具有40%输入纹波的典型设计而言，假定MOSFET必须处理的峰值电流约为 $I_{IN} \times 120\%$ 。
8. 通过第7步大致可以选出IC。如果峰值MOSFET电流小于1.4 A，ADP1613可能会提供成本最低的解决方案。如果峰值MOSFET超过这一水平，或最佳效率需要的峰值MOSFET电流大于600 mA左右，则可以使用ADP1621。
9. 用以下公式计算均方根MOSFET电流:

$$I_{rms} \sim \frac{\sqrt{D} \times N \times I_{OUT}}{(1 - D)}$$

10. 根据均方根电流和 $V_{CF1}$ 选择MOSFET。
  - 如果使用无级联MOSFET的ADP1621，MOSFET必须为逻辑电平型，额定值针对适当的 $R_{DS(on)}$ (基于给定均方根电流计算值的传导损耗)，具有5 V或更低的栅极驱动。当然， $V_{DSS}$ 的额定值还必须超过 $V_{CF1}$ 。
  - 如果使用带级联MOSFET的ADP1613，级联MOSFET不一定必须是逻辑电平型。然而，应选择具有良好开关品质因数的MOSFET。当 $R_{DS(on)}$ (导通)必须对电流来说足够低时，级联MOSFET尺寸过大或导致过多的开关损耗，还可能影响正常的电压转换。要为级联MOSFET产生必要的栅极直流偏置电压，通常为5 V至12 V。这需要直流电流可忽略不计，因此通常需要高值电阻分压器才能提供。然而，还必须使用一个100 nF至1  $\mu$ F的陶瓷电容在MOSFET栅极仔细旁路至地。

- 如果使用带级联MOSFET的ADP1621，关于ADP1613级联MOSFET的注意事项也适用。不过，还需要由ADP1621栅极驱动器驱动的底部MOSFET。底部MOSFET可能为20 V至30 V的小型器件，具有快速切换能力，适合均方根电流。应为这种MOSFET的峰值源极电压低于大约15 V，ADP1621可在无损电流检测模式下工作，其中底部FET RDS导通用作电流检测电阻。
11. 较高的频率通常有助于减少陶瓷滤波器和耦合电容的尺寸。可能还会减小电感的尺寸。然而，鉴于这些转换器的电压较高，增加开关频率会增加开关损耗。较高的开关频率还会与最小关断时间发生相互作用，从而限制最大占空比。设计ADP1613时应选择较低的700 kHz  $f_{sw}$ 。设计ADP1621时应选择不太高的400 kHz。这些设置之后还可以根据需要进行修改。

## 耦合与非耦合电感

与EPIC和Cuk转换器类似，SEPIC乘法升压通常还可以使用耦合电感。与非耦合(分立)电感相比，耦合电感有其优缺点。

耦合电感的优点包括：

- 耦合电感的整体BOM成本通常比分立电感低。
- 耦合电感可实现更紧凑的设计，使用的PCB面积更小。

耦合电感的缺点包括：

- 偶和电感可能会在较小面积内积聚热量。
- 特别在采用高阶N乘法器时，输入电感比其他绕组处理更多的电流。在这些设计中，匹配绕组(和在多绕组结构中一样)可能会使输出绕组尺寸过大。
- 在某些情况下，最好的设计可能包含不同的电感值，这不是耦合电感的可行方案。

除了使用所有的分立或耦合电感的设计之外，也可考虑结合耦合与非耦合结构。例如，双绕组耦合电感就是常见的廉价方案。除了输入以外的所有绕组都必须具有低于输入电感电流的低电流。

在使用SEPIC三倍频器时，针对输入级使用单绕组分立电感，并针对两个输出级使用耦合电感可能会起到作用。

## 电容连接的变化

图9所示为用于CCx和CFx的串联电容，这是设计转换器的唯一合理方法。当CCx和CFx串联时，串联电容都在同一电压下工作，因此具有共同的额定电压。然而，正如第10步“多级SEPIC乘法升压”部分和图13所述，CC3处理的电流为CC4的两倍(因此，理想情况下应使用两倍的电容)，CC2处理的电流为CC4的三倍。因此，最具成本效益的串联设计使用相似的额定电压，但使用不同的额定电容。

串联方法的缺点在于由于采用了多个串联连接，杂散电感随之增加。这可能会导致尖峰、振铃，以及电磁干扰(EMI)。

图19所示为另一种并联方法。采用这种方法时，所有的CCx和CFx电容都有相同的电流和不同的电压。交流并联的CCx电容降低了Q1上的等效串联电感，从而减少了Q1阻尼振铃源极的尖峰。同样，输出滤波器中的低电感可以减少其噪声尖峰。对输出噪声而言，无论是串联还是并联配置，增加输出滤波器电容至地或使用较小值电感增加Pi型滤波器都可以为其带来益处。记住，大尺寸(如1210)提供更多电容，小尺寸则提供较低的等效串联电感(ESL)。最佳设计可能是并联两到三个不同尺寸的输出滤波器电感。

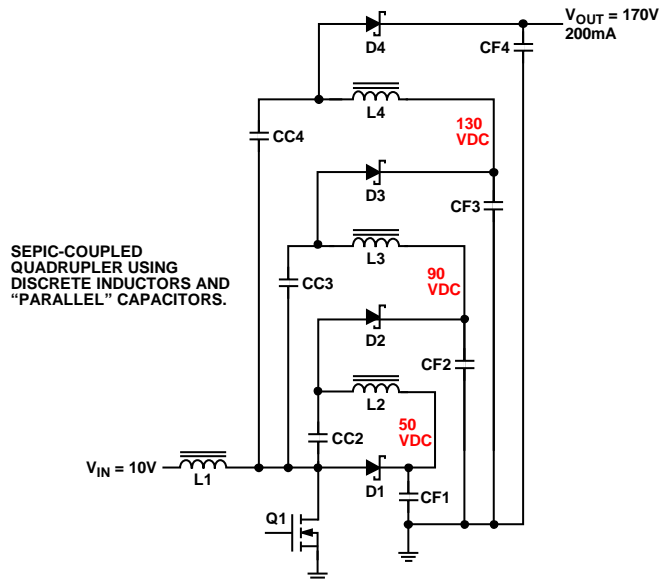


图19.采用分立电感和并联电容的SEPIC耦合四倍频器

## 选择其他器件

在这种设计中，开关MOSFET无疑是一种关键器件。下文列出了一些需要考虑的因素，优先级大致按降序排列。

1. MOSFET的额定值必须满足期望的电压应力加上部分余量，以允许出现电压尖峰。电压尖峰是由器件(如二极管和耦合电容)中的杂散电感和PCB布局造成。和基于变压器的设计相比，良好的PCB布局可使电压尖峰大大降低。然而，虽然出色的PCB布局可以大大减小尖峰，但仍无法完全消除。5 V至10 V的尖峰幅度(高于MOSFET上的理想预测尖峰电压)是合理的，而且会随许多因素的变化而变化。
2. MOSFET的额定值(主要由其RDS on决定)必须满足期望均方根电流导致的功耗。 $I \times R$ 通常是MOSFET中主要的发热机制。MOSFET制造商的额定电流通常十分乐观。首先最好使用电阻上MOSFET的高温值计算出 $R \times I^2$ 。然后用最差工作条件和热阻保守估计值算出MOSFET芯片工作温度。85°C至105°C的最大芯片工作温度一般是合理的。
3. MOSFET R<sub>DS on</sub>的额定值必须用栅极驱动电压来确定，在驱动器IC的性能范围内。栅极驱动(而非级联)MOSFET与ADP1621配合使用时，需要5.0 V或更低的逻辑电平驱动(4.5 V是常见的栅极驱动电压额定值)。需要6 V或更高电压的MOSFET可能就无法由ADP1621或其他5 V驱动的控制器的来完成可靠的栅极驱动。然而，这一要求并不妨碍这些MOSFET和级联MOSFET一样正常工作。

4. 二极管的额定电压要求和MOSFET非常相似。和MOSFET额定电流一样，二极管制造商对额定电流通常也比较乐观。不要超过二极管数据手册中的电流额定值，但在其他情况下，确定二极管电流额定值主要取决于芯片温度和热阻。一般说来，不要使二极管工作在150°C的最大TJ额定值和超过105°C或110°C的结温下。
5. 除用于保持时间或抑制电路板间线缆电感的大旁路电解电容外，这些转换器的要求都可以由SMT陶瓷电容顺利处理。对额定值在25 V及以下的滤波器电容使用X5R，1 nF至100 nF的信号电感和额定值在25 V以上的滤波器使用X7R，1 nF及以下的信号电容使用NP0。

电容的额定值应当能够处理其承受的均方根电流。陶瓷电容用于几百kHz频率，且纹波电压限制在直流额定值的一定百分比范围内时，通过纹波电流计算通常可以看到，电容在其电流额定值内能够正常工作。因此，选择陶瓷电容时首先应考虑电压，保守而言，然后是考虑所需的纹波电压。

耦合电容每个周期处理的电荷由 $Q = I_{OUT}/F$ 确定，其中Q时每周期的电荷(单位为库仑)， $I_{OUT}$ 是输出电流(单位为安培)，F是开关频率(单位为赫兹)。因此，例如图19所示的电路，工作频率为400 kHz，输出200 mA电流，每个耦合电容(CC2、CC3和CC4)在每个开关周期内输出的电荷为 $0.2A/400,000 \text{ Hz} = 500$ 纳库仑。

# AN-1126

选择这些电容，使电容上的纹波电压[纹波 =  $Q(\text{库仑})/C(\text{法拉})$ ]小于2%至5%的直流值。记住，高K陶瓷电容会随着直流电压、焊接到电路板后的时间以及温度变化而发生明显的电容损失，因此最后得到的电容值可能只有标称电容的一半。电容针对低纹波电压正确选择后，检查纹波电流额定值通常会发现电流余量。

## 用ADP1621测试200 V输出五倍器

该转换器可在250 mA输出时将12 V输入电压升至200 V。这一设计采用了额定值为60 V的MOSFET和肖特基整流器。U2用作输入欠压闭锁(UVLO)。显示出效率超过91%。

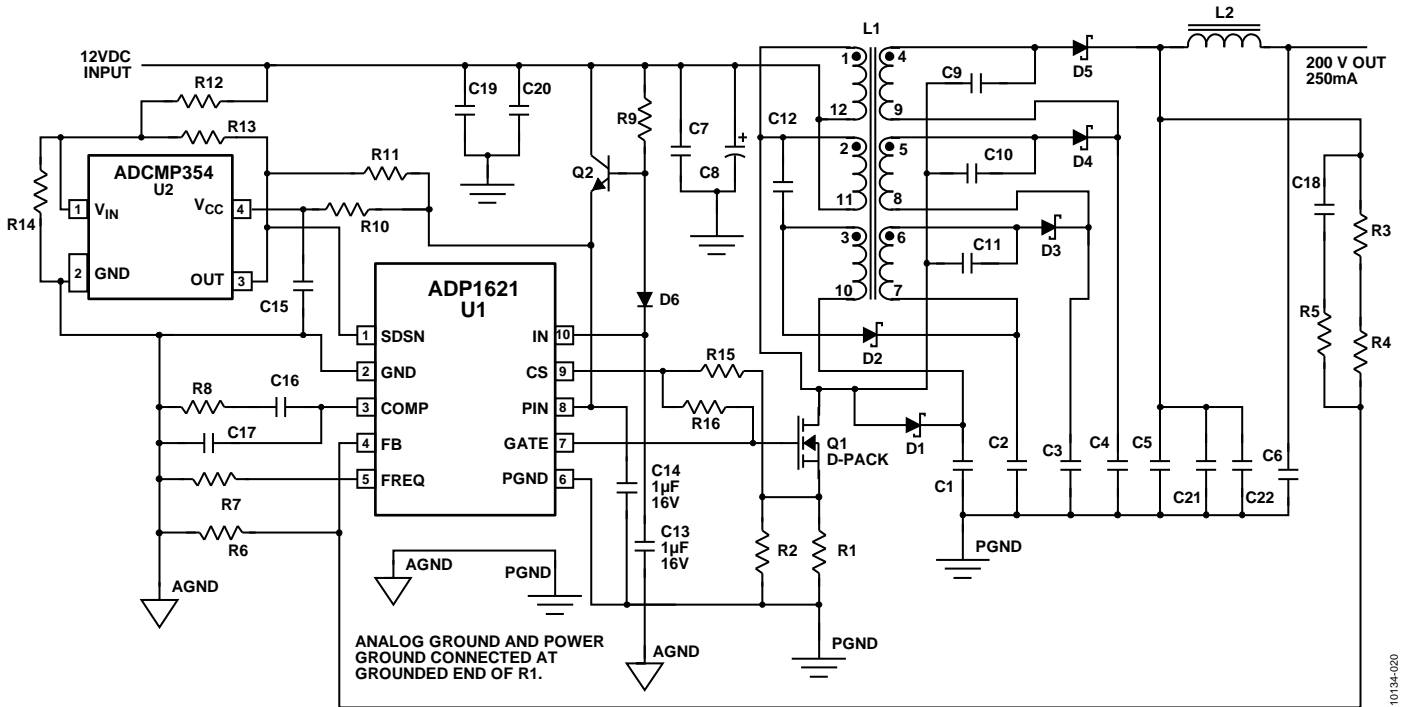


图20. ADP1621 5× SEPIC乘法升压(测试示例)

图21的条件是11.5 V输入和200 V、260 mA输出。该波形比较干净，显示出60 V额定值MOSFET上的电压应力远低于200 V直流输出电压。

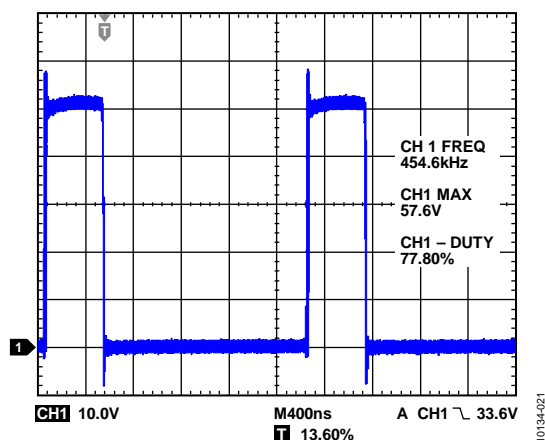


图21.满载工作、400 ns每分频时的开关节点波形

图22是和图21相同条件下的开关节点波形，但其显示的是上升沿，示波器时基较快。用基于变压器的设计获得干净的波形比较困难，除非使用有损缓冲。

Coilcraft HPH串联耦合电感具有低泄露电感，在其他一些情况下可用作(或表示为)变压器(参见表6)。正如本SEPIC乘法升压中的用法，它可以用作耦合电感。

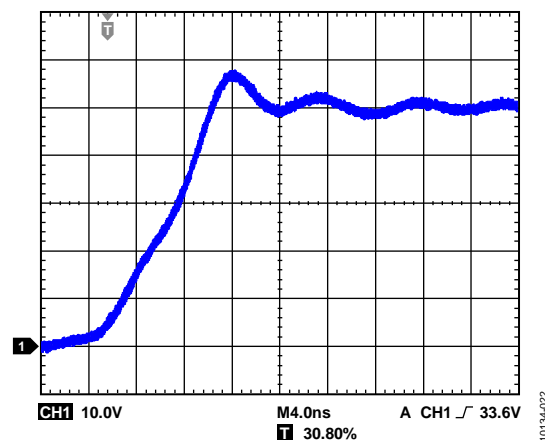


图22.满载工作、4 ns每分频时的开关节点波形

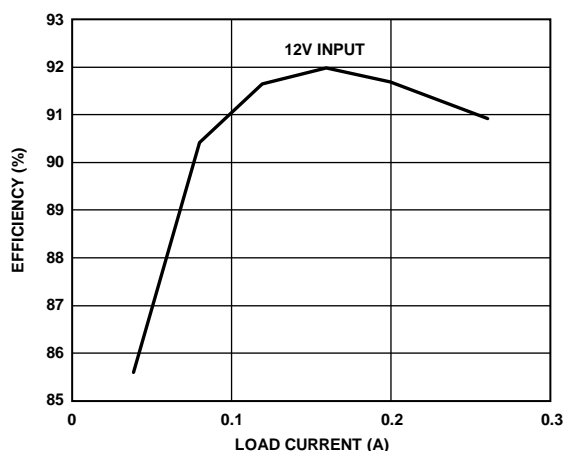


图23. 转换器效率与负载电流的关系

测量得到的效率峰值约为92%。

表6.基于ADP1621的SEPIC 5×乘法升压BOM

项目	索引标识符	描述	供应商/产品型号
1	C1	1.0 μF, X7R, 100 V, 1206	Murata/GRM31CR72A105MA01K
2	C2	1.0 μF, X7R, 100 V, 1206	Murata/GRM31CR72A105MA01K
3	C3	220 nF, X7R, 250 V, 1210	Murata/GRM32DR72E224KW01L
4	C4	220 nF, X7R, 250 V, 1210	Murata/GRM32DR72E224KW01L
5	C5	220 nF, X7R, 250 V, 1210	Murata/GRM32DR72E224KW01L
6	C6	220 nF, X7R, 250 V, 1210	Murata/GRM32DR72E224KW01L
7	C7	22 μF, X5R, 25 V, 1210	Murata/GRM32ER61E226KE15
8	C8	1000 μF, 16 V, 明矾选择低ESR	Suncon/16ME1000WGL
9	C9	220 nF, X7R, 250 V, 1210	Murata/GRM32DR72E224KW01L
10	C10	220 nF, X7R, 250 V, 1210	Murata/GRM32DR72E224KW01L
11	C11	1.0 μF, X7R, 100 V, 1206	Murata/GRM31CR72A105MA01K
12	C12	1.0 μF, X7R, 100 V, 1206	Murata/GRM31CR72A105MA01K
13	C13	1.0 μF, X5R, 16 V, 0603	TDK/C1608X5R1C105K
14	C14	1.0 μF, X5R, 16 V, 0603	TDK/C1608X5R1C105K
15	C15	1.0 μF, X5R, 16 V, 0603	TDK/C1608X5R1C105K
16	C16	4.7 nF, X7R, 25 V, 0603	Generic
17	C17	不安放(DNP)	
18	C18	不安放(DNP)	

# AN-1126

项目	索引标识符	描述	供应商/产品型号
19	C19	22 $\mu$ F, X5R, 25 V, 1210	Murata/GRM32ER61E226KE15
20	C20	不安放(DNP)	
21	C21	不安放(DNP)	
22	C22	不安放(DNP)	
23	D1	肖特基二极管, 1 A, 60 V, SMA	ON Semiconductor/MBRA160T3
24	D2	肖特基二极管, 1 A, 60 V, SMA	ON Semiconductor/MBRA160T3
25	D3	肖特基二极管, 1 A, 60 V, SMA	ON Semiconductor/MBRA160T3
26	D4	肖特基二极管, 1 A, 60 V, SMA	ON Semiconductor/MBRA160T3
27	D5	肖特基二极管, 1 A, 60 V, SMA	ON Semiconductor/MBRA160T3
28	D6	信号二极管, 100 V, 200 mA	ON Semiconductor/MMSD4148
29	L1	六绕组耦合电感	Coilcraft/HPH6-0158L
30	L2	22 $\mu$ H电感	Coilcraft/ME3220
31	Q1	60 V MOSFET, D-pak逻辑电平	Infineon/IPD079N06L3G
32	Q2	BJT, NPN, 40 V, 通用	Generic/MMBT3904
33	R1	0.020 $\Omega$ , 0805, 5%	Susumu/RL1220
34	R2	0.012 $\Omega$ , 0805, 5%	Susumu/RL1220
35	R3	634 k $\Omega$ , 1%, 1206	Generic
36	R4	1.00 M $\Omega$ , 1%, 1206	Generic
37	R5	不安放(DNP)	
38	R6	10.0 k $\Omega$ , 1%, 0603	Generic
39	R7	45.3 k $\Omega$ , 0603, 1%	Generic
40	R8	10 k $\Omega$ , 0603, 5%	Generic
41	R9	1.5 k $\Omega$ , 0805, 5%	Generic
42	R10	100 $\Omega$ , 0603, 5%	Generic
43	R11	不安放(DNP)	
44	R12	47.5 k $\Omega$ , 0603, 1%	Generic
45	R13	1.00 M $\Omega$ , 0603, 1%	Generic
46	R14	2.67 k $\Omega$ , 0603, 1%	Generic
47	R15	499 $\Omega$ , 0603, 1%	Generic
48	R16	100 k $\Omega$ , 0603, 5%	Generic
49	U1	恒频, 电流模式升压Dc/Dc控制器	Analog Devices/ADP1621
50	U2	具有开漏高电平有效输出的比较器与0.6 V基准电压源, 采用4-SC70封装	Analog Devices/ADCMP354