

## 采用单片机作为控制单元的反激式 SMPS

作者: *Gheorghe Turcan*  
*Microchip Technology Inc.*

### 简介

本应用笔记描述了采用 PIC16F1769 控制电路的 20W 开关电源 (Switched Mode Power Supply, SMPS) 的设计、构建与测试步骤。SMPS 输出电压为 12 Vdc, 输出电流最大值为 1.7A。重要的设计步骤以教学方式展现, 以便读者能通过这些信息来构建规格可能不同的相似设计。PIC16F1769 单片机用作逻辑和控制电路, 其在设计时集成了必要的元件, 作为内核独立外设 (Core Independent Peripherals, CIP), 可控制不同的 SMPS 拓扑, 如: 比较器、运算放大器、CCP、DAC、COG 等。事实证明, 将所需的逻辑集成至 PIC<sup>®</sup> MCU 对于利用相同的芯片来设计不同拓扑而言具有巨大的优势, 因为内核独立外设的设置可在电路工作时修改, 无需改变硬件。如后续章节所述, 内核独立外设经配置后可独立或自主工作, 允许 MCU 内核实现设计人员需要的任意功能, 比如通信、测量和数据采集等。

本应用笔记提供布局设计技巧和已实现应用的测试结果, 为读者奉上 PCB 设计步骤, 并提供对比结果和记录必要更改的可能性。

### 技术规格

开始设计反激式开关电源 (SMPS) 时, 设计人员需要明确设计目的、了解哪种输入电源为应用供电, 以及需实现何种电源转换才能为输出供电。设计人员必须考虑负载支持多少纹波, 以及整个系统连接应用后会产生多少噪声。

本项目的输入电源来自自主交流插槽。

世界上有两种基本的电压和频率标准, 一种是北美标准, 即 120V、60 Hz, 另一种是欧洲标准, 即 220-240V、50 Hz。有关这些标准的更多信息, 请参见“参考文献”的 [1]。

由于标准存在偏差 (巴西 220 VAC ~ 60 Hz, 牙买加 110 VAC ~ 50 Hz), 有必要进行通用输入兼容, 比如 100 VAC - 240 VAC、50 Hz - 60 Hz, 误差裕度 10%。本应用笔记中使用的输入为 84 VAC - 276 VAC、47 Hz - 63 Hz。

设计必须要能提供 20W 最大功率, 输出必须与输入隔离。20W 功率可以是范围从 10 Vdc/2A 到 24 Vdc/0.8A 的组合。市场上有各种变压器可支持此电源的输入 / 输出条件, 因此使用一个即用型变压器和一个自定义变压器有助于做出最终决策。变压器基于输入和输出电压之比构建, 因此设计人员可以计算匝数比、电感, 进而计算其它变量。由于设计的目标应用有所不同, 设计人员必须意识到可能会采用一些输出纹波压缩。本设计中未采用有效功率因数校正系统 (power factor correction system, PFC), 但应注意到某些应用或用户可能会明确提出需要使用, 因此 PFC 系统必须包含在系统噪声计算中, 并可能影响设计的稳定性。

本应用笔记中展示了反激式设计, 实现该设计便于使用电流模式控制以及集成比较器、运算放大器和 COG 的最新 PIC16F176X 单片机, 保证正确的功能和稳定性。PIC16F176X 单片机是一种功能强大的 IC, 集成模拟控制系统并通过内部 CIP 用于 SMPS, 可在运行时进行配置和重新配置, 从而具备了智能系统优势, 具有控制、适配能力, 用户能与之通信。

系统的稳定性使用 Omicron Lab 的 Bode-100 矢量网络分析仪进行验证, 符合相位裕度大于 45°、增益裕度大于 20 dB 的规格。

必须遵循良好的 PCB 设计规则、使用正确设计的变压器和光耦合器，以便提供隔离电流模式控制环路所需反馈信息的功能，从而保证隔离性能。

## 反激式理论（需要什么）

反激式是 AC/DC 和 DC/DC 转换中最常用的技术，其在输入与任意输出之间具有电流隔离。反激式转换器是一种降压 - 升压转换器，其电感经分割后形成变压器，因而电压比成倍增加，并具有隔离的额外优势。系统可以提供线路隔离以便保证了用户的环境安全，这多亏了采用变压器来进行电源转换，以及采用光耦合器进行输出稳压。

最常见的应用有：

- 低功耗 SMPS（手机充电器、PC 中的待机电源）
- 低成本、多路输出电源（主 PC 电源 < 250W）
- 高压生成（闪光氙灯、激光器、复印机）

反激式变压器提供的隔离性能还可通过在 50-60 Hz 线路频率下使用变压器获得，但这种变压器的重量和尺寸与频率成反比，因此将其集成在转换器结构中并工作在几十至几百 kHz 频率下更方便，从而大幅缩小了物理尺寸。

与其它开关稳压器拓扑相比，反激式拓扑具有多项成本和性能优势，将在下文叙述。

## 成本优势

1. 对于约 100W 以下的输出功率水平，电源变压器（耦合电感）的设计相对简单。

反激式稳压器的装配成本较低，因为它的总元件数较少，单个磁元件可同时用于电能存储和变压器操作，并且它可方便地生成多路输出。

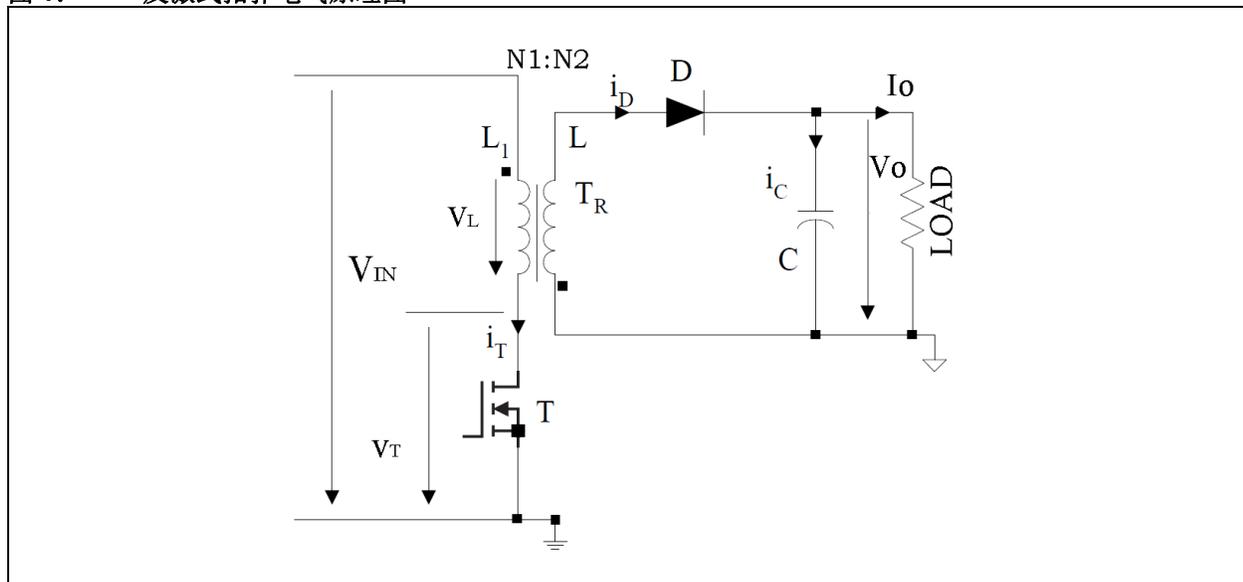
2. 输出整流器击穿电压要求较低，因为它们不需要屏蔽其它拓扑的滤波器电感两端产生的电压。

## 性能优势

1. 由于反激式拓扑的次级端电路中不存在反相电感，因而可在多个输出电源中很好地跟踪电压。
2. 由于不需要每一个周期都对输出电感充电，因而具有良好的瞬态响应。

该转换器的电气原理图如图 1 所示。

图 1：反激式拓扑电气原理图



反激式转换器工作时首先将来自输入源的电能储存在变压器中，此时初级端电源开关导通。当开关处于关断状态时，变压器电压反转，输出续流二极管正向偏置，向输出端提供电能。采用反激式拓扑时，输出可以是正或负（由变压器极性圆点定义）。

有三种基本的电能传输模式：

- 连续导通模式（Continuous Conduction mode, CCM）—— 下一次导通周期开始时，存储在反激式变压器中的一部分电能留在变压器中。
- 断续导通模式（Discontinuous Conduction mode, DCM）—— 关断周期内，存储在变压器中的全部电能传输至负载。
- 临界导通模式（Critical Conduction mode, CrCM），亦称为转换模式（Transition mode, TM）—— 位于 DCM 和 CCM 之间的边界，在开关周期结束后，存储电能达到零时发生。CCM、DCM 和 CrCM 的波形分别如图 2、图 3 和图 4 所示。

图 2: CCM 工作波形

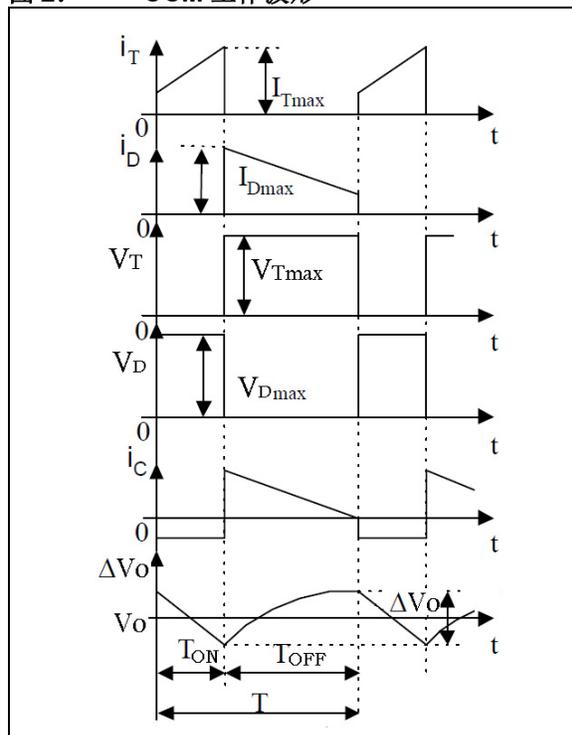


图 2 和图 3 显示了 CCM 和 DCM 工作时的电流。相比 CCM 应用，在 DCM 工作模式下，当初级端 MOSFET 导通时，初级端电流从零开始，并在最高点达到峰值电流的两倍以上。关断时，安培匝数传递到次级端，并且次级端电流下降至零，并保持到下一次开关周期开始。相比针对 CCM 操作的设计，针对 DCM 操作的设计其反激式变压器需要的电感值更低，因为电流纹波 ( $\Delta I_L$ ) 要高很多。

图 3: DCM 工作波形

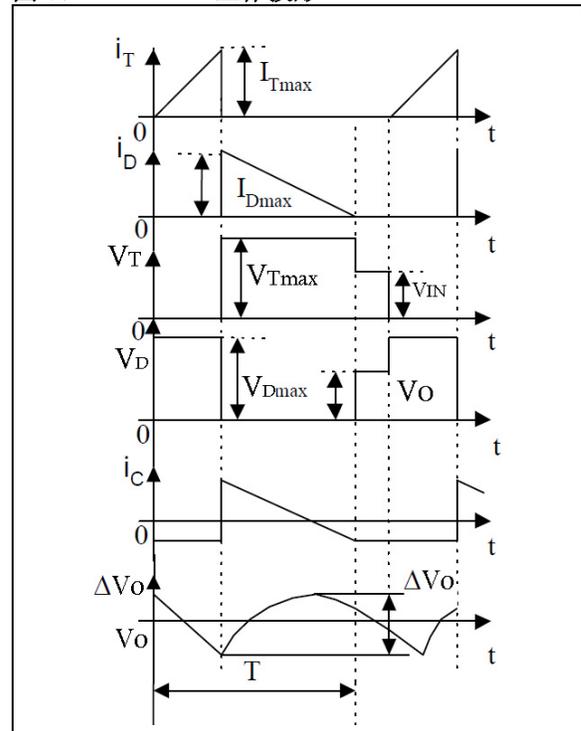


图 4: CrCM 工作波形

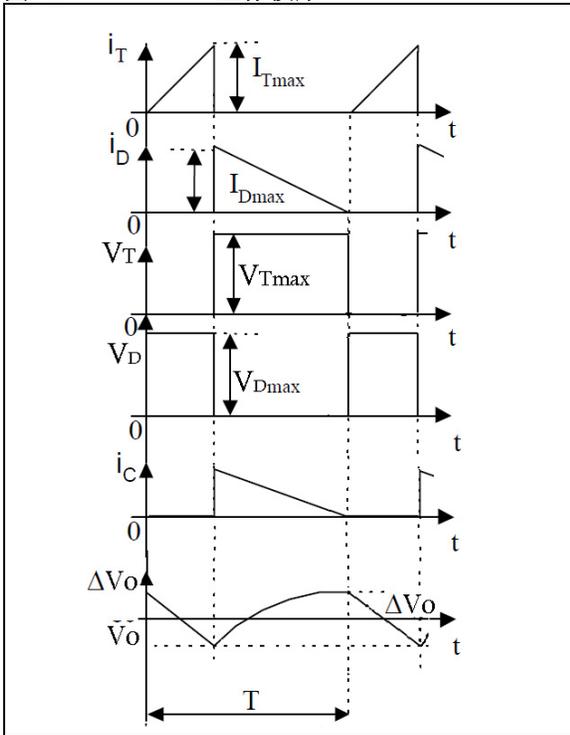
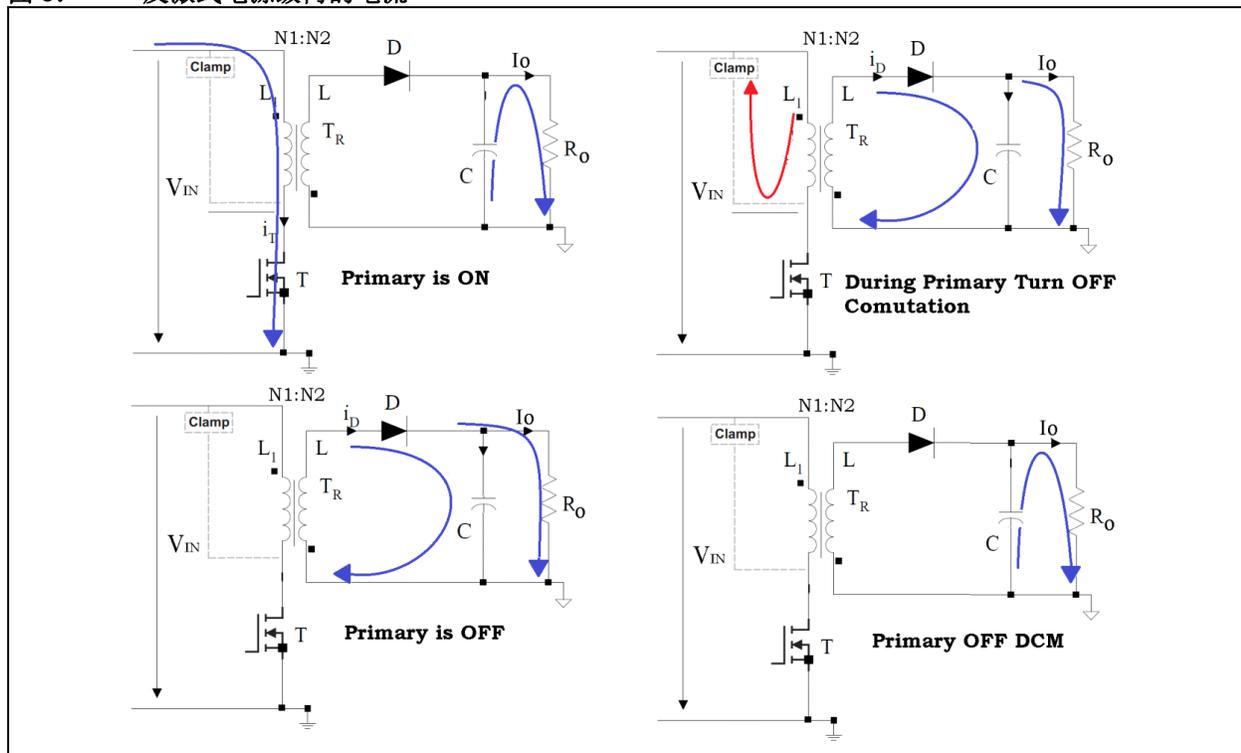


图 5: 反激式电源级内的电流



CrCM工作模式与DCM类似，只不过其初级端MOSFET在漏电压处于最低电平时导通。这种时序具有最低的导通损耗，并且能以更高的效率工作；然而，其开关频率是可变的。

从初级端到次级端的换相期间，漏电能无法直接传输至次级端，因而必须将其吸收。在没有箝位电路的情况下，漏电感电流完成循环的唯一路径是对 MOSFET 的寄生漏极 - 源极电容充电。

图 5 显示了箝位电路的一般示例。注意 CCM、DCM 和 CrCM 模式下变压器两侧电流的断续特性。与其它无变压器拓扑（比如降压或升压）相比，这是一种本质差异。变压器两侧的高纹波电流直接影响输出电压纹波、效率以及差分模式传导性电磁干扰（Electromagnetic Interference, EMI）。

### 1. 连续导通模式

在连续导通模式下，次级端的反射电流从不在换相期间到达零，如图 6 所示。在  $T_{ON}$  期间，次级端上的电压为  $V_{IN}/n$ ，且反映在次级端上的电流斜率为  $V_{IN}/(n \cdot L)$ 。在  $T_{OFF}$  期间，次级端上的电压为  $V_O$ ，下降电流斜率为  $V_O/L$ 。电感值很大，电流和磁场的纹波分量相对较小。以下限值是针对可接受的初级端峰值电流的一个很好的折衷：

$$35\% < I_{Tmin}/I_{Tmax} < 50\%$$

它还可用来对效率和变压器尺寸进行适当的权衡取舍。已知输入电压（ $V_{IN}$ ）、占空比（ $D$ ）和变压器匝数比（ $n = N_1/N_2$ ），则使用公式 1 可计算输出电压。

#### 公式 1: CCM 中的输出电压

$$V_O = \frac{V_{IN} \cdot D}{n \cdot (1 - D)}$$

公式 1 显示 CCM 中的输出电压与负载无关，还显示变压器中的电流不随  $I_s$  而改变，只随该负载电流上移或下移。

使用公式 2 和公式 3 即可计算导通和关断时间， $T$  表示开关周期。

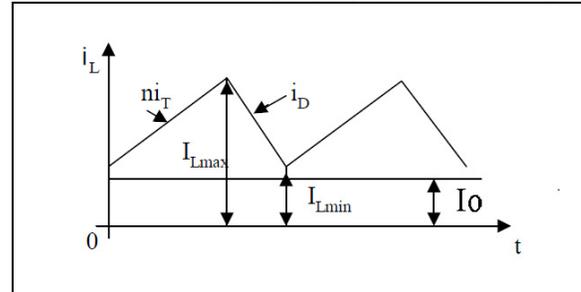
#### 公式 2: CCM 中的导通时间

$$T_{ON} = T \cdot \frac{n \cdot V_O}{V_{IN} + n \cdot V_O}$$

#### 公式 3: CCM 中的关断时间

$$T_{OFF} = T \cdot \frac{V_{IN}}{V_{IN} + n \cdot V_O}$$

图 6: CCM 工作模式下次级端内的反射电流



输出电流表示通过二极管的平均电流，可通过公式 4 计算得出。

#### 公式 4: CCM 中的输出电流

$$I_O = \frac{I_{Lmin} + I_{Lmax}}{2} \cdot \frac{T_{OFF}}{T}$$

$I_L$  的最小值和最大值可通过公式 5 和公式 6 计算得出。

## 公式 5: CCM 中的最小电感电流

$$I_{Lmin} = I_O \cdot \left(1 + \frac{n \cdot V_O}{V_{IN}}\right) - \frac{V_{IN} \cdot T}{2 \cdot n \cdot L} \cdot \frac{n \cdot V_O}{V_{IN} + n \cdot V_O}$$

## 公式 6: CCM 中的最大电感电流

$$I_{Lmax} = I_O \cdot \left(1 + \frac{n \cdot V_O}{V_{IN}}\right) + \frac{V_{IN} \cdot T}{2 \cdot n \cdot L} \cdot \frac{n \cdot V_O}{V_{IN} + n \cdot V_O}$$

如果  $I_O$  下降至限值  $I_{OL}$  以下，则  $I_{Lmin}$  变为“0”，转换器将工作在 CrCM 模式下，如图 7 所示。 $I_{OL}$  可以通过公式 7 计算得出。

## 公式 7: CCM 中的输出限流

$$I_{OL} = \frac{V_O \cdot T}{2 \cdot L} \cdot \left(\frac{V_{INmax}}{V_{INmax} + n \cdot V_O}\right)^2$$

## 2. 断续导通模式

在断续导通模式下，次级端的反射电流在换相期间到达零，如图 8 所示。上升斜率并没有从 CCM 发生变化，但下降斜率变得更陡峭了。断续模式下使用的反激式变压器要小很多，因为存储的电感电能仅为连续导通模式电路中所需电能的 1/5 或 1/10。导通电路经过了简化，因为功率开关中的负载电流在导通期间为零，并且不需要考虑导通损耗或导通缓冲器电路。传导性电磁干扰 (EMI) 有所下降，因为晶体管导通时集电极电流为零。由于磁场具有较大的交流分量，采用 DCM (和 CrCM) 时必须考虑磁芯损耗。CCM 工作模式通常具有较低的交流磁场；因此，设计变压器时最主要的限制便是磁芯饱和，而非磁芯损耗。

在 DCM 模式下，已传输的电能取决于导通时间、输入电压和电感值。每个周期中都会有一次完整的电能传输，由公式 8 定义，其中  $P_{DCM}$  表示 DCM 中的负载功率， $L$  表示变压器初级端测得的电感值， $f$  表示开关频率。

## 公式 8: DCM 中的输出功率

$$P_{DCM} = \frac{V_{IN}^2 \cdot D^2}{2 \cdot L \cdot f}$$

图 7: CrCM 工作模式下次级端内的反射电流

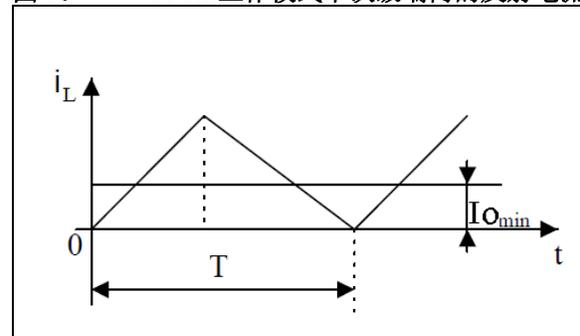
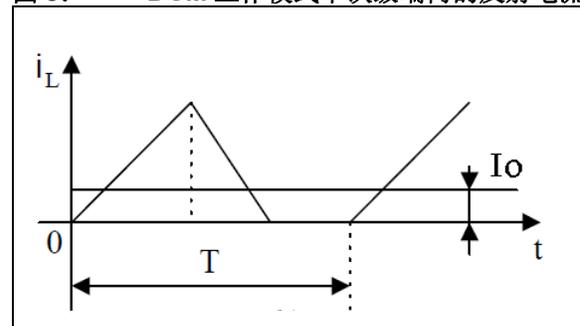


图 8: DCM 工作模式下次级端内的反射电流



虽然变压器两侧存在断续电流，但相比 DCM，工作在 CCM 模式下一般具有更佳效率。支持这一事实的一个原因是，DCM 中较高的均方根（root mean square, RMS）电流意味着 MOSFET、初级端和次级端电容以及初级端箝位中的功耗也更高。然而，由于在 DCM 模式下电感值较低，相同物理尺寸的变压器在 DCM 模式下相比 CCM 模式下的设计可能具有更低的导通损耗，哪怕其 RMS 电流更高。在某些交流线应用和工作条件中，CrCM 模式可能同样可以提供与 CCM 相近甚至更高的效率。

### 控制方面

两种控制反激式拓扑的最常用方法是电压模式控制（Voltage Mode Control, VMC）和电流模式控制（Current Mode Control, CMC）。CMC 使用磁化电流来定义占空比，而 VMC 却不这么做。CCM 模式下，由于变压器的电感和输出电容，采用 VMC 设计可具有相

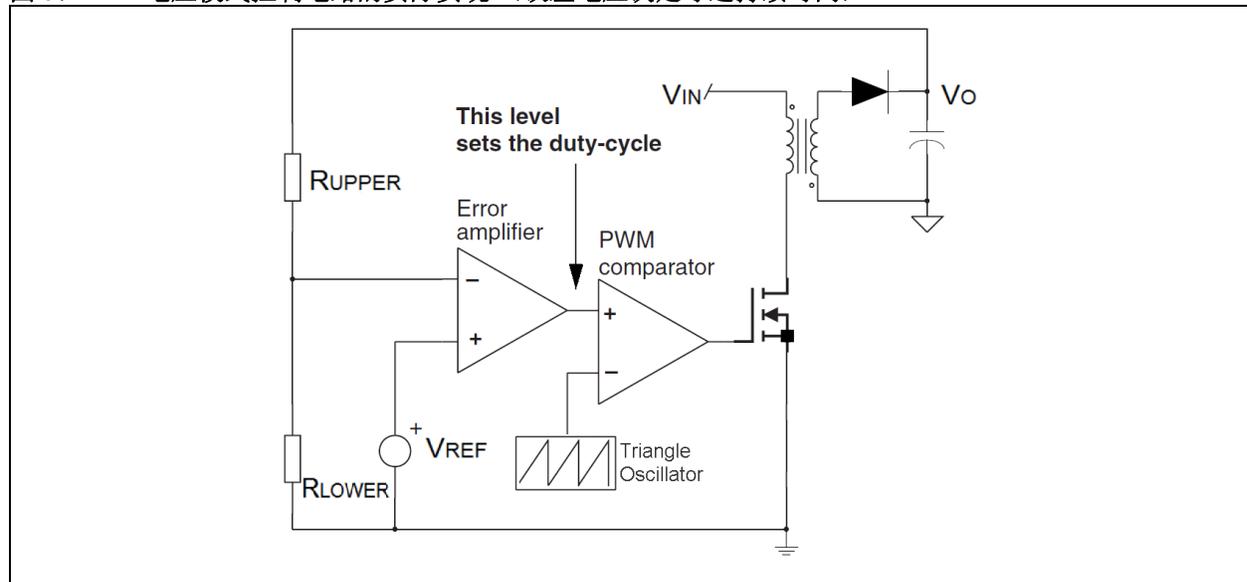
对低频的双极点；它比 CMC 更难以补偿，基本上由驱动同一个电容的电流源组成。相反，使用 CMC 在 CCM 模式下工作时，比较器必须避免工作占空比接近甚至超过 50% 时的次谐波振荡。这一般是通过在电流反馈信号上叠加一个外部斜坡以创建一个复合信号来完成的。

### 电压模式工作原理

电压模式控制可能是控制电源的最常见方式。将误差电压（来自基准电压与部分输出电压之差）与固定频率和幅度的锯齿信号进行永久对比。这两个信号的交叉点形成比较器输出转换。当输出电压偏离其自然目标时，误差电压增加，导致误差和锯齿信号形成交叉点，自然扩展了切换点之间的距离：D 增加。

图 9 描述了一个由电压模式 PWM 控制器操作的简单转换器。电压模式亦称为直接占空比控制，因为误差电压直接驱动占空比。

图 9： 电压模式控制电路的实际实现（误差电压决定导通持续时间）



## 电流模式工作原理

电流模式调制器依靠电感电流的循环来完成切换决策。时钟脉冲设置锁存，闭合电源开关。电流在电感中斜升，斜率为  $V/L$ 。当电流到达设定点数值时，比较器对其进行检测，并复位锁存；之后开关处于开路，等到下一个时钟周期时再次闭合；更多详细信息请参见“带 CIP 的反激式逻辑”。图 11 描述了一个电流模式控制器的标准实现。电流模式控制可更快速地响应输出变更，具有更简单的补偿电路，且在同类电压模式电路中的带宽更高。电流模式电路的额外优势包括固有的逐脉冲限流，以及当多个电源单元并联时可方便地提供负载均衡。该设计采用电流模式控制逻辑。

## 第一次计算

针对此设计的第一次计算采用称为“POWER 4-5-6”的工具来完成。这款工具提供入门所需的一切数学计算，并给出设计的工作情况、元件数值以及所需的变压器类型。为了让设计能够正常工作，依旧需要花一些时间进行试验和调节。

使用工具开始一个项目时，设计人员需选择添加哪些高级设计功能，如图 10 所示。对于本设计而言，选择 Magnetics Designer、Snubber 和 Output Impedance。

图 10: POWER 4-5-6 功能选择

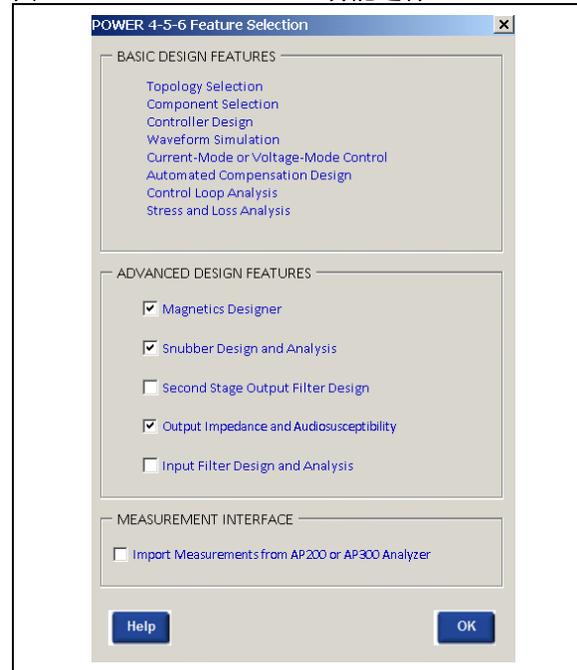
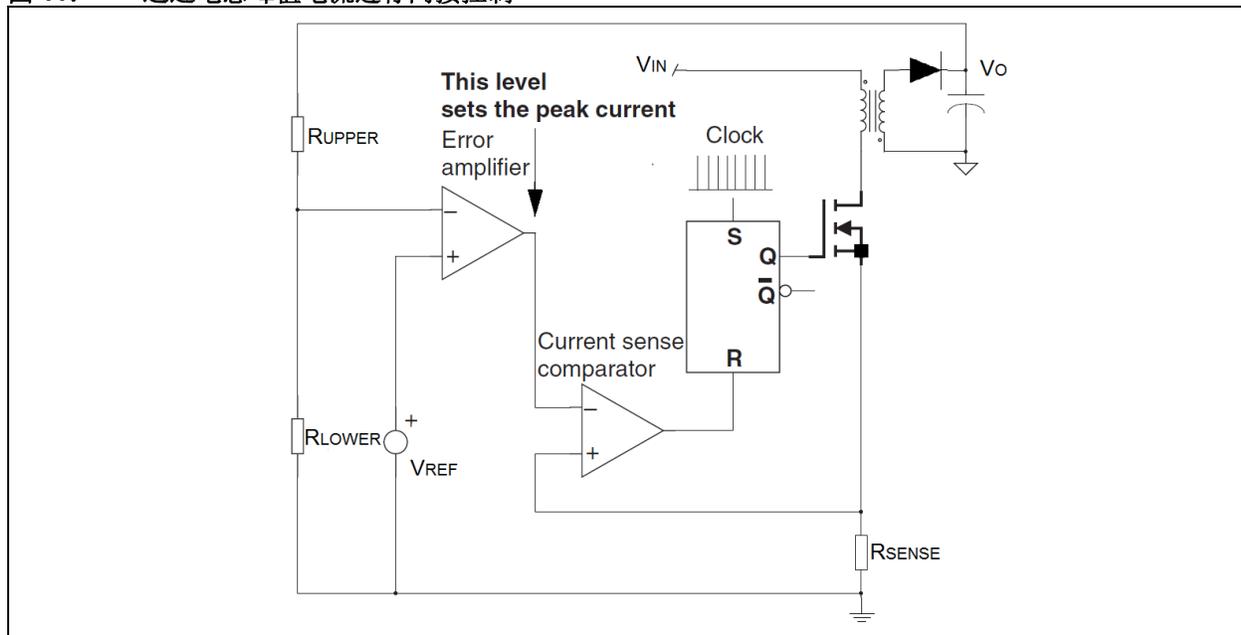


图 11: 通过电感峰值电流进行间接控制



下一步是为所需的转换器添加输入和输出规格，如图 12 所示。本例中，输入为 85-264V、50 Hz，输出为 12V、1.8A（约 21W），辅助为 10V、0.2A（2W）。在自举为启动 SMPS 而提供足够的电源之后，它将用作单片机的电源和驱动器。

图 12: 设计的输入和输出规格

该工具将提供 9 个不同的拓扑选项，可根据规格进行选择。反激式拓扑仅兼容此规格，但用户如有需要，依然可以从 **QR operation**、**Allow DCM only** 或 **RCD Clamp** 中进行选择，如图 13 所示。

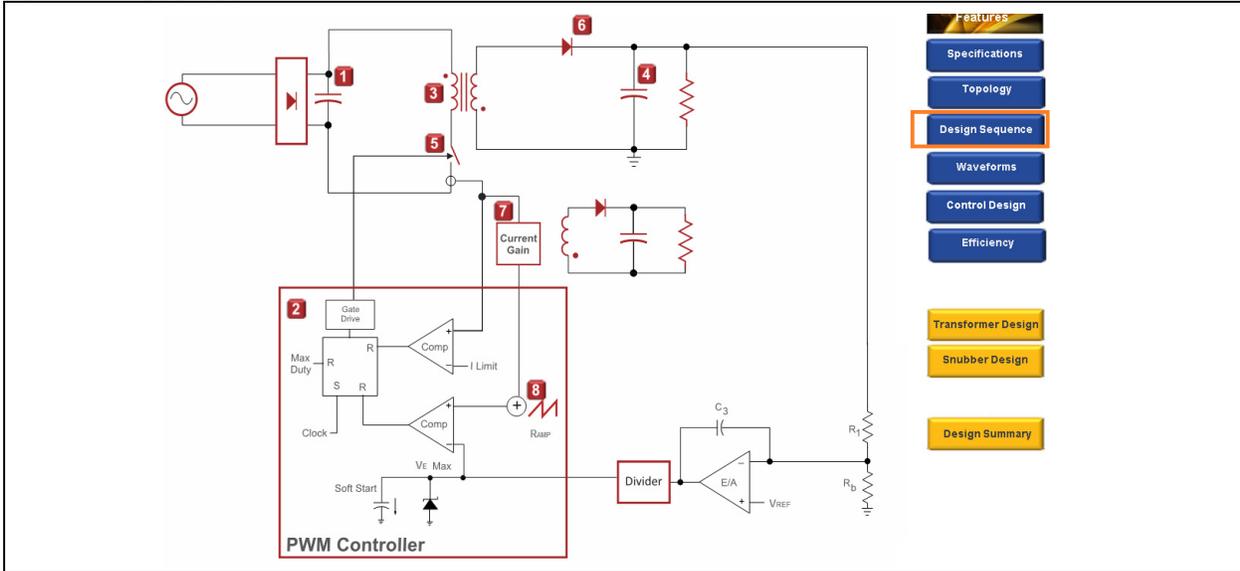
图 13: 拓扑选择

元件选择、控制方法和检测方法可参见图 14。该工具显示了拓扑的样子、PWM 控制器的连接方式以及如何进行补偿。设计顺序以 1 至 8 进行标记，如下所示：

1. 输入电容设计
2. PWM 控制器设计
3. 反激式变压器设计
4. 多路输出电容设计
5. 电源开关设计
6. 多路输出二极管
7. 电流检测增益
8. PWM 斜坡设计

这些设计顺序附有工具提供的建议值，用户可以更改几乎所有内容，以便应用即用型元件的数值。有关此工具以及使用方面的更多信息，请参见“参考文献”中的 [2]。

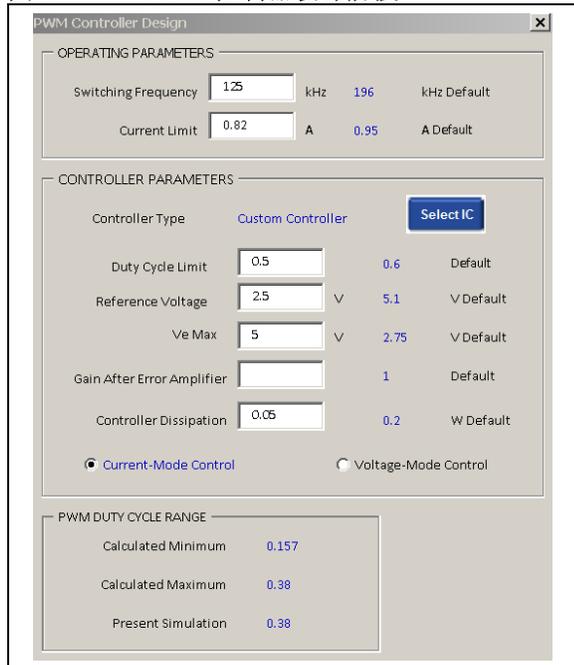
图 14: 设计顺序



## PWM 控制器设计

该工具允许更改 PWM 控制器值，以便更接近图 15 中使用的值，并仿真所需信号。

图 15: PWM 控制器设计阶段



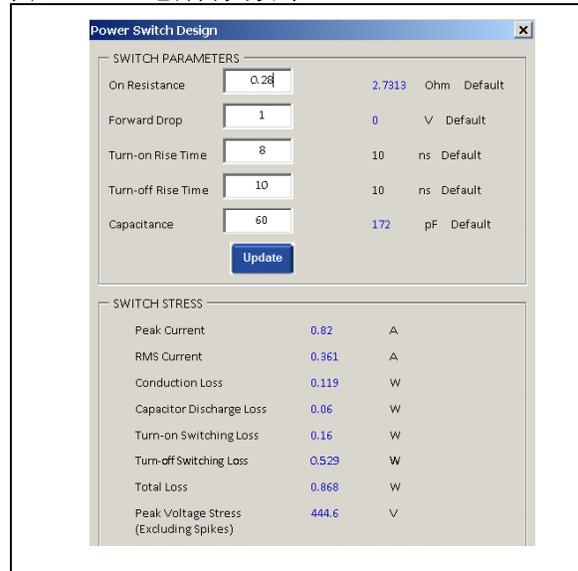
## 反激式变压器设计

更改变压器值的能力使其在设计 and 元件选型时具有高度灵活性。与其它工具相比，这款工具允许对变压器、磁芯材料和尺寸、导线厚度以及不同绕组方式的可行性进行详细设计。

## 电源开关设计

图 16 显示了设计电源开关时需要定义的参数。开关应力在下方方框内显示，可用来检查其它即用型开关器件的兼容性。

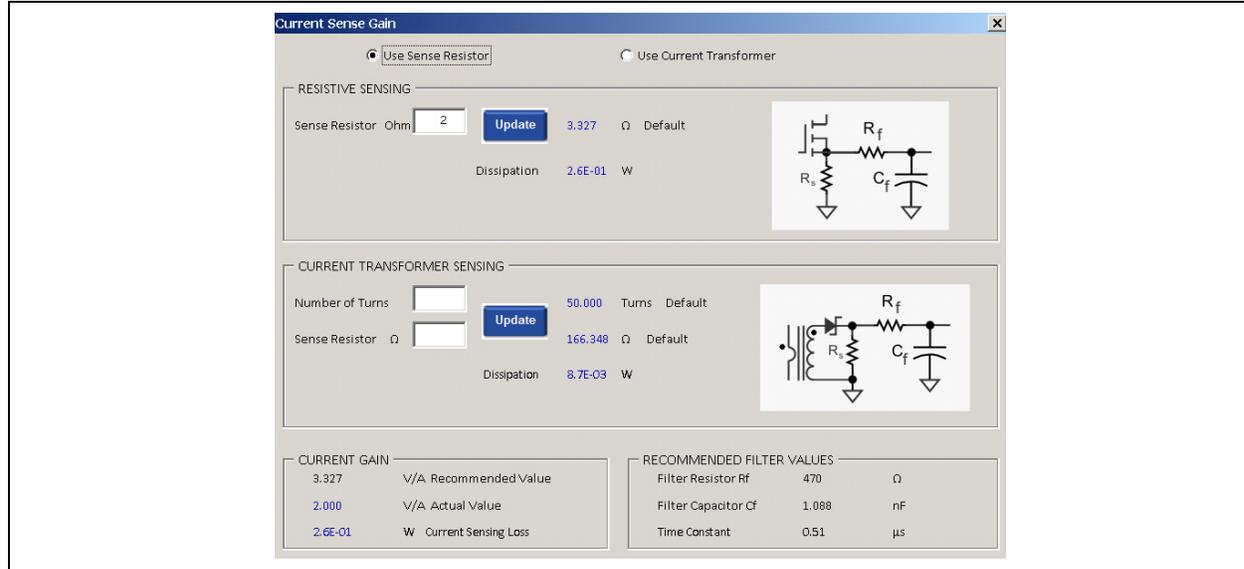
图 16: 电源开关设计



## 电流检测增益设计

图 17 描述了电流检测设计。可以根据成本和效率或根据尺寸限制来使用检测电阻或电流互感器；另外还给出了建议滤波器值。

图 17: 电流检测增益设计窗口



该工具提供了查看仿真波形的可能性，并可跟踪不同元件变动的影 响，避免其它工具的长仿真时间。这样，新设计人员可以更快速地进行学习。图 18 描述了一个波

形窗口和更改相关元件值的可能性，并标出了这些更改的结果。图 19 描述了所需 SMPS 项目的汇总；这些数值将指导设计与元件选型过程。

图 18: 输出电压波形窗口



# AN2122

## 数学方法

图 19: 使用 POWER 4-5-6 进行第一次计算的总结

Project Name			Simulated Converter Loss and Efficiency		
<b>Flyback Converter</b>			Input Voltage	114.50	V <sub>DC</sub>
<b>Input Specifications</b>			Output Voltage	11.735	V
Minimum AC Line	90	VAC	Output Power	22.95	W
Nominal AC Line	210	VAC	Semiconductor Conduction	1.100	W
Maximum AC Line	265	VAC	Switching Loss	0.689	W
Maximum DC Input	374.70	V	Actual Winding Loss	0.388	W
Nominal DC Input	296.90	V	Core Loss	0.196	W
Minimum DC Input	114.50	V	Snubbers	0.423	W
<b>Input Rectifier Design</b>			Capacitor ESR Loss	0.069	W
Rectifier Type	Full-Wave		Controller, Current Sense	0.311	W
Input Bulk Capacitor	47.00	μF	Total Loss	3.18	W
Low Line Input Voltage	89.20	V	DC-DC Efficiency	<b>88.74</b>	%
<b>Output Specifications</b>			Input filter losses not included		
Output 1 (Regulated)	12.00	V	<b>PWM Controller Values</b>		
Output 1 Current	1.80	A	Frequency	125.00	kHz
Total Load Power	24.00	W	Compensating Ramp	2.64	V
<b>Selected Circuit Topology</b>			V <sub>REF</sub> :	2.50	V
Topology	Flyback Converter		Current Limit	0.82	A
Control	Current-Mode		V <sub>E MAX</sub> :	5.00	V
Control Circuit	Custom Controller		Maximum Duty Cycle	0.50	
<b>Auxiliary Output Specifications</b>			<b>Single Capacitors for Multiple Outputs</b>		
Output 2	12.00	V	Capacitance Output 1	480.00	μF
Output 2 Current	0.20	A	ESR Output 1	25.60	mΩ
<b>Input Capacitor Design</b>			Capacitance Output 2	10.00	μF
Capacitance	47.00	μF	ESR Output 2	230.40	mΩ
ESR	26.03	mΩ	<b>Output Diode</b>		
Power Dissipation	0.01	W	Diode Voltage Drop	0.49 V	V
<b>Transformer Design</b>			Dissipation	0.886	W
Turns Ratio	5.60 : 1		Peak current	4.132	A
Magnetizing Inductance	672.36	μH	Peak voltage stress	78.900	V
Primary Turns	28		<b>Power Switches</b>		
Primary Resistance	2.57	Ohm	Switch Resistance	0.280	Ω
Secondary 1 Turns	5.00		Peak switch current	0.820	A
Secondary 1 Resistance	5.71	mOhm	Per switch rms current	0.36	A
			Total switch dissipation	0.87	W
			Peak voltage stress	445	V

如果该工具并非由设计人员处理，则数学计算依然有助于第一阶段的设计，哪怕较为费时。设计人员需要指定下列规格：

$V_O$ 、 $V_P$ 、 $V_{P\_MIN}$ 、 $V_{P\_NOM}$ 、 $V_{P\_MAX}$ 、 $V_D$ 、 $I_{S\_MAX}$ 、 $f_{SW}$ 、 $\Delta V_O$ 、 $V_{T\_MAX}$ 、 $V_{T\_MAX^*}$ 。

然后需计算以下参数：

- 占空比：D
- 绕组匝数比：n
- 初级端 NP 和次级端 NS 绕组的电感：
  - $L_{P\_MIN}$
  - $L_{S\_MIN}$
- 初级端绕组电流：
  - $I_{T\_MAX}$

- $I_{T\_MIN}$
- 次级端绕组电流：
  - $I_{L\_MAX}$
  - $I_{L\_MIN}$
- 二极管击穿电压最大值： $V_{D\_MAX}$
- 输出电容：CS
- ESR：RESR
- 初级端线圈匝数：NP
- 次级端线圈匝数：NS
- 变压器铁氧体磁芯体积：VE

## 公式 9： 第一次计算

假设：

$$V'_P = V_P - V_{CEsat} - V_{Rpp}$$

示例： $V'_{Pmin} = 110V - 1V - 0.2V = 108.8V$

$$V'_O = V_O + V_F + V_{Rps}$$

示例： $V'_O = 12V + 0.65V + 0.2V = 12.85V$

最小占空比： $D_{min} = 1 - \frac{V'_Pmax}{V'_Tmax}$

绕组匝数比： $n = \frac{V'_Pmax \cdot D_{max}}{V'_O \cdot (1 - D_{max})}$

(此处  $D_{MIN}$  用作初始  $D_{MAX}$ )

导通模式中的晶体管  $T_{ON}$ ： $T = \frac{1}{f_{sw}}$       $T_{ON} = T \cdot \frac{n \cdot V'_O}{V'_P + n \cdot V'_O}$       $D = \frac{T_{ON}}{T}$

初级端 NP 和次级端 NS 绕组的电感： $L_{Smin} = \frac{V'_Pmax \cdot T}{2 \cdot n \cdot I_{OL}} \cdot D_{min}(1 - D_{min})$  (此处  $I_{OL}$  等于  $I_{O\_MAX}$ )

$$L_{Pmin} = n^2 \cdot L_{Smin}$$

初级端和次级端绕组电流： $I_{Lmax} = \frac{I_O}{1 - D} + \frac{T \cdot V'_O}{2 \cdot L_{Smin}}(1 - D)$       $I_{Lmin} = \frac{I_O}{1 - D} - \frac{T \cdot V'_O}{2 \cdot L_{Smin}}(1 - D)$       $I_{Tmax} \geq \frac{I_{Lmax}}{n}$

$$I_{Tmin} = \frac{I_{Lmin}}{n}$$

二极管击穿电压最大值： $V_{Dmax} = \frac{V'_Pmax}{n(1 - D_{min})}$

输出电容： $C_O = \frac{T \cdot I_{Omax}}{\Delta V_O} \cdot \frac{n \cdot V'_O}{V'_{Lmin} + n \cdot V'_O}$

等效串联电阻 (Equivalent Series Resistance, ESR)： $R_C \leq \frac{\Delta V_O}{I_{Omax}}$

## MOSFET、输出二极管和电容选型

设计反激式开关电源时，除了变压器外，最重要、最敏感的元件是开关、输出二极管和输出电容。因此，在特定设计中，必须仔细选出正确的元件。电源级内的开关同样需要使用电压箝位、输出二极管和缓冲器。

相比在一个封装内集成驱动器、控制器和开关的芯片，分立式 MOSFET 设计具有更大的设计灵活性。设计人员可以转而使用带有相同控制元件、电压更高的器件。

必须选择那些能够支持工作时出现的最大电压、最大集电极电流以及具有较小漏极-源极电阻（从而损耗最低）的晶体管。

流过晶体的最大电流和漏极 - 源极电压可以通过公式 10 和公式 11 计算得到。

### 公式 10: 流过晶体管的电流最大值

$$I_{Tmax} = \frac{P_{Omax}}{n \cdot V_O} \cdot \left( \frac{n \cdot V_O + V_{IN}}{V_{INmin}} \right) + \frac{V_{INmin} \cdot T}{2 \cdot n \cdot L} \cdot \frac{n \cdot V_O}{V_{INmin} + n \cdot V_O}$$

### 公式 11: 漏极 - 源极电压最大值

$$V_{Tmax} = \frac{V_{INmax}}{1 - D_{min}}$$

本例中， $I_{Tmax}$  约为 1A， $V_{Tmax}$  约为 450V。结果与 POWER 4-5-6 给出的建议相近。

本设计中的 MOSFET 采用 Infineon Technologies 公司的 SPA11N80C3，具有以下数值特征，如公式 12 所示：

### 公式 12: 所选 MOSFET 的数值特征

$V_{DSS} = 800V$ ;  $R_{DS} = 0.45\Omega$ ;  $I_D = 11A$ ;  $R_W = 41W$ ;  $R_{thj-amb} = 80 \text{ }^\circ\text{C/W}$ ;  $C_{OSS} = 65 \text{ pF}$

导通功率损耗  $P_{CL} = I_{PRMS}^2 \cdot R_{DS} = 0.36V^2 \cdot 0.45\Omega = 58 \text{ mW}$

换相功率损耗  $P_{off} = \frac{V_{INmax} \cdot I_{Tmax} \cdot t_f \cdot f_{sw}}{6} = \frac{375V \cdot 0.82A \cdot 10 \text{ ns} \cdot 125 \text{ kHz}}{6} = 64 \text{ mW}$

电容损耗  $P_{cap} = \frac{(C_{OSS} + C_P) \cdot V_{INmax}^2 \cdot f_{sw}}{2} = \frac{(65 \text{ pF} + 20 \text{ pF}) \cdot 375V^2 \cdot 125 \text{ kHz}}{2} = 747 \text{ mW}$

总功率损耗  $P_{tot} = P_{CL} + P_{off} + P_{cap} = 869 \text{ mW}$

接近 POWER4-5-6 的建议值。

如需选择散热器，可使用公式 13 公式。当 MOSFET 最大结温为 150°C 时，环境温度由设计人员选择，具体取决于 SMPS 工作的环境。结点至环境和结点至散热器温度可查询数据手册。余下的散热器至环境温度可以计算得出，进而作出散热器的选型决策。

### 公式 13: 结温公式

$$\frac{T_J - T_A}{P_{tot}} = R_{thj-amb} + R_{thj-rad} + R_{thr-amb}$$

必须选择那些能够支持工作时出现的最大电流以及最大输出电压和变压器输出电压的二极管。**公式 14** 和 **公式 15** 显示了计算过程。本例中，二极管电流最大值为  $I_{Dmax} = 0.82A \times 5.6 = 4.59A$ ，峰值电压应力为  $V_{Dmax} = (375/5.6) + 12 = 78.9V$ 。查找 Digi-Key 或其它供应商的兼容器件时，选择 Vishay V8P10-M3/86A 二极管，因为它的正向电流为 8A，重复反向电流为 100V。因此，这款器件符合标准，并在实际使用中若超过计算限值则还能留有一定安全裕量。

#### 公式 14: 输出二极管的电流最大值

$$I_{Dmax} = I_{Tmax} \cdot n$$

#### 公式 15: 输出二极管的电压最大值

$$V_{Dmax} = \frac{V_{INmax}}{n} + V_O$$

输出电容值根据所允许的输出纹波和瞬态响应计算。设计人员必须验证通过电容的有效电流值不超过数据手册中给出的允许值。**公式 16** 有助于确定正确值。如果输出端的电压变化为 10-20 mV，则电容值为 280-560 uF。选择电容时，应选择数值至少为所选电压 1.5 或 2 倍的电压；本项目中，选择 470 uF、支持的电压最大值为 63V。

#### 公式 16: 输出电容公式

$$C = \frac{I_{Smax} \cdot T}{\Delta U_S} \cdot \frac{U_S \cdot n}{U_{Imin} + U_S \cdot n}$$

## 电流检测

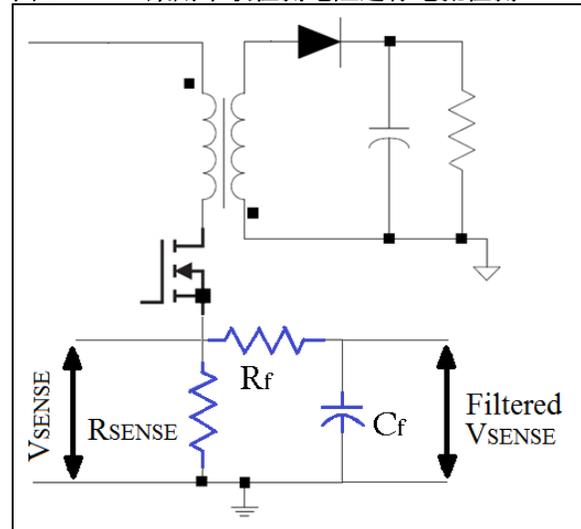
设计 SMPS 时，一个很重要的步骤就是控制波形检测。需注意输出电压、输出电流、输入电压或电感电流，因为根据控制方式，检测波形将会进行对比，并根据数值做出控制决策。如果数值不正确，那么整个控制系统将无法如预期般工作。

无论反馈控制的类型如何，几乎所有的 DC-DC 转换器和线性稳压器都会检测电感电流，以便进行过流（过载）保护。此外，检测电流用于电流模式控制 DC-DC 转换器，以便进行环路控制。由于输入电压的瞬时变化立即反应在电感电流中，电流模式控制具有出色的线性瞬态响应性能。有多种技术可以检测电感电流，最常用的是检测电阻或电流互感器。设计人员必须选择能够更好地符合项目规格的方法。

## 串联检测电阻

此技术是检测反激式电源电流的最常用方法；它在电感电流路径上插入一个检测电阻，如 **图 20** 所示。如果电阻值已知，则流过电感的电流通过检测其上的电压确定。这种方法的优点是精度高，但不幸的是这种方法会降低效率，因为流过检测电阻的电流会产生功耗。由于 MOSFET 栅极和源极之间有寄生电容，因此使用 RC 滤波器。当栅极拉至高电平时，电流检测电阻上产生毛刺，导致 PWM 脉冲提前结束（如果未滤除），或导致消隐（如果未在下落事件触发中使能）。

**图 20: 采用串联检测电阻进行电流检测**



## RDS 检测

此技术使用 MOSFET 导通电阻计算电流；假设漏极-源极电压较低，则器件的等效电阻由公式 17 计算得到。

### 公式 17： 等效电阻

$$R_{DS} = \frac{L}{W\mu C_{OX}(V_{GS} - V_T)}$$

此处  $\mu$  表示迁移率， $C_{OX}$  表示每单位面积的氧化电容， $V_T$  表示阈值电压。这种技术精度不足，因为 MOSFET 电阻是非线性的，其工艺也有所不同，并与温度有关；但这种技术具有较高精度，因为省略了串联电阻。

## 无传感器方案

此技术利用电感的电压 - 电流关系式以及电感电压来测量电感电流，如公式 18 所示。无传感器方式从不用于离线反激式设计中，因为变压器初级端上的电压非常大，且放电时甚至会跳跃至更高位。

### 公式 18： 电感中的电压 - 电流

$$V = L \frac{di}{dt}$$

表 1： 电流检测技术的优缺点

方法	优点	缺点
串联电阻	精度高	功耗高
RDS	无损	精度低
观测器	无损	需要知道 L
电流互感器	无损	成本、尺寸、无 Idc 信息
SenseFET	无损，精度中等	特殊的 MOSFET、匹配问题、带宽低（不可用于高电压）

表 1 总结了前文讨论的方法。

为项目选择检测方式时，设计人员必须考虑到优先级，比如成本、尺寸、效率、精度和控制类型。串联检测电阻方式可用于效率非关键的项目，比如接入电网的电源（对于移动应用来说，无损方式或许是更好的选择）。

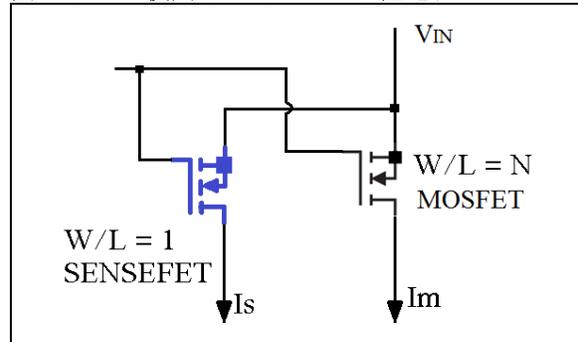
## 电流互感器

此技术采用电流检测互感器，在高功率设计中十分常见。其概念是使用互感器的互感属性来检测高电感电流的一小部分。主要劣势在于成本和尺寸都增加了。该互感器无法传输电流的直流部分，因此这种方法无法用于过流保护。

## SENSEFET

此技术将电流检测 MOSFET 与功率 MOSFET 并联，如图 21 所示，并利用其测量能力来检测电流。

图 21： 使用 SENSEFET 监控电流



检测 MOSFET 的有效宽度 (W) 比功率 MOSFET 要小得多（至少小 100 倍），并且节点 M 和 S 的电压应当相等。

## 变压器设计

反激式变压器是反激式电源中的关键元件，理解寄生的控制和优势可获得最优性能与成本。有助于实现更佳变压器的设计指南总结如下：

1. 最大程度降低初级端绕组至主次级端绕组的漏电感。这可以通过最小化分离、交错，甚至使用窗口又长又窄的磁芯使层数降至最低而实现。
2. 最大程度降低主次级端和辅助之间的泄露。
3. 考虑使用 Multifilar<sup>®</sup> 或利兹线以提升效率。
4. 匝数比影响占空比和效率。
5. 始终在真实的测试电路中测试变压器，验证并优化设计。

如果设计人员有机会自己构建变压器，就可以留有改进和适配的空间。没有合适工具的情况下，自制变压器必然具有较高的音频噪声，且泄露可能略高，但不一定比即用型变压器差，因为即用型并非针对每一个设计单独构建。如果自己构建的变压器性能更佳且只需少量的生产修复，那么变压器制造公司将很乐意帮忙。

使用公式或工具设计变压器时，第一步是确定低输入电压下所需的匝数比，它可以在不太大的占空比情况下提供正确的输出电压。如果匝数比太小，那么电路在低负载条件下可能具有近似为零的占空比或脉冲跳跃。

设计低功耗反激式转换器项目时，采用较低的最大占空比是一种常用做法，这样对电源开关产生的应力较小；但在设计较高功率的项目时，某些情况下会允许占空比超过 50%，以便降低次级端器件的应力。

就该设计而言，最大占空比允许接近 47%，并且当最小输入电压为 85V 时，大于 5 的匝数比可提供指定范围内工作的足够电压。

公式 19 和公式 20 显示了这些计算：

### 公式 19： 匝数比公式

$$n = \frac{V_{IN}}{V_O} \cdot \frac{D}{(1-D)}$$

### 公式 20： 占空比公式

$$D = \frac{nV_O'}{V_{IN} + nV_O'}$$

选择初级端电感值的空间甚至更大，且对于很多反激式转换器来说其工作功率为 10W 或更低，设计人员应选择一个强制转换器工作在断续导通模式下的值。在所有负载条件下（但功率水平较高）这将导致高初级端电流，而较大的电感值会降低峰值电流应力。这些公式可以作为设计的切入点，并且一些采用不同变压器的测试将会是有帮助的。

反激式变压器理论上能在任意匝数比下工作，无论输入或输出电压是多少。然而，当匝数比使得占空比接近 50% 时，避开高峰值电流和电压时工作性能最佳。匝数比决定了如何在初级端和次级端峰值电压和峰值电流之间作出权衡取舍。

公式 21、公式 22 和公式 23 有助于计算电流波形的值。公式 22 在 CrCM 和 DCM 中使用  $I_{min} = 0$ 。

### 公式 21： 直流电流

$$I_{dc} = D \frac{(I_{pk} + I_{min})}{2} = DI_{AV}$$

### 公式 22： RMS 电流

$$I_{rms} = \sqrt{D \left[ (I_{pk} \cdot I_{min}) + \frac{1}{3} (I_{pk} - I_{min})^2 \right]}$$

### 公式 23： 交流电流

$$I_{ac} = \sqrt{I_{rms}^2 - I_{dc}^2}$$

就本设计而言，计算变压器值时考虑以下几点：

- 输入电压（85V-265V）
- 输出电压（12V）
- 满载电流（1.8A）
- 电路拓扑（反激式，CCM）
- 开关频率（125 kHz）
- 所需占空比（0.47，110V 输入）
- 次级端纹波电流最大值（4.2A，12V）
- 次级端峰值短路电流（14A）

使用公式 24 定义匝数比。

## 公式 24: 匝数比计算

$$n = \frac{V_{IN}}{V_O} \cdot \frac{D}{(1-D)} = \frac{85}{12.5} \frac{0.47}{1-0.47} \cong 6$$

然后, 应根据制造商数据手册磁芯内的指南来选择磁芯材料。最大磁通密度和最大磁通摆幅随后根据磁芯的工作情况确定。建议使用 0.3 T 的饱和限制  $B_{max}$ ; 当峰值电流达到短路极限时,  $B$  达到其最大值。假设带隙磁芯具有合理的 B-H 线性度特征, 因此可以通过最大电流纹波计算  $B_{max}$ , 如公式 25 所示。

## 公式 25: 最大磁场变化

$$\Delta B_{MAX} = B_{MAX} \frac{\Delta I_{pk-pk}}{I_{SC}} = 0.3 \frac{4.2}{14} = 0.09 \text{ Tesla}$$

根据制造商提供的指南或者使用面积乘积公式来选择磁芯的形状和尺寸: 磁芯类型、系列: E-E 磁芯 – EFD 系列。

磁芯面积近似需要  $0.499 \text{ cm}^2$ , 磁芯 EFD30 提供的最小面积为  $0.66 \text{ cm}^2$ , 对于本项目而言足够了。

## 公式 26: 铁氧体磁芯体积和匝数计算

$$\mu_0 = 4 \cdot \pi \cdot 10^{-7} \frac{\text{H}}{\text{m}}; \mu_e = 125 \quad V_e = \mu_0 \cdot \mu_e \cdot \frac{I^2 L_{max} \cdot L_{Smin}}{B_{max}^2} = 4 \cdot \pi \cdot 10^{-7} \left( \frac{\text{H}}{\text{m}} \cdot 125 \cdot \frac{(14\text{A})^2 \cdot 4.3 \mu\text{H}}{(0.3\text{T})^2} \right) = 1470 \text{ mm}^3$$

铁氧体磁芯, EFD30、EC90,  $AL = 160 \text{ nh/sp}^2$   $H A_e = 69 \text{ mm}^2$

$$\text{次级端线圈匝数: } N_s \quad N_s = \sqrt{\frac{L}{AL}} = \sqrt{\frac{4.3 \mu\text{H}}{0.16 \mu\text{H/sp}^2}} \sim 5$$

$$\text{初级端线圈匝数: } N_p \quad N_p = N_s \cdot n = 5 \cdot 5.6 = 28$$

布线条件和考虑因素: 电流密度:  $J_{Cu} = 3 \text{ A/mm}^2$ ; 电阻率:  $\rho_{Cu} = 1.7 \times 10^{-8} \Omega\text{m}$ ;

$$I_{SRMS} = \sqrt{D \left[ (I_{pk} \cdot I_{min}) + \frac{1}{3} (I_{pk} - I_{min})^2 \right]} = \sqrt{0.47 \left[ (4.2 \cdot 1.5) + \frac{1}{3} \cdot 7.29 \right]} = 2.02 \text{ A}$$

$$I_{PRMS} = \sqrt{0.47 \left[ (0.9 \cdot 0.3) + \frac{1}{3} \cdot 0.36 \right]} = 0.42 \text{ A}$$

来自初级端的导线:

$$\text{导线可选面积: } A_{WP} = \frac{I_{PRMS}}{J_{Cu}} = \frac{0.42 \text{ A}}{3 \text{ A/mm}^2} = 0.14 \text{ mm}^2$$

$$\text{导线直径: } d_p = \sqrt{\frac{4 \cdot A_{WP}}{\pi}} = 0.422 \text{ mm} \quad \text{或} \quad \cong 25 \text{ AWG}$$

$$\text{导线长度: } l_{WP} = N_p \cdot \pi \cdot \sqrt{\frac{4 \cdot A_{WP}}{\pi}} = 824 \text{ mm}$$

$$\text{导线电阻: } R_{WPDC} = \rho_{Cu} \cdot \frac{l_{WP}}{A_{WP}} = 100 \text{ m}\Omega$$

## 公式 27: 导线尺寸计算

来自次级端的导线:

$$\text{导线可选面积: } A_{Ws} = \frac{I_{SRMS}}{J_{Cu}} = \frac{2.02A}{3 A/mm^2} = 0.67 mm^2$$

$$\text{导线直径: } d_s = \sqrt{\frac{4 \cdot A_{Ws}}{\pi}} = 0.92 mm \quad \text{或} \quad \cong 20 AWG$$

必须使用并联连接的 4 个 AWG24, 单个导线的直径  $d_{parallel} = 0.511 mm$ , 并且外部等效直径约为  $0.92 mm$ 

$$\text{导线长度: } l_{Ws} = N_s \cdot \pi \cdot \sqrt{\frac{4 \cdot A_e}{\pi}} = 147 mm \quad \text{导线电阻: } R_{WsDC} = \rho_{Cu} \cdot \frac{l_{Ws}}{A_{Wsparallel}} = 8 m\Omega$$

 $R_{AC}$  约为  $R_{DC}$  的 3 倍:  $R_{WpAC} = 300 m\Omega$ ;  $R_{WsAC} = 24 m\Omega$ 

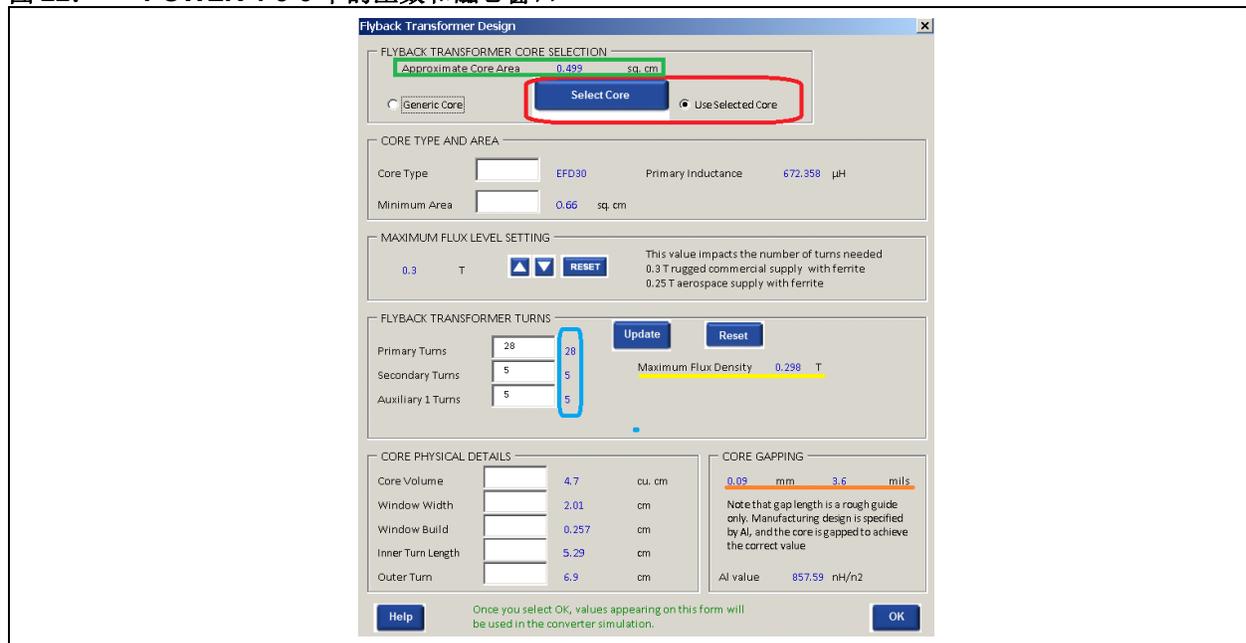
$$\text{导线中的功率损耗: } P_{CuP} = I_{PRMS}^2 \cdot R_{WpAC} = 52 mW \quad ; \quad P_{CuS} = I_{SRMS}^2 \cdot R_{WsAC} = 96 mW$$

$$\text{磁芯中的功率损耗 } PV = 375 kW/m^3 \quad P_{core} = P_V \cdot V_e = 0.45 W$$

$$\text{变压器中的总损耗 } P_{Traf} = P_{CuTOT} + P_{core} = 0.6 W$$

使用 Power 4-5-6 工具可更方便地表征变压器, 因为内置了全部数学公式。它还能保存制造商不同磁芯类型和材料的数值记录, 设计人员只需点击一下就能验证所有的更改, 省去了一切复杂的公式。图 22 描述了本项目的示例窗口。

图 22: POWER 4-5-6 中的匝数和磁芯窗口



该工具还提供控制绕组窗口尺寸的功能；可以加入裕度和绝缘，从而符合项目标准。该工具允许设计人员选择绕组结构，可能的选项有：磁导线、绝缘导线和铜箔。它会根据所选层数或并联导线数显示完美贴合线轴的最大导线尺寸，此外还可在选定交错式次级端和初级端绕组策略的情况下进行计算。所有这些都可以在纸上完成，只不过更费时。

再次强调，这些参数是变压器设计的切入点，使用这些公式时，需要进行一些个人实验和测试，以便让设计更好地适应项目。之后，设计人员可能需要联系变压器设计公司，改进设计。

图 23 描述了两个尺寸不同的变压器，它们在本设计中的工作情况大致相同；左边那个为 Microchip 实验室设计，右边那个在 Coilcraft 的协助下设计，与项目需求相匹配。Coilcraft 构建的变压器可以使用以下代码订购：TA7641-BL。

图 23: 两个工作情况相近的反激式变压器：左边由 MICROCHIP 实验室构建；右边由 COILCRAFT 构建



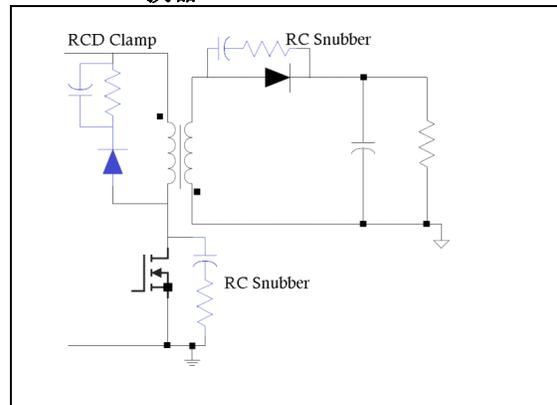
联系专业变压器绕组公司的优势在于他们拥有经验和工具；好工具可以通过良好耦合来最大程度降低漏电感，经验可以使最终成品的尺寸最小化，此外或许还能有其他方面的优化。

## 缓冲器设计

开关电源具有非理想的寄生特性，必须加以抑制，因为它是产生振铃波形的主要原因。如果使用不当，则半导体可能出现故障，且噪声电平可能高于要求值。本文将讨论最常用的缓冲器和箝位电路的部分设计技巧。

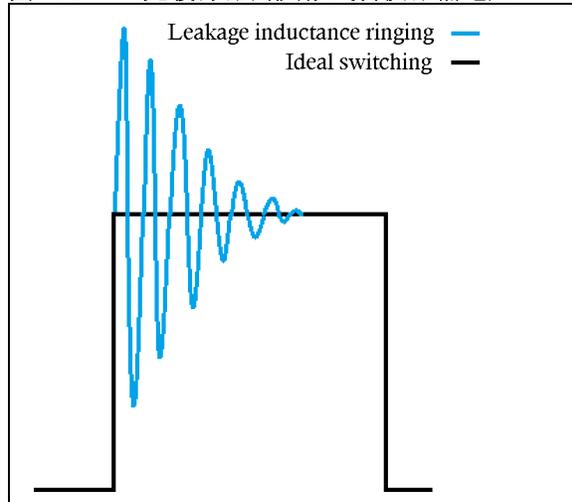
图 24 显示了采用 RCD 箝位和缓冲器的基本反激式电路，以蓝色标记。理想情况下，在没有缓冲器和箝位时，电路开关时具有方波特性。实际使用时，断开电源开关会使电流停止流过漏电感，这会导致 MOSFET 漏极出现电压尖峰。

图 24: 采用 RCD 箝位和缓冲器的反激式转换器



然后，电感会在电路中与杂散电容互相振铃，形成大幅度高频波形，如图 25 所示。

图 25: 无缓冲器的反激式转换器漏电压



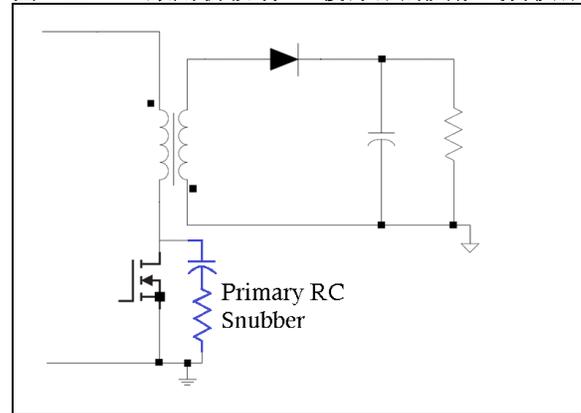
在反激式初级端，漏电感与初级端电容互相振铃。问题在于，MOSFET 漏极的过量电压会导致雪崩击穿和器件故障。另一个问题是，振铃能量会在电源、负载中辐射和传导，产生噪声问题和逻辑错误。这种振铃会导致 EMI 频谱产生尖峰（辐射和传导测量）。因此，在这种设计中，有必要添加箝位或缓冲器，或者同时添加这两者。

### 初级端 RC 缓冲器

图 26 显示了用于消除 MOSFET 漏极振铃的 RC 缓冲器电路。电阻用来消除电源电路产生的 LC 谐振。将一个电容与电阻串联连接，保护电阻不受高电压损害。电容值经过计算，可最大限度提高开关频率下电阻的有效性。

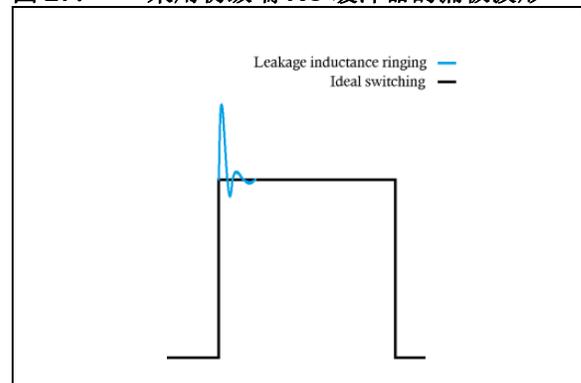
这类 RC 缓冲器的主要功能是保护开关，必须尽可能靠近器件放置。如果设计人员在峰值电流模式控制中使用检测电阻，则为了避免导通时检测到放电电流产生的尖峰，缓冲器必须放置在 MOSFET 漏极与检测电阻顶端之间。设计人员必须选择能够消除振铃的电阻，然后选择能够确保不会产生过量功耗的电容。

图 26: 采用初级端 RC 缓冲器的反激式转换器



已知漏电感，设计人员必须测量振铃频率，如图 25 所示。设计人员必须根据波形估算振铃频率 ( $f_r$ )，该值应当比开关频率幅度高两个数量级，从而不产生过量功耗。如果振铃频率不如开关频率那么高，则变压器的漏电感会非常大且必须降低其值，或者有可能的话尝试降低电路电容。

图 27: 采用初级端 RC 缓冲器的漏极波形



一旦确定了振铃频率和漏电感，设计人员便可使用公式 28 和公式 29 计算缓冲器的电容和电阻。

公式 28: 缓冲器电阻

$$R = 2\pi f_r L$$

**公式 29: 缓冲器电容**

$$C = \frac{I}{2\pi f_r R}$$

已知电容, 利用公式 30 可以计算缓冲器功耗, 其中  $V$  是输入端电压加反射输出电压。

**公式 30: 缓冲器功耗**

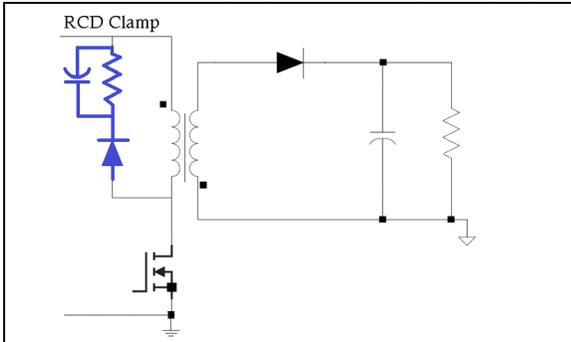
$$P_{snubber} = CV^2 f_s$$

现在可以验证实际结果, 其结果应当与图 27 中给出的相近。很好地消除了振铃, 且波形尖峰也有所下降, EMI 噪声大幅降低。

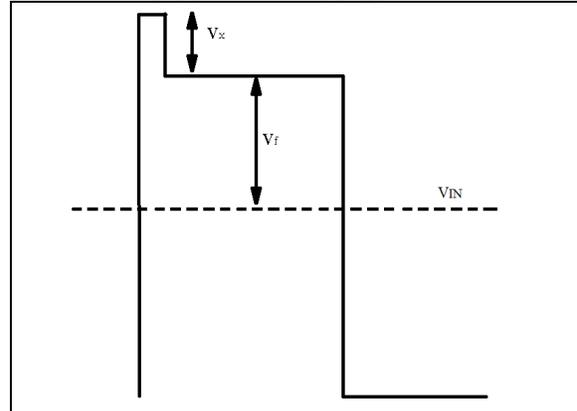
## 初级端 RCD 箝位

图 29 显示了一个 RCD 箝位电路, 可在 RC 缓冲器不足以阻止开关过压的时候限制 MOSFET 漏极上的峰值电压。一旦漏电压超过箝位电容电压, 则从漏电感吸收电流, 以此保护 MOSFET 免受电压尖峰的伤害, 并且较大电容可以在开关周期内保持电压不变。电阻始终产生功耗, 哪怕负载极小。电容始终充电到次级端反射电压 ( $V_f$ )。满载时, 有更多电能进入电容, 电压比理想方波更高 (高出的量为  $V_x$ ), 这些电压显示在图 29 中。

**图 28: 采用初级端 RCD 箝位的反激式转换器**



**图 29: 影响 MOSFET 的电压**



设计 RCD 箝位时, 设计人员必须测量漏电感, 但本例中存储的电能量比振铃时的递增值更重要。因此, 使用开关频率下测量的数值更合适。确定开关具有多少电压容差之后, 计算箝位电路的功耗。漏电感  $L_{leakage}$  在关断电流  $I_p$  情况下存储的电能可利用公式 31 计算得出。

**公式 31: 漏功率**

$$P_l = \frac{1}{2} L_{leakage} I_p^2 f_s$$

所有漏电能都应连接至缓冲器电容, 而漏电感和电容较大, 其数值在一个开关周期内不会大幅改变, 因此开关上的箝位电压上升越高, 总功耗就变得越低。RCD 箝位功耗可通过公式 32 计算得出。

**公式 32: 缓冲器功耗**

$$P_{snubber}^{max} = P_l \left( 1 + \frac{V_f}{V_x^{max}} \right)$$

缓冲器功耗必须与开关上的总电压平衡。

一种常见设计是使电压  $V_x$  等于反激式电压的一半。这只是估算, 因为没有考虑电感放电和杂散电容的损耗, 因此由于这些效应的影响, 该设计中箝位电路的损耗要低于预期。对于限制 MOSFET 只能使用 600V 或 650V 最大电压的高电压离线设计而言, 电压  $V_x$  受最大输入线路、最大电流和开关击穿电压的硬性限制。不可超过  $V_{ds}$ , 设计人员必须考虑到击穿性能随温度下降。

电容足够大，可以在保持电压不变的同时吸收漏电能，但该值对于峰值电压而言并非关键。决定  $V_x$  的重要元件是电阻。如果数值太大，则放电太慢，电压升高；如果数值太小，则功耗上升，箝位电压下降。通过公式 33 计算电阻。必须选择正确电压额定值、速度尽可能快的二极管。

公式 33: RDC 箝位电阻计算

$$R = \frac{2v_x T_s (v_f + v_x^{max})}{L_p^2}$$

图 30 描述了初级端采用 RDC 箝位时的开关电压。箝位结束后，依然存在振铃效应。RDC 箝位解决了峰值电压的问题，但没有解决 EMI 问题；初级端 RC 缓冲器有助于解决 EMI 问题，如图 31 所示。该解决方案解决了电压应力和 EMI 问题，具有较高的功耗。

图 30: 采用初级端 RDC 箝位的漏电压

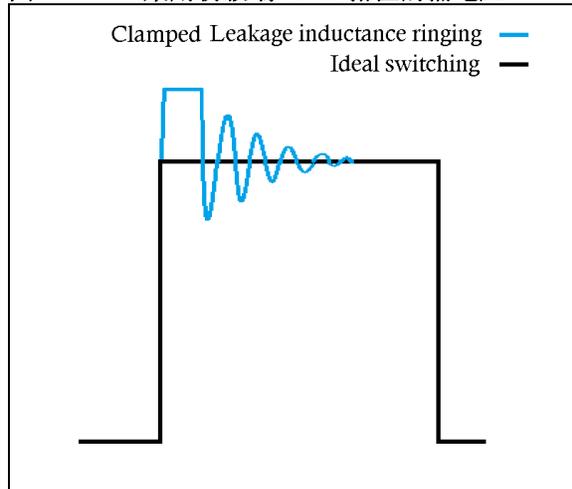
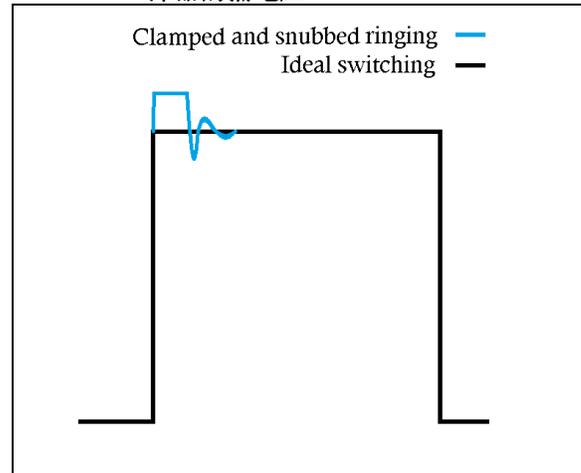
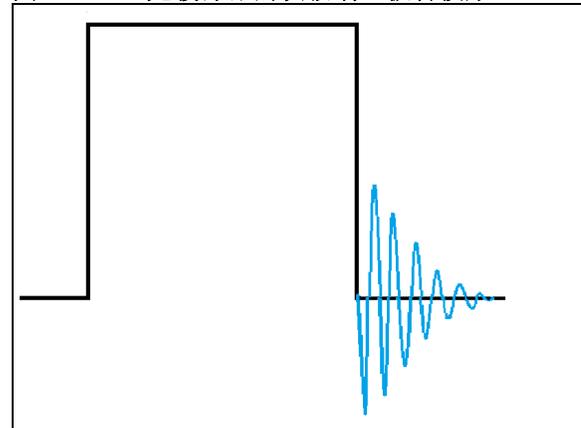


图 31: 采用初级端 RCD 箝位和初级端 RC 缓冲器的漏电压



最后一个需要解决的问题是输出二极管关断导致的次级端振铃。图 32 显示了这种振铃。这些过量尖峰比初级端上的还要危险，必须通过 RC 缓冲器抑制。

图 32: 无缓冲器的次级端二极管波形



次级端缓冲器的最佳位置是直接放置在二极管两端，如图 33 所示。次级端缓冲器的设计过程几乎与初级端缓冲器相同，不过漏电感等于初级端测得的漏电感除以匝数比的平方。次级端振铃通常具有更高的频率，因而也更容易处理。

图 33: 次级端 RC 缓冲器

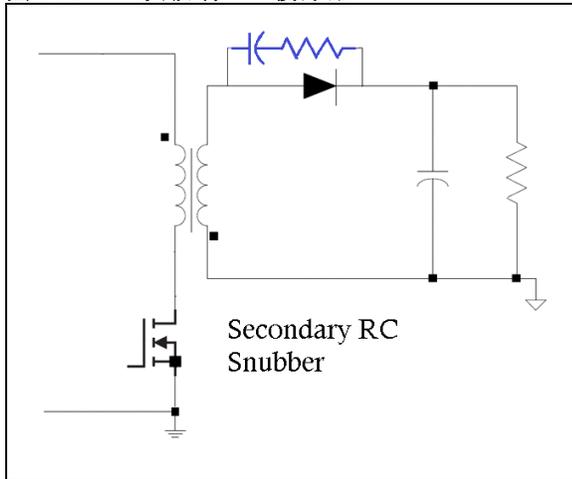
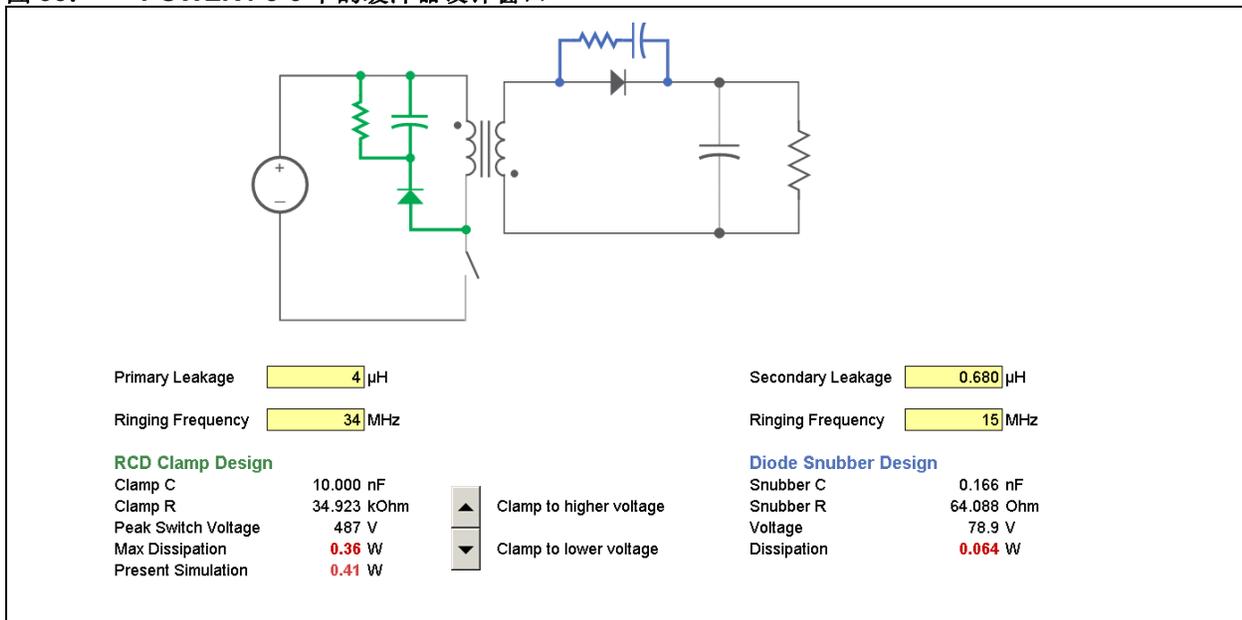


图 34 显示了添加一个次级端 RC 缓冲器后的结果。设计人员还需考虑到转换器的辅助输出。图 35 显示了 POWER 4-5-6 给出的建议。

图 34: 采用缓冲器的次级端二极管波形



图 35: POWER4-5-6 中的缓冲器设计窗口



## 反馈和补偿电路

本章讨论不进行反馈控制环路补偿时可能出现的问题、补偿的类型、如何计算数值、如何使用 BODE 100 来验证变动，以及需要隔离时如何使用光耦合器。

设计 SMPS 时，除补偿环路外还可能出现其它的不稳定来源，但在设计阶段可以预防。一种此类不稳定来源是控制芯片元件的放置或布局，其中时钟信号是最敏感的区域，并且电容必须尽量靠近引脚放置。

另一个不稳定来源是有源器件的放大器噪声拾取，甚至运算放大器和光耦合器都有可能导致脉冲跳跃和次谐波振荡。这可以通过一个放置误差放大器输出端、时间常数为开关频率一半的小型 RC 滤波器解决。

由于导通尖峰，此电流波形会导致过早关断。这可以通过使用滤波器和 / 或控制器件的前沿消隐功能解决。

在最大占空比附近工作同样会导致不稳定的情况，过早结束时钟定时信号。在最小占空比附近工作，或在轻载高输入情况下工作同样会有不稳定的问题，出现脉冲跳跃。还应当考虑电流环路；当占空比接近 50% 时，SMPS 会产生次谐波振荡。这种不稳定来源可通过添加一个比较器斜坡解决。

对于电压环路不稳定，有三种类型的补偿电路可供使用：I 类、II 类和 III 类，其中 II 类有 2a 类和 2b 类变种。更多详细信息，请参见“参考文献”中的 [3]。

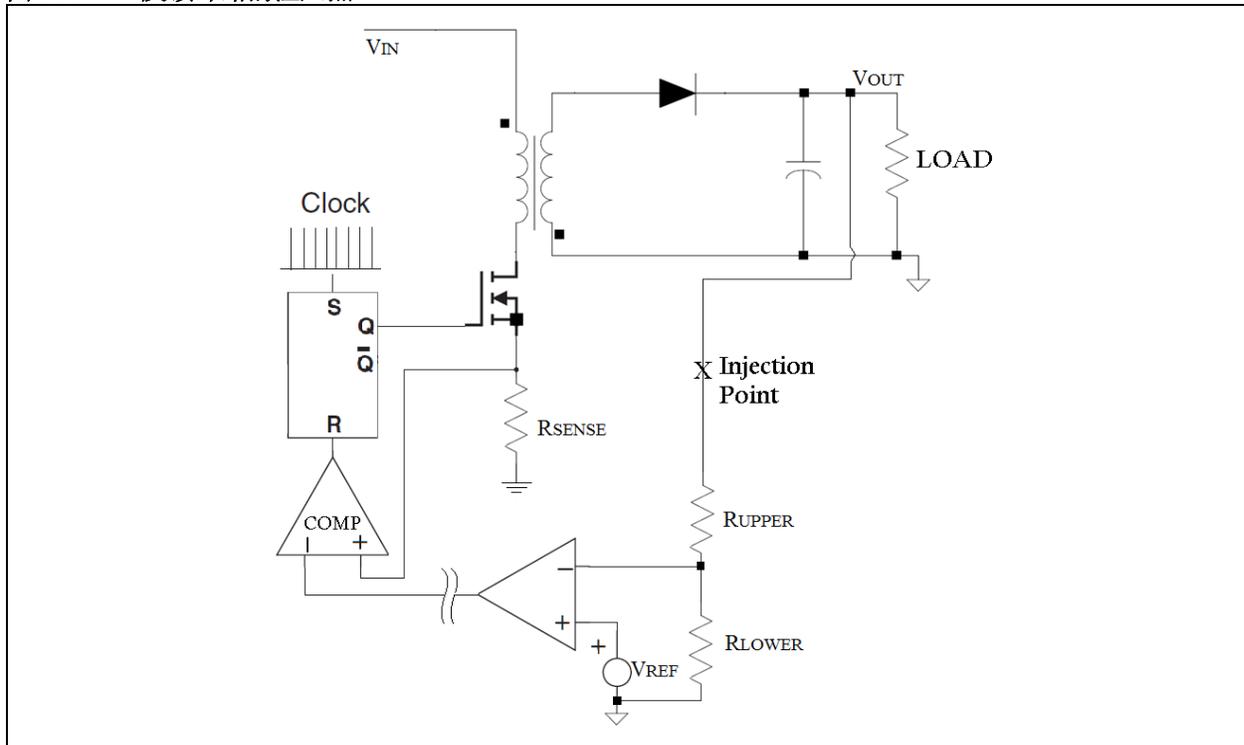
可以执行环路分析，决定使用哪种类型的补偿电路。环路分析包括通过 BODE 曲线了解 SMPS 的开环/相位响应，然后通过补偿网络对其整形以便在转换器可能遇到的各种输入/输出条件下稳定电源。

## 观察点

揭示转换器传递函数的最简单方法是中断环路，注入输入信号，观察已打开路径另一侧获取的信号。可以通过矢量网络分析仪“BODE 100”来完成这一操作。干扰信号将沿环路进行分配，并且信号会根据环路增益进行放大或衰减以及相移。BODE 100 输出可提供干扰信号，而输入可测量环路的传递函数。为保证测得的环路增益等于真实环路增益，必须在某一点将环路限制在单个路径上，且环路方向看出去的阻抗远高于反方向看出去的阻抗。

图 36 显示了电路的反馈环路，指出了合适的注入点。注入点位于 10-22 $\Omega$  电阻两端，与反馈串联，两侧都进行检测，获取信号差的测量值。反方向看出去的阻抗等于转换器输出阻抗，其值极低；而环路方向看出去的阻抗由补偿器和电压分频器组成，范围为几 k $\Omega$ 。

图 36: 反馈环路的注入点



有关如何设置并使用 BODE 100 的更多信息，请参见“参考文献”中的 [4]。

当分频输出电压高于基准电压时，转换器具有负反馈环路。误差电压会变小，这会导致脉冲宽度变窄，从而降低输出电压；当输出较低时，情况正好相反。随着频率的上升，转换器输出级引入更多延时，其增益下降。与校正环路结合，就会很快出现一种情况，即控制信号与输出信号之间的总相位差消失了。理论表明，如果由于某种原因输出信号和误差信号同相到达，同时增益环路达到单位增益（或对数尺度上为 0 dB），则正反馈振荡器得以建立，并提供正弦信号，该信号频率由 0 dB 交越点固定。

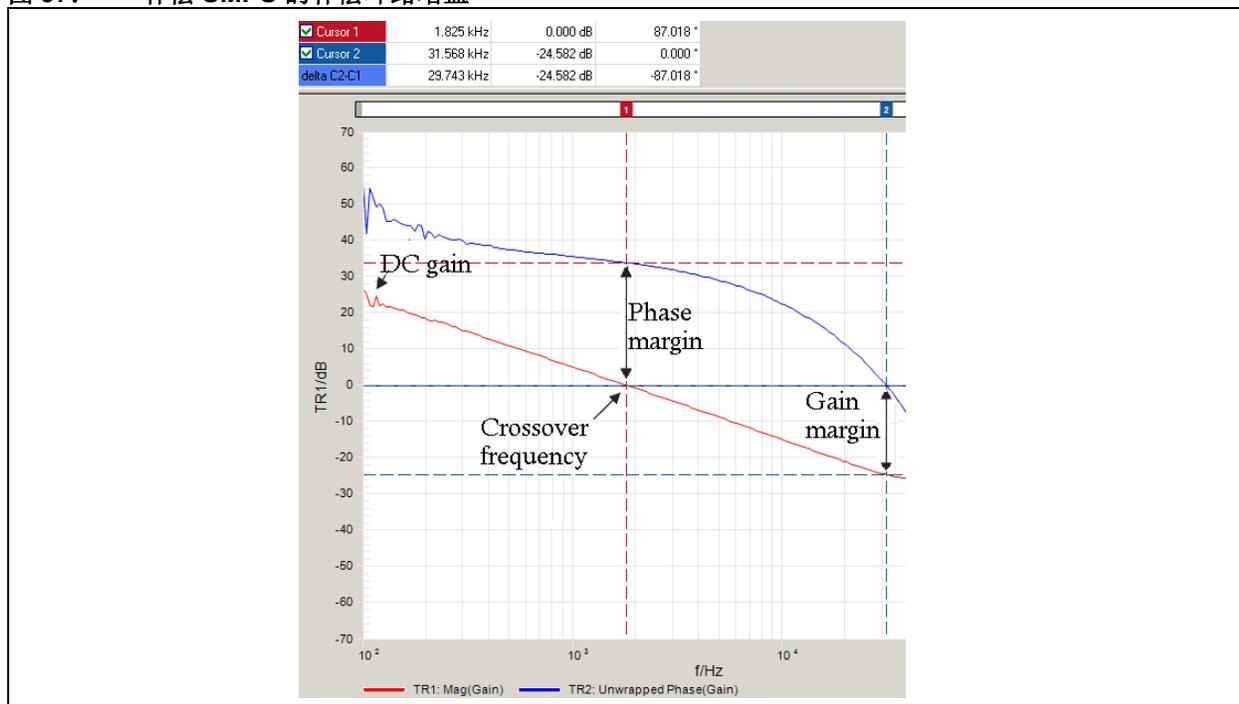
对电源进行补偿时，并非为了建立一个振荡器；设计工作将继续对校正电路整形，以保证：

- 当环路增益越过 0 dB 轴时，误差与输出信号之间有足够的相位差。
- 校正电路的直流部分具有高增益值，可降低静态误差和输出阻抗，并改善输入线性抑制。

这个相位差称为相位裕度（Phase Margin, PM），通常必须超过 45°。

图 37 显示了一个已补偿 SMPS 的环路增益并突出显示了直流增益、相位裕度、增益裕度和交越频率。可以看到增益上升并到达 0 dB 轴，这称为增益裕度（Gain Margin, GM）。良好的设计至少确保 10-15 dB 裕度，以便应对任何由于负载条件、元件耗散、环境温度等所导致的增益变化。

图 37: 补偿 SMPS 的补偿环路增益



如果相位裕度太小，则尖峰会引起高输出振铃，如同 RLC 电路的情况。相反，如果相位裕度变得太大，就会拖慢系统：过冲影响响应和恢复速度。在可靠的设计中，相位裕度大约为 70 至 80°，具有良好的稳定性和快速非振铃瞬态响应。

一个稳定的电压环路要求对补偿电路进行整形，以便在选定的交越点处提供足够的相位裕度，同时直流部分具有较高的增益。为了实现这一目标，可以使用多种补偿电路，并将极点和零点结合使用。

## 1 类放大器 —— 有源积分器

要实现最高的直流增益自然要在校正环路中用到运算放大器。相比级联无源网络并在其后连接一个高增益运算放大器，设计人员通常会将这两者结合，组成有源滤波器。图 38 中的纯积分器就是这种情况。图片右边的斜坡位于增益与频率关系的曲线轴上。

这个积分补偿器的传递函数如公式 34 所示，其原始极点由  $R_1$  和  $C_1$  得出，如公式 35 所示。

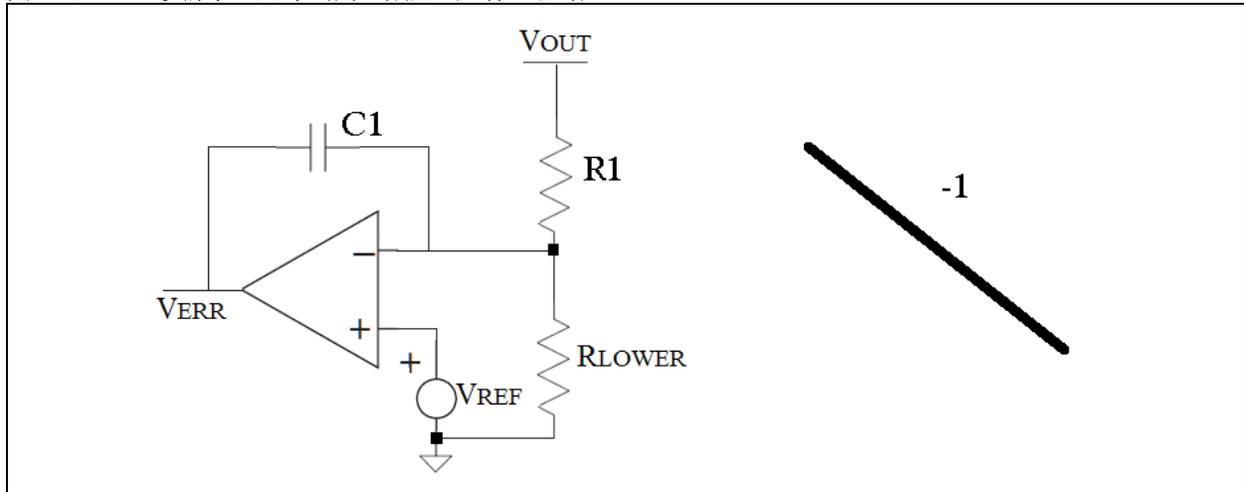
### 公式 34: 积分补偿器的传递函数

$$G(s) = \frac{1}{sR_1C_1}$$

### 公式 35: 原始极点

$$\omega_{p1} = \frac{1}{R_1C_1}$$

图 38: 1 类放大器: 无相位增强, 只有直流增益



## 2 类 —— 零点 - 极点对

前文类型的放大器不提供任何相位增强，而如果所需交越频率处相位裕度太低则需要用到相位增强。图 39 描述了这种比较器，称为 2 类放大器。它以零点 - 极点对组成积分器。

其传递函数如公式 36 所示。

### 公式 36: 2 类放大器传递函数

$$G(s) = \frac{1 + sR_2C_1}{sR_1(C_1 + C_2) \left( 1 + sR_2 \frac{C_1C_2}{C_1 + C_2} \right)}$$

零点、原始极点和高频极点分别如公式 37、公式 38 和公式 39 所示。

### 公式 37: 零点

$$\omega_z = \frac{1}{R_2C_1}$$

### 公式 38: 第一极点

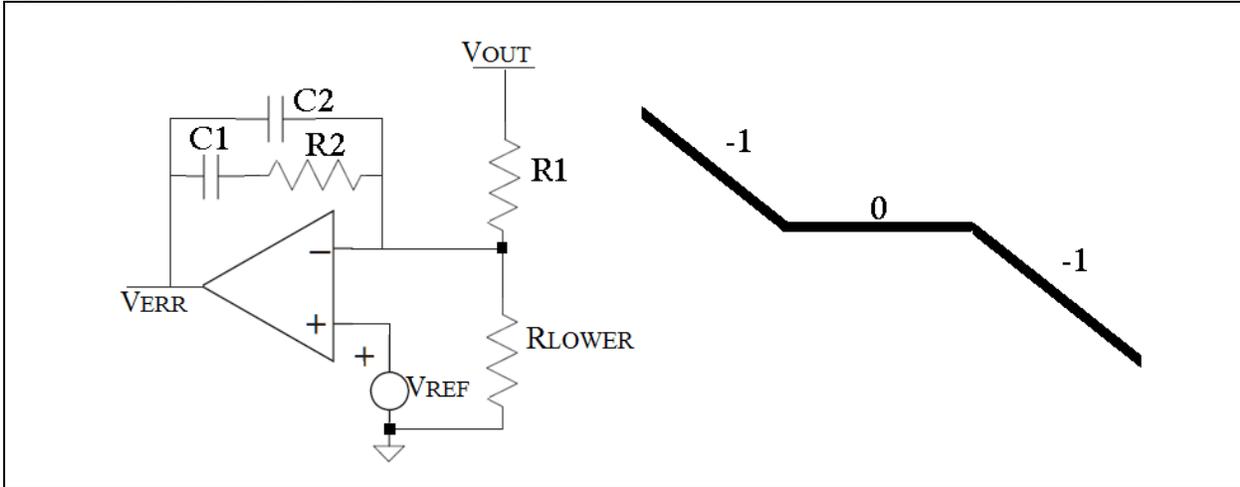
$$\omega_{p1} = \frac{1}{R_1(C_1 + C_2)}$$

### 公式 39: 第二极点

$$\omega_{p2} = \frac{1}{R_2 \left( \frac{C_1C_2}{C_1 + C_2} \right)}$$

如果:  $C_2 \ll C_1 \Rightarrow \omega_{p2} = \frac{1}{R_2C_2}$

图 39: 2 类放大器能增强相位



### 2a 类 —— 原始极点加零点

通过抑制电容 C2 可以撤销高频极点，并可改变补偿网络的频率响应。图 40 显示了 2 类放大器是如何改变的。传递函数的改变如公式 40 所示。公式 41 和公式 42 计算零极点和原始极点。

### 公式 40: 传递函数

$$G(s) = \frac{1 + R_2 C_1}{s R_1 C_1}$$

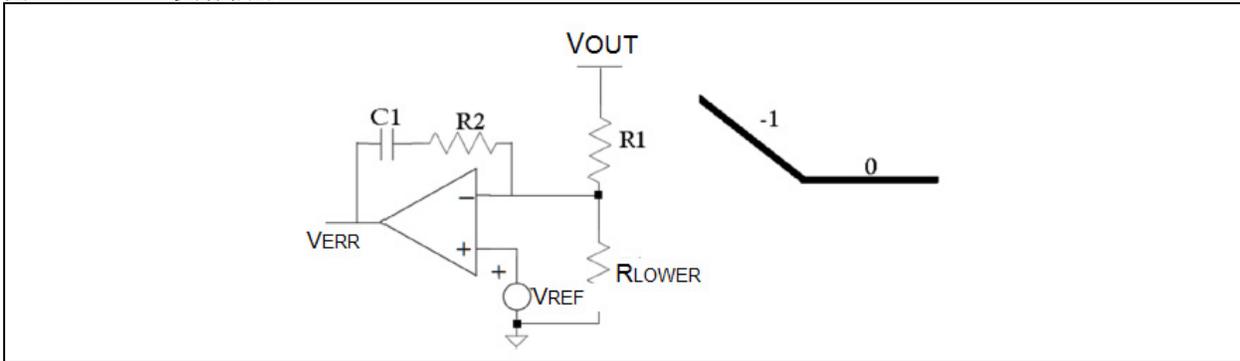
### 公式 41: 零极点

$$\omega_z = \frac{1}{R_2 C_1}$$

### 公式 42: 原始极点

$$\omega_{p1} = \frac{1}{R_1 C_1}$$

图 40: 2a 类补偿器



### 2b 类 —— 比例加极点

2 类放大器的另一个变种是添加一个电阻来实现比例放大器，并移除前面两种配置中存在的积分项。图 41 显示了这种配置，电容 C1 与 R1 并联，产生高频增益，使增益滚降。这种类型的放大器具有由 R2 和 R1 组成的平坦增益，直到 C1 施加的极点开始工作。

传递函数由公式 43 得出，极点由公式 44 得出。

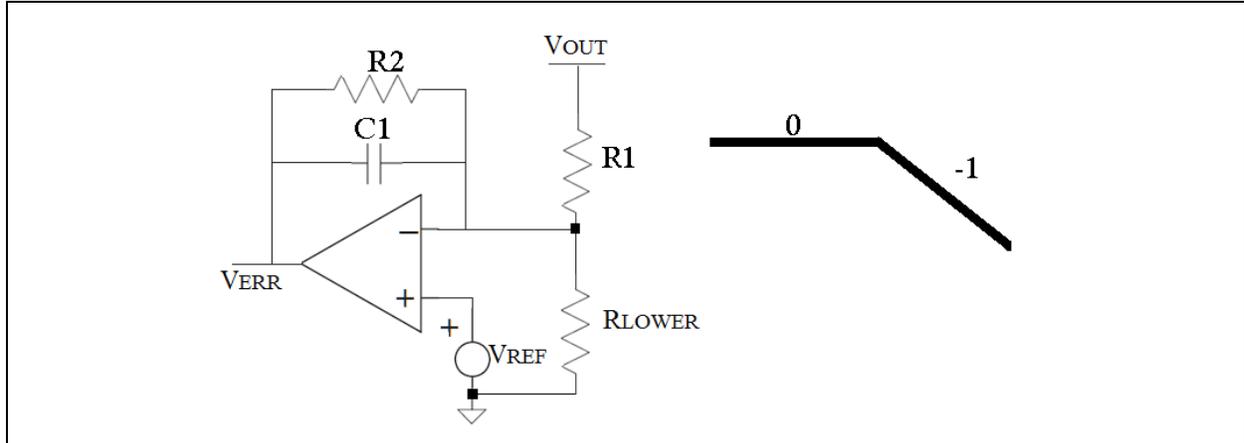
公式 43: 传递函数

$$G(s) = \frac{R_2}{R_1} \frac{1}{1 + sR_2C_1}$$

公式 44: 极点

$$\omega_{p1} = \frac{1}{R_2C_1}$$

图 41: 需比例控制的 2b 类放大器



### 3 类 —— 原始极点加两个同步零点 - 极点对

3 类放大器用于需要较大相位增强的场合，比如具有二阶响应的转换器或 CCM 电压模式，如图 42 所示。其传递函数由公式 45 得出。

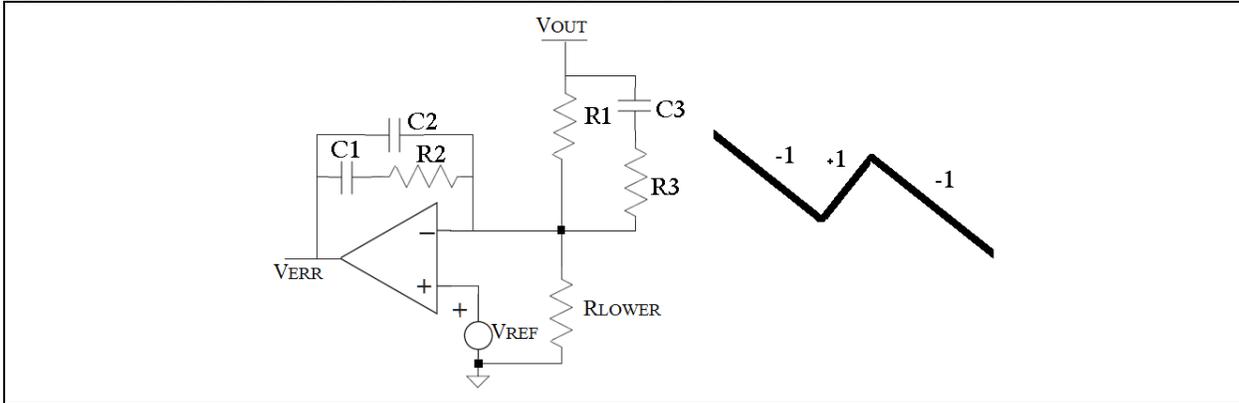
公式 45: 3 类补偿器的极点和零点

$$G(s) = \frac{1 + sR_2C_1}{sR_1(C_1 + C_2) \left( 1 + sR_2 \frac{C_1C_2}{C_1 + C_2} \right)} \cdot \frac{sC_3(R_1 + R_3) + 1}{sC_3R_3 + 1}$$

如果选择了  $C_2 \ll C_1$  和  $R_3 \ll R_1$ ，则产生下列极点和零点：

$$\omega_{z1} = \frac{1}{R_2C_1} \quad \omega_{z2} = \frac{1}{R_1C_3} \quad \omega_{p1} = \frac{1}{R_1C_1} \quad \omega_{p2} = \frac{1}{R_3C_3} \quad \omega_{p3} = \frac{1}{R_2C_2}$$

图 42: 3 类补偿电路, 两个同步极点 - 零点对和一个积分器



根据转换器类型和瞬态响应, 下文列出了以上放大器使用场景的简单描述。

## 1 类

1 类放大器可用于电源级相移较小的转换器中。正如任何积分类补偿, 它可以在负载瞬变的情况下提供最大过冲。此类放大器通过跨导放大器广泛用于功率因数校正 (PFC) 应用。

## 2 类

此类放大器用得最多且工作良好的应用是滞后低至  $-90^\circ$  的电源级, 在这种应用中, 必须消除输出电容 ESR 导致的升压。电流模式 CCM 和工作在 DCM 中的电压模式转换器便是这种情况。

### 2a 类

与上文应用领域相同, 但输出电容 ESR 导致的升压可以忽略。

### 2b 类

添加比例项有助于降低严苛设计条件中的欠冲或过冲。它可以防止输出阻抗太过感性, 因而具有极佳的瞬态响应, 但直流增益有所下降, 从而静态误差较大。

## 3 类

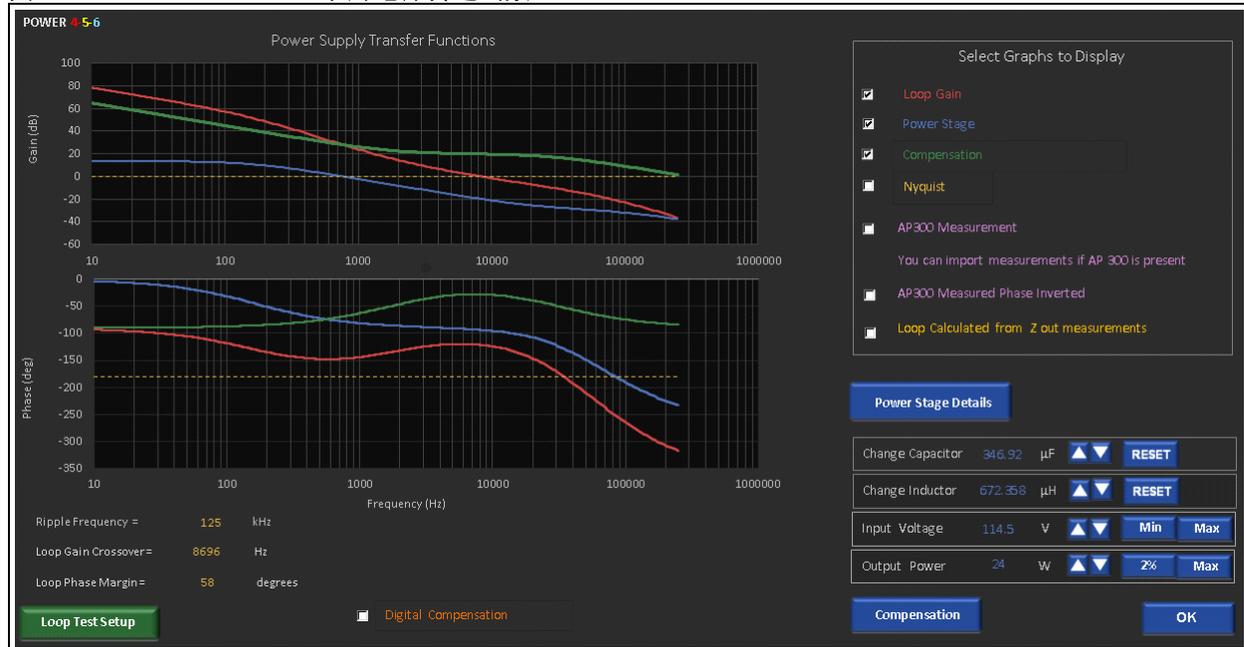
这种配置用在电源级导致的相移达到  $-180^\circ$  的情况。CCM 电压模式降压或升压型转换器便是这种情况。

为了方便地让极点和零点在选定的频率处以特定相位裕度交越, 用户可以使用 K 因数法。这种方法在很多教科书中都有所涉及, 本文不再赘述。

如果 K 因数法太复杂, 可以手动定位极点和零点并通过测试获得良好结果。

使用 POWER 4-5-6 时, 步骤都是相同的; 优势在于, 工具可以完成所有计算, 并可以验证传递函数, 如图 43 所示。

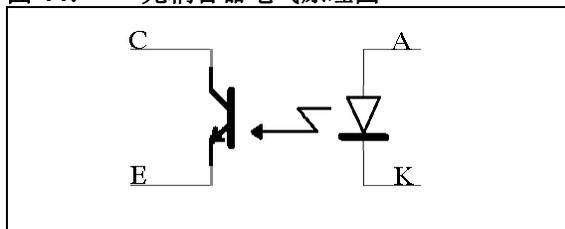
图 43: POWER 4-5-6 中的电源传递函数



光耦合器在初级端和次级端之间提供了光链路，并与初级端隔离。链路由 LED（光子）对着双极性晶体管的基极发射光形成，基极收集光子。这导致集电极电流升高，密度取决于 LED 中的注入电流，也就是说，取决于发射光的通量密度。

集电极中流过的电流通过电流传输比（current transfer ratio, CTR）连接 LED 中流过的电流，而 CTR 取决于 LED 电流、光耦合器老化以及结温。光耦合器如图 44 所示。

图 44: 光耦合器电气原理图



可以集成或独立使用 KA431 精密可编程分流基准电压源来获取误差信号。

有些供应商提供的 IC 将 KA431 和光耦合器集成在一个芯片中，设计人员也可根据成本和尺寸需要选择独立的芯片。KA431 已经包含了一个稳定和精确的基准电压源以及一个误差放大器，因此它适合实现补偿电路所需的一切要求。图 45 显示了 KA431 的框图和符号。

2.5V 基准电压偏置运算放大器的反相输入。输出驱动双极性晶体管，使 KA431 成为分流稳压器；当基准电压源引脚（R）上的电压低于 2.5V 时，晶体管保持开路，KA431 对于电路透明。

一旦电压超过基准电压，晶体管开始导通，电流在器件内流动。如果光耦合器 LED 与阴极串联，则有可能建立一个光隔离反馈系统，如图 46 所示。

图 45: KA431 框图和电气符号

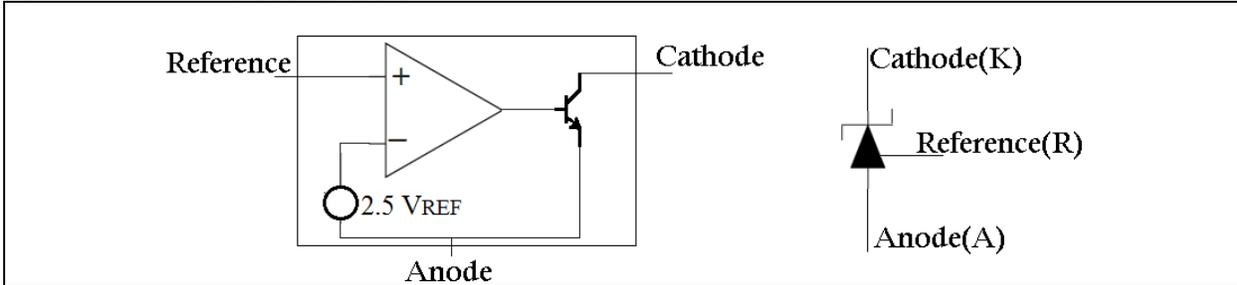
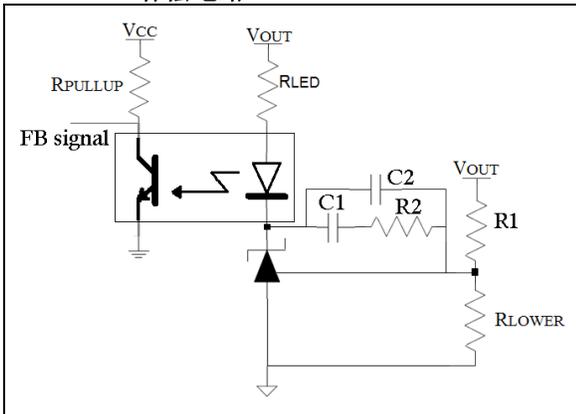
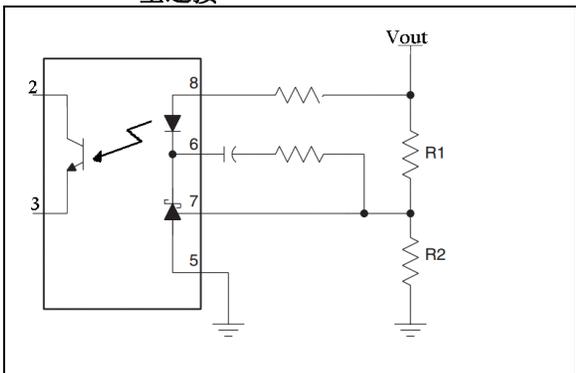


图 46: 采用 KA431 和光耦合器的 2 类隔离式补偿电路



电源中的光耦合器采用极为线性的响应（从 LED 输入到晶体管输出），因此它们比普通光耦合器更贵。就本设计而言，选择单封装内包含光耦合器、精密基准电压源和误差放大器的集成电路。它的基准电压为 2.5V，CTR 范围为 100% 至 200%，隔离为 5 kV RMS，容差范围为 0.5% 至 2%，典型连接的框图如图 47 所示。

图 47: 集成式光隔离的误差放大器模块和典型连接



本例采用带光隔离 IC 的 2 类补偿器，并将下列计算值用于补偿元件：

- RUPPER( $R_1$ ) = 7.6 k $\Omega$
- RLOWER = 2 k $\Omega$
- $R_2 = 75$  k $\Omega$
- RLED = 10 k $\Omega$
- CZERO ( $C_2$ ) = 0.1 nF
- $C_1 = 10$  nF
- RPULLUP = 20 k $\Omega$

## 自举设计

在某些电源应用中，脉冲宽度调制器（Pulse-Width Modulator, PWM）控制器通过从电源级变压器上抽取的辅助绕组供电。这项技术可用来降低功耗。唯一不足之处是上电时电容需要通过整流电压进行涓流充电，如图 48 所示。为电路上电的另一种分立式技术如图 49 所示。这些技术很有用，但存在以下缺点：

- 效率低 —— 从高压源中连续吸取电流
- 动态范围差 —— 必须针对最小输入电压设置偏置（高输入电压时，电流吸取更高）
- 稳压效果差
- 无限流
- 无过温保护
- 需要大型功率电阻和齐纳二极管

图 48: 采用齐纳二极管的自举电路

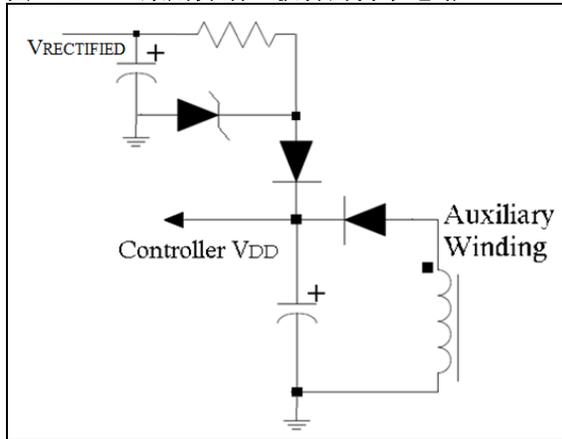


图 49: 采用晶体管的自举电路

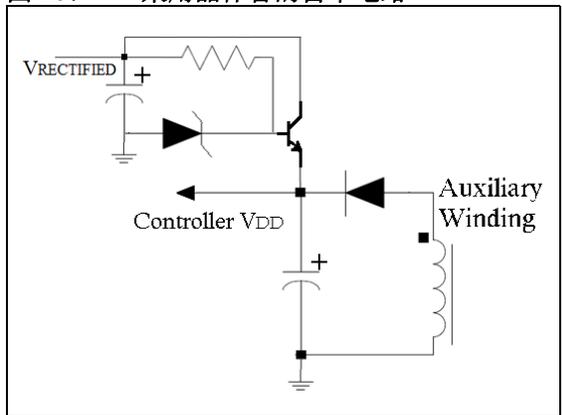


图 50 中的原理图描述了一个简化的离线开关电源辅助电路，采用 LR8 上电。这款 IC 解决了连续吸取电流的问题，方法是辅助电压上升至超过设定的输出电压后进入待机模式。之后，所有电流由自举电路提供，而不是由高压源提供，提升了整体效率。LR8 输出电压应设得足够高，高于 PWM 控制器的最小工作电压；同时应足够低，确保上电后由自举电路接管。如果启动时间较短，则芯片温度不会达到过温保护跳变点。

欲了解有关此器件的更多信息，请参见“参考文献”中的 [5]。

使用这项技术的优势有：

- 电源自举后，LR8 进入待机模式，不再吸取高压输入的电流
- 良好的稳压
- 内置限流
- 过温保护

图 50: 使用 LR8 实现上电

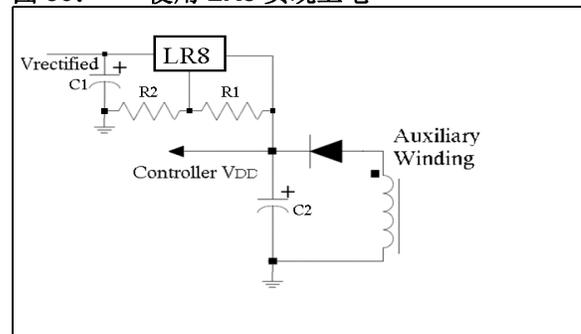


表 2 显示了 LR8 的相关规格。

表 2: LR8 规格

参数	LR8
输入电压范围	( $V_{OUT} + 12V$ ) 至 450V
输出电压范围	1.2V 至 ( $V_{IN} - 12V$ )
功耗	TO-92: 0.6W
	TO-243AA: 1.3W
	TO-252: 2W
输出电流	0.5 至 10 mA
输出电压精度	5%
C <sub>OUT</sub> 最小值	1 uF

## 公式 46: LR8 输出电压

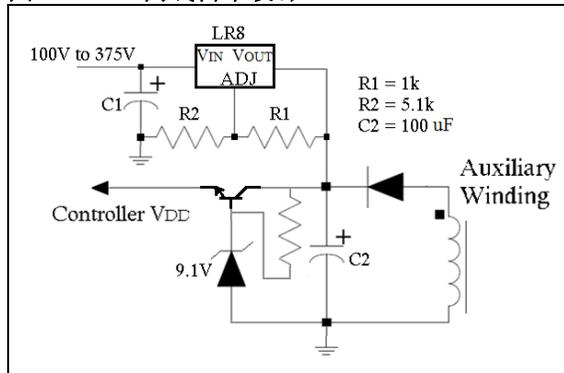
$$V_{OUT} = 1.2V \cdot \left(1 + \frac{R_2}{R_1}\right)$$

LR8 输出电压可由公式 46 计算得出。图 51 描述了对该项目选择的自举设计。选择  $R_1$  等于 1 k $\Omega$ 、 $R_2$  等于 5.1 k $\Omega$ ，因此公式 47 可由公式 46 得出：

## 公式 47: 输出电压计算

$$V_{OUT} = 1.2V \cdot \left(1 + \frac{5.1}{1}\right) = 7.3V$$

图 51: 离线自举设计



大部分 PWM 控制器具有欠压闭锁 (undervoltage lockout, UVL) 电路或可编程启动 - 停止电压，因此当电源电压到达导通阈值时，器件开始消耗电流。因此，如果消耗的电流大于 LR8 提供的电流，则输出电压下降。如果添加一个足够大的电容 ( $C_2$ )，则辅助电路在到达关断电压前开始提供电流。

## 输入滤波器设计

开关模式电源电能转换过程会在宽射频范围内产生很大的 EMI，这是一种日益严重的环境污染。这个问题可以通过实施电磁兼容 (electromagnetic compatibility, EMC) 加以控制，它有互为补充的两个方面：

- 描述了电气电子系统正常工作且不干扰其它系统的能力。
- 描述了在指定电磁环境下工作的能力 (参见“参考文献”中的 [6])。

干扰会传播并影响连接到同一个交流线分配网络中的其它设备。传导性 EMI 噪声由两种模式组成：

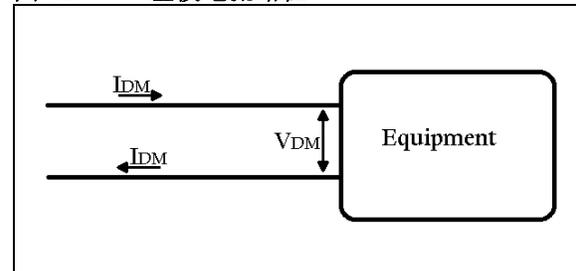
- 共模 (Common-Mode, CM) 干扰 —— 线路上的 EMI 噪声以安全接地为中性参考
- 差模 (Differential-Mode, DM) 干扰 —— 相位线路上的 EMI 噪声以零线为参考。

开关模式电源是强大的噪声发生器，因为电源开关会产生较高的  $dV/dt$  和  $di/dt$  开关斜率。因此，差模干扰来源于 MOSFET 或二极管的开关电流，而高速率  $dv/dt$  和寄生电容接地是共模干扰的来源。

## 差模 (DM) 噪声

差模 (DM) 噪声在每一条电源线和零线之间测量，并由于磁场耦合而存在于 SMPS 中。图 52 描述了 DM 的电流路径，它试图沿电源线至零线的任何路径耗散电能。

图 52: 差模电流路径



## 共模 (CM) 噪声

共模 (CM) 噪声在线路与接地之间测量；对 SMPS 中共模辐射影响最大的是初级端寄生电容至地，它由开关电阻到散热器电容、变压器内部绕组电容和杂散初级端绕组电容组成。SMPS 中可能存在杂散电容路径，因为与其它类型的电源相比，它们尺寸较小且集成封装密度较高。共模噪声同时存在于输入和输出线路上；其电流路径如图 53 所示。

CM 噪声完全通过寄生或杂散电容、杂散电子元件和磁场传输，这些元件可见于各种系统组件以及组件和接地之间。典型的 EMI 滤波器拓扑可抑制开关模式电源中的共模 (CM) 和差模 (DM) 噪声，如图 54 所示。LCM 是共模扼流圈，LDM 是差模扼流圈，CX1 和 CX2 是 DM 电容（称为“X”电容），CY 是 CM 电容（称为“Y”电容）。

图 53: 共模电流路径

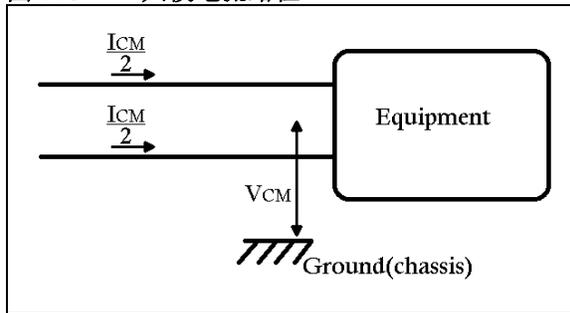


图 54: 典型 II EMI 滤波器配置

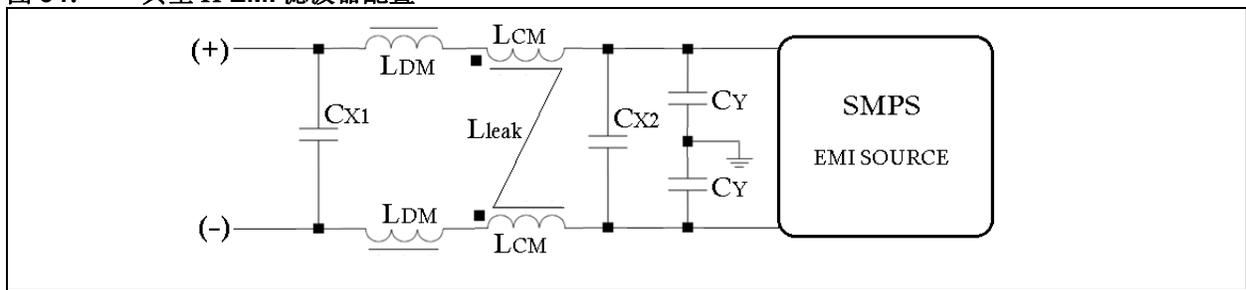


图 55: CM 元件等效电路

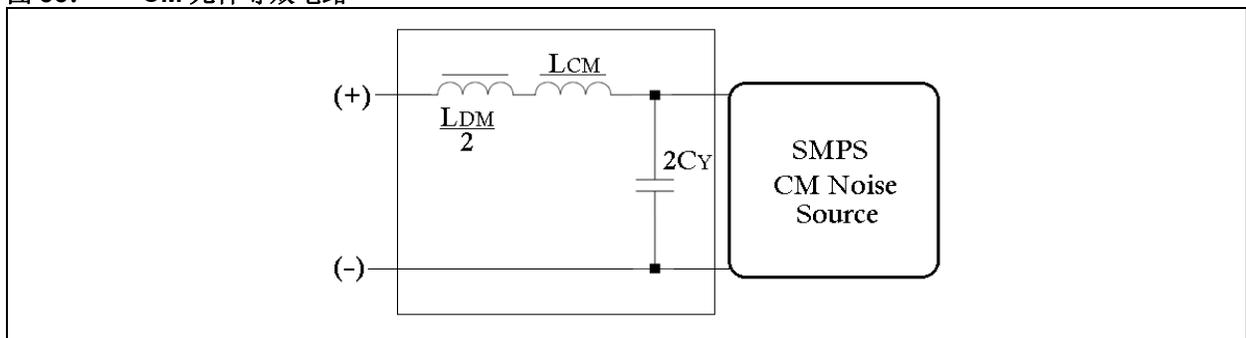
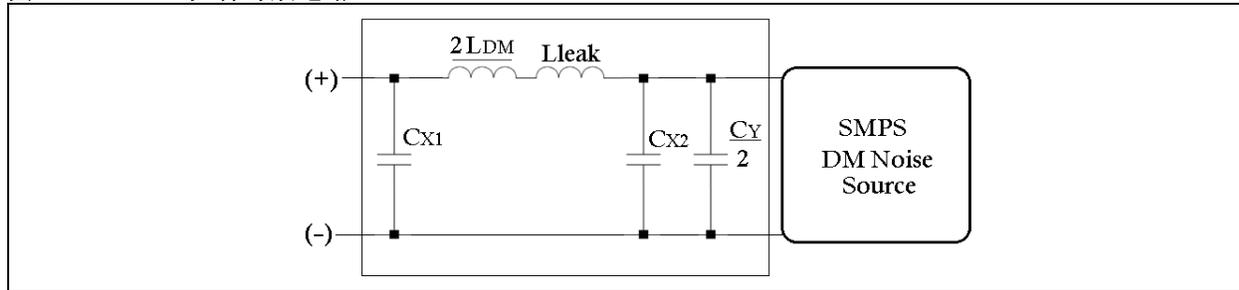


图 56: DM 元件等效电路



由于不同国家和地区对于接地漏电流限值有着安全法规方面的规定，Y 电容不可超过一个最大值。将最大值限制为 3.2 nF ( $C_Y < 3.2 \text{ nF}$ ) 可以满足全球所有法规要求。共模电感具有足够高的漏电感，可以用作差模电感。

第一步是精确地测量 SMPS 的共模和差模噪声频谱（无 EMI 滤波器）。这可以通过在线路和 SMPS 输入之间连接一个线路阻抗稳定网络（Line Impedance Stabilization Network, LISN），并以频谱分析仪测量噪声来完成。使用公式 48 和公式 49 计算所需的衰减。

#### 公式 48: 共模衰减

$$(V_{req, CM}) \text{ dB} = (V_{CM, measured}) \text{ dB} - (V_{limit}) \text{ dB} + 6 \text{ dB}$$

#### 公式 49: 差模衰减

$$(V_{req, DM}) \text{ dB} = (V_{DM, measured}) \text{ dB} - (V_{limit}) \text{ dB} + 6 \text{ dB}$$

其中， $(V_{CM, measured}) \text{ dB}$  和  $(V_{DM, measured}) \text{ dB}$  是利用频谱分析仪测得的基线噪声电压，而  $(V_{limit}) \text{ dB}$  是所需的 EMI 限值（B 类标准中的 60 uV dB 均值），最后的“+6dB”是一个校正系数，以免产生误差。

第三步是根据衰减要求，决定 CM 和 DM 的二阶 L-C 滤波器转折频率最小值。图 55 和图 56 描述了 CM 和 DM 噪声的 EMI 等效电路。CM 噪声仅受 Y 电容和两个 CM 电感的并联效应影响；DM 噪声可以通过电感  $L_{DM}$  和 CM 扼流圈的漏电感进行衰减；这两个 Y 电容还影响 DM 噪声，但相比大电容值的两个 X 电容，它们的 DM 噪声衰减较小。如前所述，DM 电感可以采用 CM 扼流圈的漏电感代替，从而降低成本和尺寸。为了让简单的模型能够适应可忽略噪声源阻抗效应的传导性 EMI 滤波器的设计需要，EMI 滤波器元件值的选择必须满足以下条件：CM 滤波器等效于  $1/(2\omega C_Y) \ll Z_{PC}$ ， $\omega(L_{CM} + L_{DM}/2) \gg 25\Omega$ ，DM 滤波器等效于  $C_{X1} = C_{X2} = C_X$ ：

- a) 如果整流器二极管为关断状态： $100\Omega \gg (1/\omega C_X) \gg Z_{SD}$
- b) 如果整流器二极管为导通状态： $\omega L_{DM} \gg 100\Omega$ ， $Z_{pd} \gg (1/\omega C_X) \gg 100\Omega$ 。

其中， $\omega$  表示 CM 或 DM 噪声的角频率， $Z_{PC}$  表示 CM 噪声源的高阻抗， $Z_{PD}$  表示 DM 噪声源的高阻抗（此时二极管导通），而  $Z_{SD}$  表示低阻抗（此时二极管关断）。

对于高频传导噪声而言频率  $f \gg f_c$ ，其中：

$$f_c = \frac{1}{2\pi\sqrt{LC}}$$

CM 和 DM 所需的衰减可以表示为公式 50 和公式 51。

**公式 50： 共模衰减**

$$(V_{req, CM})_{dB} = 40 \log_{10}(f/f_{R, CM})$$

**公式 51： 差模衰减**

$$(V_{req, DM})_{dB} = 40 \log_{10}(f/f_{R, DM})$$

两个转折频率  $f_{R, CM}$  和  $f_{R, DM}$  对应于沿频率轴为 40 dB/十倍频程斜率的最小截点。

从转折频率寻找元件值的最后一部分是公式 52 和公式 53。

**公式 52： 共模转折频率**

$$f_{R, CM} = \frac{1}{2\pi\sqrt{(L_{CM} + 0.5L_{DM}) \cdot 2C_Y}} = \frac{1}{2\pi\sqrt{L_{CM} \cdot 2C_Y}} \text{ if } L_{CM} \gg 0.5L_{DM}$$

**公式 53： 差模转折频率**

$$f_{R, DM} = \frac{1}{2\pi\sqrt{(L_{DM} + 0.5L_{leakage}) \cdot C_X}}$$

由于  $C_Y$  必须低于 3.2 nF，因此可以首先选择它，然后使用公式 54 计算  $L_{CM}$ 。

**公式 54： 共模电感**

$$L_{CM} = \left(\frac{1}{2\pi f_{R, CM}}\right)^2 \cdot \frac{1}{2C_Y}$$

对于 DM 元件而言，差模电感可以由设计人员来选择，因此电容值由公式 55 计算得出。

**公式 55： 差模电容**

$$C_{X1} = C_{X2} = \left(\frac{1}{2\pi f_{R, DM}}\right)^2 \cdot \frac{1}{L_{DM}} = \left(\frac{1}{2\pi f_{R, DM}}\right)^2 \cdot \frac{1}{L_{leakage}}$$

## 逻辑和控制 MCU

### MCU 中的 CIP 应用

使用 8 位单片机控制开关电源 (SMPS) 的表现和工作情况尚不常用, 这是因为单片机一般不配备所需的全部控制逻辑, 而就算单片机有能力做到这一点, 它也要求具备编程知识。当内核忙于执行一次操作且 SMPS 需要协助的时候, 问题就突出了: 如果 MCU 未准备立即响应需求, 则整个电路板会出现故障。

集成内核独立外设 (CIP) 的单片机就不会有这种问题, 它的模拟和数字外设可以独立于内核工作。CIP 对于 SMPS 等应用尤为有用, 这类应用需立即处理突发变更, 以确保功能正常并保护器件免受危险情况影响。采用模拟和数字外设独立于内核的单片机有助于实现更多功能, 且使用的编码空间更少。配置阶段结束后, 外设可以不受干扰地进行工作, 并且如果需要, 可以在运行期间任意时刻对它们重新配置, 这为电路提供了极大的灵活性。

部分设计人员可能会因为缺乏编程知识而不考虑使用单片机, 但这现在不再是个问题了, 因为使用 MPLAB<sup>®</sup> X 的单片机代码配置器 (Microchip Code Configurator, MCC) 插件可以在几分钟内就完成配置。MCC 是一个对用户友好且易于使用的插件, 它能生成启动项目所需的一切代码。最新版本的 MCC 允许用户添加库, 只需点击几次就能解决设计人员的难题, 同时提供在线服务器版本。这就为 CIP 提供了某种优势, 适当利用就能让项目同时执行多个任务, 且最大程度减少软件的介入、降低电路板上的独立外设数量, 同时降低元件数量。使用通信功能可以随时对它们进行重新配置, 也就是说, 应用实现的成本更低、时间更短。

假设一名设计人员可以构建有三个主要功能的电路板, 而不是三个不同的板每一种功能都使用一组 CIP 或 CIP 组合, 通过通信功能, 这名设计人员可以在不改变硬件元件而仅改变内部外设连接的情况下改变功能。显然, 一块电路板的成本将远低于有着三个 IC 的三块电路板。另外, 构建电路板的时间也将大幅缩短。

若要访问 CIP, 用户需根据数据手册和待使用的特定功能对其进行配置。例如, 假设需要一个比较器, 用户必须配置寄存器以使能该比较器、选择极性、使用零响应时间滤波器和 / 或比较器的迟滞功能, 甚至可能需要将其与定时器同步。另一个寄存器可允许或禁用中断, 并分配两个额外的寄存器用来选择正和负输入。这将使得运行时可以在任意配置下禁用或更改已完成配置、并且准备就绪的比较器。

通常用于 SMPS 应用的 CIP 为互补输出发生器 (Complementary Output Generator, COG)、比较器、运算放大器 (Operational Amplifier, op amp)、数模转换器 (Digital-to-Analog Converter, DAC) 和捕捉比较 PWM 模块 (Capture Compare PWM, CCP), 它们是常见控制配置。

### 捕捉比较 PWM (CCP)

CCP 用来生成电流模式 (固定频率) 拓扑下的 COG 时钟, 但也可在需要的时候用来限制拓扑中的占空比。

### 数模转换器 (DAC)

DAC 用来创建能通过软件改变的基准电压; 可用作运算放大器的基准电压, 并且将控制输出电压值。需要改变输出电压的时候 (比如电池充电应用), 相比固定基准电压源 (Fixed Voltage Reference, FVR) 而言它十分有用。DAC 还可与比较器配合使用, 设置限值或触发保护协议。

### 运算放大器 (运放)

SMPS 中通常必须使用运算放大器, 它利用的是输出电压与固定电压的误差, 但也可用作放大器来检测电感电流。

### 比较器

拓扑可以利用比较器对接收电流与输出反馈。它们还可用来检测有害事件, 比如过压和短路等。

## 互补输出发生器（COG）

在部分应用中，COG 将解读所有事件，并生成驱动器或 MOSFET 本身的控制波形。COG 可将两个或多个独立输入事件转换成单个或互补 PWM 输出，其中下降和上升事件控制频率和占空比。上升和下降事件的来源可能相同，也可能不同；可能与 COG 时钟同步，也可能异步。可选 COG 时钟输入用来生成相位延时、消隐和死区时间。

COG 模块有一系列功能，比如可选时钟源、独立可选上升 / 下降源、独立可选边沿或电平事件敏感性、独立输出极性选择、独立上升 / 下降延时时间的相位延时、通过独立上升 / 下降事件或同步 / 异步定时控制死区、独立事件消隐控制、通过独立来源自动关断控制以及自动重启功能。COG 还有六种工作模式：转向 PWM、同步转向 PWM、正向全桥、反向全桥、半桥和推挽。

## 可编程斜坡发生器（PRG）

虽然这些 CIP 常用于 SMPS 中，但设计人员还有其它选择。可编程斜坡发生器（Programmable Ramp Generator, PRG）可用来生成电压模式控制拓扑所需的斜坡，还可用作比较器斜坡以抑制电流模式控制拓扑中的次谐波振荡。

## 过零检测（ZCD）

过零检测（Zero-Cross Detection, ZCD）可用来触发边界导通模式拓扑中的上升事件。

## 固定基准电压源（FVR）

固定基准电压源（FVR）能与输出电压相比较从而得到误差电压，也能与 DAC 相连而得到相对单个 DAC 而言更精确的可编程基准电压源。

## 可编程逻辑单元（CLC）

可编程逻辑单元（Configurable Logic Cell, CLC）可用来检测有害事件并中断操作。当用作 COG 的独立下降事件或关断事件时它非常有用，因为不需要中断事件来处理问题，可以独立于内核工作。

## 其它 CIP

其它外设同样可用于 SMPS 应用，具体取决于需求。某些外设能为应用中的器件提供通信和控制功能，而另一些外设可以通过其它组合来获得更多功能。

## 外设引脚选择模块

单片机最近引入了一项新功能，即在 SMPS 应用中非常有用的外设引脚选择（Peripheral Pin Select, PPS）模块。PPS 模块将 CIP 的输入和输出连接至器件的 I/O 引脚，但仅对数字信号有效；所有模拟输入和输出在分配的引脚上保持不变。设计人员可以移动定时器的时钟和栅极输入、CCP 输入、COG 输入引脚、CLC 输入、PRG 上升和下降事件输入，甚至串行通信引脚；通过这种方式，噪声更高的引脚能与敏感的引脚相隔离。还可将输出移动到不同的引脚上，比如比较器输出、CCP、PWM、COG、CLC，甚至通信引脚。

这项功能在布局布线时便凸显了其便利性，尤其是一层或两层 PCB。它让设计人员进行逐步验证，使硬件调试变得更容易；而其它 SMPS 控制器都不提供此项功能（COG 分析时会提供一个示例）。

## 使用 PIC MCU 的优势

通信能力是一个很重要的优势，因为它让用户能随时了解 SMPS 中信息有效性、状态、上一次检查之后发生的改变、错误日志或故障日志。它还提供了不中断负载电源情况下改变任意已设计功能的可能性。

使用自动化功能可在无需更改硬件的情况下进行改动或更新 SMPS。例如，假设 SMPS 的单片机具有 NiMH 电池充电功能，则只需更新几行代码，同一个 SMPS 就能承担已添加任何新类型电池的充电功能。

有关 CIP 的更多详细信息，请参见“参考文献”中的 [7]。

## 带 CIP 的反激式逻辑

选定拓扑和控制模式后，如需实现 SMPS 所需的逻辑组合，则可以很方便地使用 CIP。对于本项目而言，有一个离线反激式拓扑，这表示需要隔离反馈信号。这就意味着 MCU 需要使用外部运算放大器而非内部运算放大器，它可以集成在光隔离器中，也可以是与光耦合器组成的独立组合。采用电流模式控制技术意味着需要使用时钟信号来设置 PWM 的上升时刻，并且同样需要由它来设置开关频率。复位 PWM 需要用到比较器，这就决定了占空比和斜率补偿波形。若占空比需超过 50%，则可以使用比较器来防止次谐波振荡。

COG 可以根据输入端的上升和下降事件产生波形，并将用作 SR 锁存。CCP 可以产生上升事件，并配置为所需频率。由于上升事件必须与小脉冲相似，因此其占空比应尽量小。对于下降事件而言，可以添加第二个 CCP 来决定驱动波形的最大占空比。另一个下降事件必须是比较器输出，其在初级端具有反馈信号和检测电流，用作输入。

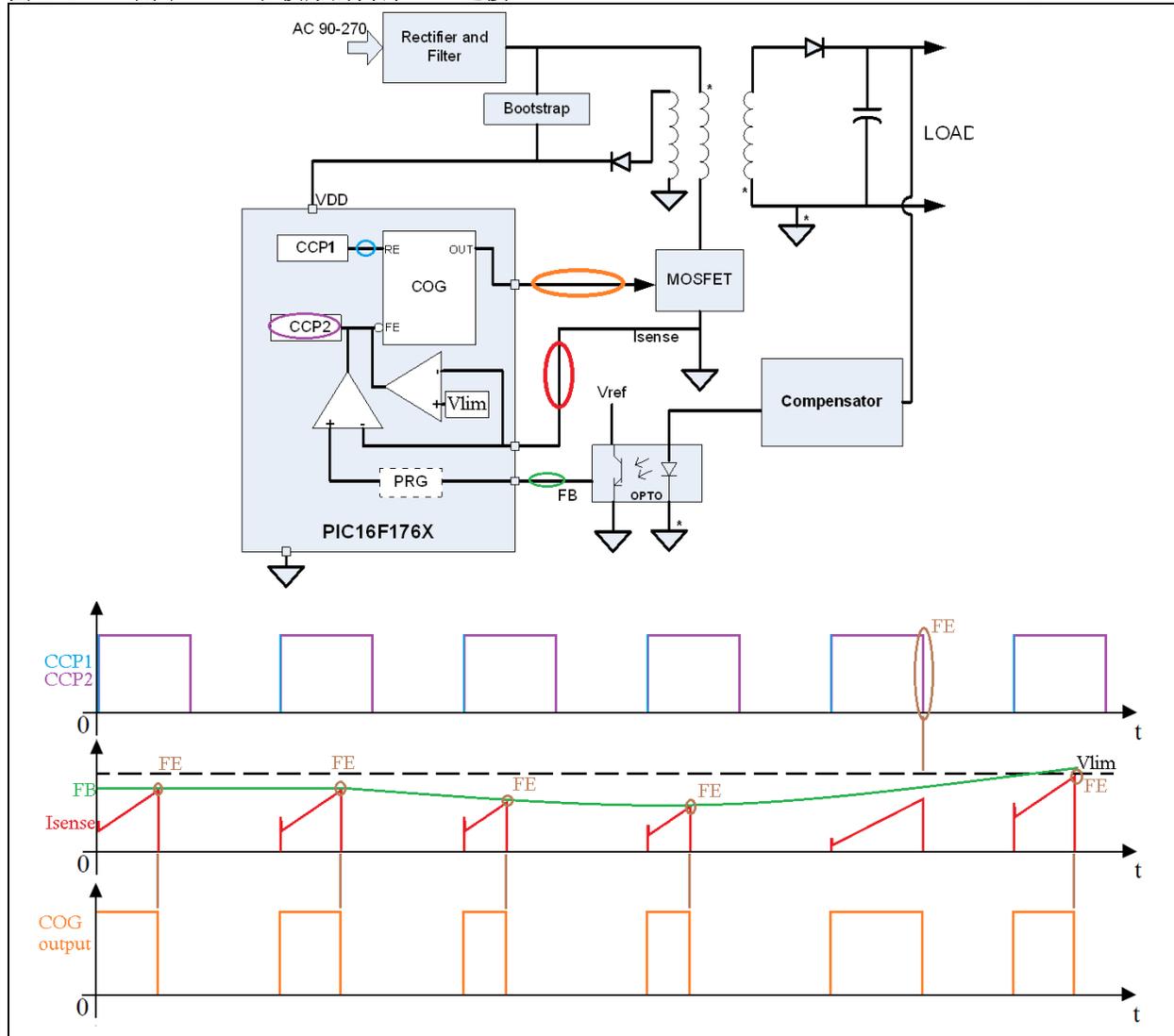
电感 / 变压器中的电流便通过这种方式控制输出。

若存在限流或有害事件，可以将另一个比较器用作下降事件。本例中，甚至 CLC 都可以用作有害事件检测器，并且可以作为下降事件或关断事件连接。图 57 显示了离线反激式 SMPS 实现电流模式控制所需的内部连接。不使用运算放大器，因为光隔离器即可满足要求。如图 57 所示，CCP1 是唯一的上升事件源。下降事件（FE）有更多源：用于最大占空比限制的 CCP2、用于峰值电流调整的比较器 1 和用于最大限流的比较器 2。本设计中未使用 PRG，因为 CCP2 所允许的最大占空比低于 50%。VLIM 可以是一个 DAC；这样，设计人员可以控制在何处设置限流。

PIC16F1768/9 器件具有两个额外的比较器、两个 CLC、硬件限幅定时器（Hardware Limit Timers, HLT）、通信引脚、一个额外的 COG、过零检测器（Zero-Cross Detector, ZCD）、温度传感器、两个运算放大器和大量有用的 CIP。

设计人员可以添加额外的保护、限制，甚至控制功能，比如针对能量源的最大功率点跟踪、针对任意化学应用的智能电池充电协议，还可在任意时刻添加新功能（功率因数校正、电机控制、传感器、LCD、通过串行到 Bluetooth®/MiWi/USB IC 或通过内部 I<sup>2</sup>C/LIN/SPI/EUSART 进行的通信）。此外，MCU 还具有 XLP 特性，因此应用可以适应低功耗环境，就像 CIP 可以在休眠模式下工作那样。

图 57: 用于 CMC 和波形的内部 CIP 连接



### 互补输出发生器 (COG)

互补输出发生器 (COG) 的主要作用是将单输出 PWM 信号转换为双输出互补 PWM 信号。根据可用的工作模式，单转向 PWM 信号可在一个或多个可用的输出端获取。COG 可以有三个可能的时钟源、多个上升和下降事件源或多个关断源等。它能针对所有事件添加死区、消隐和相位延时，且由于配备了四路输出，它还能使用用户选择的多个控制模式。

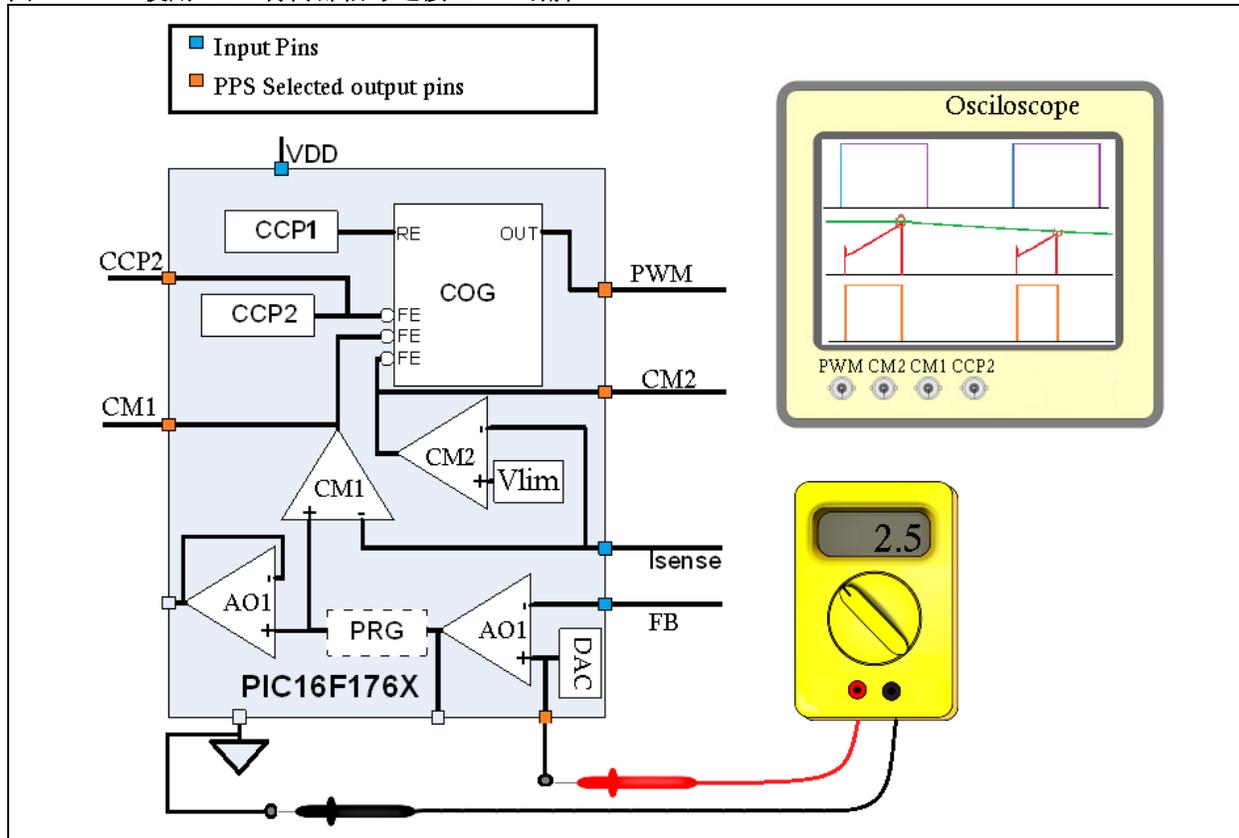
COG 将解读全部事件并生成驱动器控制波形，或在某些应用中生成 MOSFET 本身的控制波形。上升和下降事件的来源可能相同，也可能不同；可能与 COG 时钟同步，也可能异步，并且可以选择边沿或电平检测，这对于某些事件来说可能较为合适。可选 COG 时钟输入用来生成相位延时、消隐和死区时间，它们在互补输出模式以及单路输出转向模式中很有用，因为高功率开关瞬变可能误触发下降事件，需将其消隐。更好地理解 COG 所需的一切详细信息，请参见“[参考文献](#)”中的 [8]。

浏览数据手册并配置所有寄存器可能需消耗较多时间，因此简单的解决方案是使用 MPLAB 代码配置器插件。图 59 显示了如何配置 COG。用户必须将其使能并设置以下参数：工作模式、时钟频率、输出、上升和下降事件、触发检测类型（边沿或电平），以及输出 COG 波形的引脚。如必要，MCC 还可以提供查看并彻底修改寄存器的选项，同时通知用户是否必须配置其它某些 CIP（CCP1、CCP2、比较器 1 和比较器 2）以便符合 COG 的配置。

## 外设引脚选择模块（PPS）

PPS 有助于 PCB 设计，因为它提供了将 CIP 输出更改为其它非默认 I/O 引脚的可能性。这意味着更佳元件布局布线、更短的铜线以及提供针对更嘈杂线路的保护。PPS 的另一个价值体现在实验室测试过程中——它能接受其它控制器通常无法访问的内部信号，并在 I/O 引脚上设置它们。这为用户提供了实现逐步测试与验证的可能性，并可在器件工作时（或连接 COG 前）验证比较器输出、PRG 输出、CCP 输出、DAC 输出，以及其它 CIP；图 58 显示了这一实现。

图 58： 使用 PPS 将内部信号连接至 I/O 引脚



有关 COG 和 PPS 的更多详细信息，请参见“参考文献”中的 [9] 和 [10]。

图 59: 使用 MCC 配置 COG

The screenshot displays the MCC tool interface for configuring the COG1 module. Key settings include:

- Hardware Settings:**
  - Enable COG:
  - Mode: **steered PWM mode** (highlighted in red)
  - Clock Source: FOSC/4
- Output Pin Configuration:**
  - COGA Pin: Polarity (Active high), Steering (**waveform**, highlighted in orange), Output Data (static data high)
  - COGB Pin: Polarity (Active high), Steering (static level), Output Data (static data low)
  - COGC Pin: Polarity (Active high), Steering (static level), Output Data (static data low)
  - COGD Pin: Polarity (Active high), Steering (static level), Output Data (static data low)
- Rising Event:**
  - Dead-band Timing Source: COGx\_clock and COGxDBR
  - Dead-band Count: 0 ≤ 0 ≤ 63
  - Blanking Count: 0 ≤ 0 ≤ 63
  - Phase Delay Count: 0 ≤ 0 ≤ 63
  - Input Source:  CCP1 Output (highlighted in green), Source Input Mode: immediate
- Falling Event:**
  - Dead-band Timing Source: COGx\_clock and COGxDBF
  - Dead-band Count: 0 ≤ 0 ≤ 63
  - Blanking Count: 0 ≤ 0 ≤ 63
  - Phase Delay Count: 0 ≤ 0 ≤ 63
  - Input Source:  CMP1 Output (highlighted in blue),  CMP2 Output (highlighted in blue), Source Input Mode: after falling event phase delay
  - CCP2 Output (highlighted in blue), Source Input Mode: immediate
- Register List:**
  - Registers for COG1 are listed, including COG1ASD0, COG1ASD1, COG1BLKF, COG1BLKR, COG1CON0, COG1CON1, COG1DBF, COG1DBR, COG1FFIS0, COG1FFIS1, COG1FSIM0, COG1FSIM1, COG1PHF, COG1PHR, COG1RIS0, COG1RIS1, COG1RSIM0, COG1RSIM1, and COG1STR.
- Pin Configuration Table:**

Module	Function	Direction	PORT A				PORT B				PORT C			
			0	2	3	4	4	5	6	7	0	1	3	4
OSC	CLKIN	INPUT												
OSC	OSC2	INPUT												
OSC	OSC1	INPUT												
OSC	CLKOUT	OUTPUT												
COG1	COG1IN	INPUT	🔒	🔒	🔒	🔒	🔒	🔒	🔒	🔒	🔒	🔒	🔒	🔒
COG1	COG1C	OUTPUT	🔒	🔒	🔒	🔒	🔒	🔒	🔒	🔒	🔒	🔒	🔒	🔒
COG1	COG1B	OUTPUT	🔒	🔒	🔒	🔒	🔒	🔒	🔒	🔒	🔒	🔒	🔒	🔒
COG1	COG1D	OUTPUT	🔒	🔒	🔒	🔒	🔒	🔒	🔒	🔒	🔒	🔒	🔒	🔒
COG1	COG1A	OUTPUT	🔒	🔒	🔒	🔒	🔒	🔒	🔒	🔒	🔒	🔒	🔒	🔒
GPIO Mod...	GPIO	OUTPUT	🔒	🔒	🔒	🔒	🔒	🔒	🔒	🔒	🔒	🔒	🔒	🔒

## MOSFET 驱动

完成电源级的设计并选出功率元件后，下一步是选择适当的栅极驱动器。PIC16F176X 具有两个 I/O 引脚，每个引脚可提供 100 mA，如果将其与同一个控制信号并联连接（使用 PPS），则它们可以实现 5V、200 mA 驱动。这在较小的电源设计中也是可行的，设计人员必须从降低成本的角度加以考虑。就本设计来说，MOSFET 的需求超出了该器件所能提供的支持，因此必须考虑使用栅极驱动器。

选定的 MOSFET 具有一系列相关工作参数，有助于确定驱动设计。将 MOSFET 驱动器与应用中的 MOSFET 匹配的主要依据是应用所需开关 MOSFET 的速度有多快（栅极电压的上升和下降时间）。任何应用中的最优上升 / 下降时间取决于很多要求，比如 EMI（传导和辐射）、开关损耗、引脚 / 电路电感、开关频率等。

MOSFET 开启和关断的速度与 MOSFET 栅极电容的充电和放电速度有关。栅极电容、导通 / 关断时间和 MOSFET 驱动器电流额定值的关系如公式 56 所示。

### 公式 56: MOSFET 导通 / 关断时间

$$dT = \frac{dV \cdot C}{I}$$

其中，

dT = 28 ns 导通 / 关断时间

dV = 9.1V 或 10V 栅极电压（具体取决于所选齐纳二极管和自举输出）

C = 栅极电容（来自栅极电荷值）

I = 峰值驱动电流（针对给定的电压值）

考虑到  $Q = C \cdot V$ （其中 Q 表示总栅极电荷），则公式 56 可以写成：公式 57。

### 公式 57: MOSFET 导通 / 关断时间（重写）

$$dT = \frac{Q}{I}$$

上述公式所表达的关系假定电流 I 使用恒定电流源。使用 MOSFET 驱动器的峰值驱动电流可能会产生一些错误。

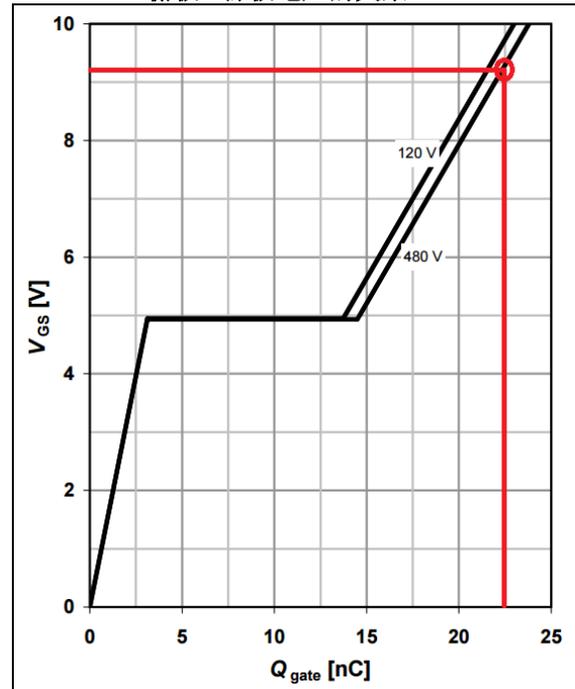
在 0V 与实际栅极驱动电压之间改变栅极电压所需的电荷量由典型栅极电荷与栅极 - 源极电压关系曲线表征，可参见 MOSFET 数据手册（图 60）。红线显示 9.1V  $V_{GS}$  所需的栅极电荷量，数值大约为  $Q = 23 \text{ nC}$ 。数据手册中的导通 / 关断时间等于 28 ns。因此，通过公式 57，峰值驱动电流可根据公式 58 进行计算：

### 公式 58: MOSFET 峰值驱动电流

$$I = \frac{Q}{dT} = \frac{23 \text{ nC}}{28 \text{ ns}} = 0.82 \text{ A}$$

由该公式得出的峰值驱动电流要求为 0.82A。然而，设计参数中的栅极驱动电压为 9.1V，在选择合适的驱动器时必须加以考虑。例如，假设所选驱动器在 18V 时的额定值为 0.8A，则 9.1V 时的峰值输出电流将低于 0.8A。由于这个原因，针对此应用选择 18V 时具有 1.5A 峰值输出电流的驱动器；本例中采用 MCP1416 MOSFET 驱动器。

图 60: 所选 MOSFET 数据手册中栅极电荷与栅极 - 源极电压的关系



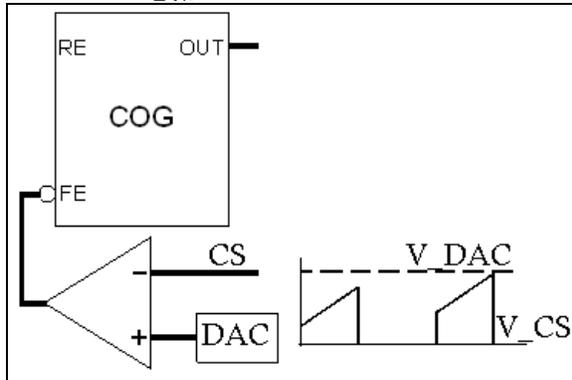
在很多栅极驱动应用中，可能需要限制峰值栅极驱动电流，以便减缓栅极电压的上升速度。这通常用来减少 MOSFET 漏电压的快速压摆率所产生的 EMI 噪声。可以通过切换至峰值电流额定值较低的 MOSFET 驱动器来减慢上升和下降时间，也可以添加串联栅极驱动电阻实现同样目的。

有关栅极驱动设计的更多信息，请参见“参考文献”中的 [11] 和 [12]。

### 初级端峰值限流

有时候，设计人员可能需要限制初级端电流峰值（甚至电源峰值），以便保护敏感元件不受破坏。这可以通过单片机内的一个额外比较器以及一个 DAC 来实现，如图 61 所示。

图 61： 使用 DAC 和比较器限制初级端峰值电流



这可以用来配置初级端电流峰值限幅：当电流达到限值时，下降事件触发器将开关设为关断状态，从而阻止电流继续上升。限值来自 DAC 并允许用户根据项目规格或元件限值更改。

使用此配置可以实现初级端功率峰值限幅，方法是将输入电压与 ADC 相连，然后设置一个指定的初级端功率峰值，以使 DAC 值符合限值要求。知道初级端电压和所需的功率峰值后，电流峰值限幅可以通过  $I_{PEAK} = P_{PEAK}/V_{IN}$  计算；已知检测电阻值，则 DAC 上需保持峰值功率的电压可以通过公式 59 计算。

公式 59： DAC 电压

$$V_{DAC} = \frac{R_{Sense} \times P_{Peak}}{V_{IN}}$$

可以使用公式 60 计算 DAC 值。

公式 60： DAC 值

$$DAC_{Decimal} Value = \frac{V_{DAC} \times Resolution}{V_{Supply}}$$

使用该配置和软件计算可以控制初级端的峰值功率（不是平均功率）。

### 例 1： DAC 限值计算

假设 10 位分辨率 DAC 采用  $V_{dd} = 5V$  作为电源。

$P_{PEAK} = 30W$  ;  $V_{IN} = 90V$  ;  $R_{SENSE} = 2\Omega$ 。

通过公式 59:  $V_{DAC} = (2\Omega * 30W)/90V = 0.66V$

通过公式 60: DAC\_decimal 值 =  $(0.66 * 1024)/5V = 135$ 。  
=> DAC =  $0d135 = 0x87 = 0b10000111$

### 软启动软件

启动时，转换器可能会遇到一些问题，因为输出未上电，并且控制电路可能向开关器件提供高占空比。这可能由于电流突然流过而引起元件应力，并有可能导致涌入电流和声频噪声，甚至导致高输出电压过冲。这种条件会持续到电源输出电压达到其标称值为止。由于改变它需要较大的瞬态电流，因此当负载为容性时会有问题。启动时的重复高应力会导致功率 MOSFET 晶体管或功率整流器故障。

软启动电路可缓慢地增加电源输出，解决这个问题。降低速率可限制初始误差，进而降低系统整体驱动。

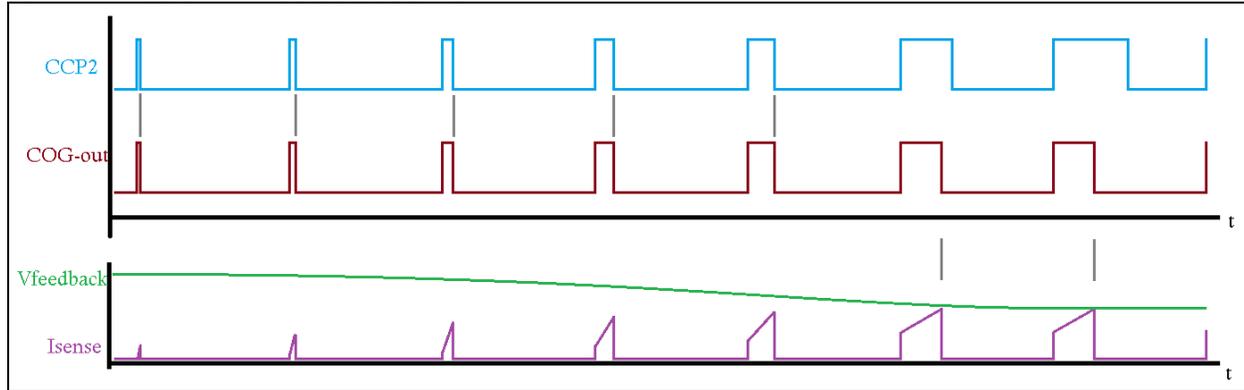
这可以通过硬件解决方案实现（会增加 BOM 成本），也可以通过本文中的软件解决方案实现。硬件解决方案是在误差放大器输出端的反馈环路中添加一个电容，使误差信号以较慢的速率增加，具体取决于电容尺寸。这种方法用来解决启动问题很有效，但随后会在负载突然发生改变或转换时增加延时。

另一种有意思的软启动解决方案如“参考文献”中的 [13] 所示。

本项目中使用的解决方案基于 CCP2 外设，其表现为 COG 中的下降事件，它在限定的时间内限制了最大允许占空比，足以让输出电压缓慢上升。如图 62 所示，信号将驱动开关器件，而 CCP2 信号通过向 COG 引入一个下降事件实现软启动功能。CCP2 占空比由软件控制，因此软启动定时可根据用户首选项更改。反馈信号以绿

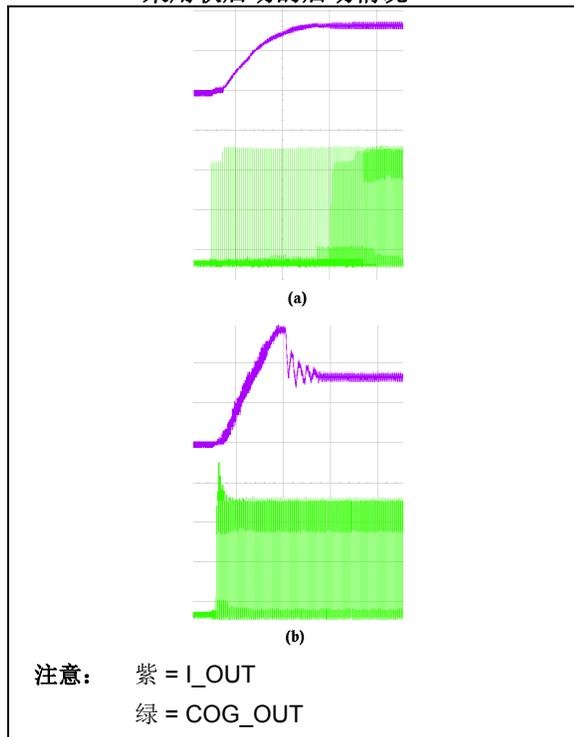
线表示，因为缺少输出电压而从最高位置开始。随着输出电压接近所需值，反馈也接近检测电流信号（紫线），环路开始接管软启动过程控制。灰线表示决定 COG 占空比的下降事件信号。由于 CIP，软启动软件不增加 BOM 成本，可在不改变硬件的情况下配置。

**图 62: 使用 CCP2 实现软件软启动**



**图 63 (a)** 显示采用软启动的转换器输出电流 (b) 显示不采用软启动过程的转换器输出电流。

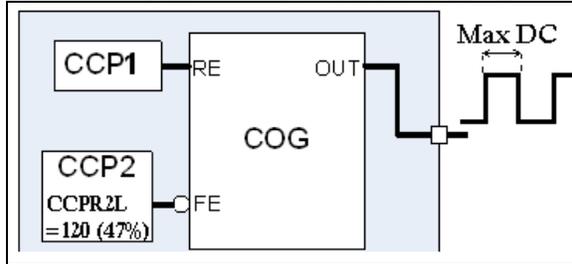
**图 63: (A) 采用软启动的启动情况 (B) 不采用软启动的启动情况**



## 最小和最大占空比

在反激式 SMPS 拓扑中，电能 在开关关断期间从初级端传输至次级端，意味着当 MOSFET 导通时，电能保存在变压器初级端；而关断时，电能传输至变压器的次级端。对于其它转换器而言，也许可以达到接近 100% 的占空比，但在反激式拓扑中这样做不会有足够的时间完成次级端的电能传输，而转换器将无法正常工作。为了确保不发生这种情况，用户可以部署一个占空比限制电路，它不允许 MOSFET 保持导通的时间超过选定的开关周期百分比。这种方法与软启动时采用的方法相同，它使用其中一个 CCP 且在软件中定义脉冲宽度；它连接 COG 的下降事件。图 64 显示了允许的最大占空比可以随时通过软件修改，为用户提供了极大的灵活性。

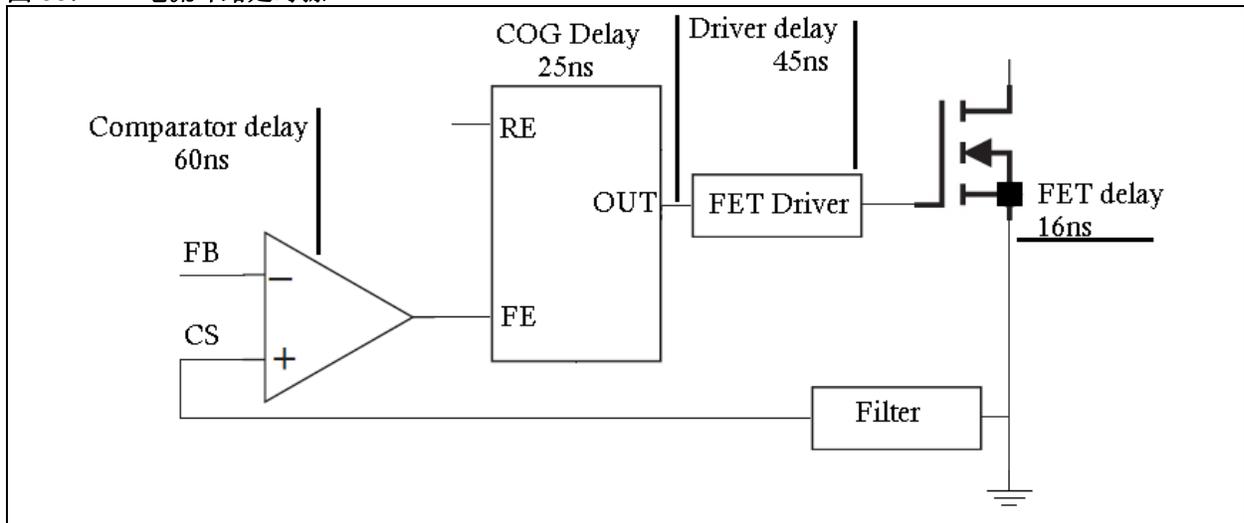
**图 64: 设置 CCP2 以限制允许的最大占空比**



另一方面，控制电路可以拥有的最小占空比可在以下时刻加以控制：需要更高的最小占空比时、器件中的延时所导致的时候，或者在搭载控制信号的其他电子元件中。

可以使用 COG 来生成最小占空比。消隐功能允许在用户设定的一段时间内屏蔽输入事件。这通常用来防止功率元件导通 / 关断导致的电气瞬变，以免发生故障输入事件。如果用户需要更高的最小占空比，则使用上述方法无需任何外部元件。大部分时候都不需要最小占空比，因为它的高输入限制了低负载时的环路控制。图 65 显示了电流控制环路中最重要的延时；以下项无法改变：比较器、COG、MOSFET、驱动器 and 单片机 PAD 延时，除非改变元件本身。但滤波器产生的延时可仔细计算得出，因此它不会向链路中增加过多延时，同时还可协助过滤信号。

**图 65: 电流环路延时源**



项目中第一次遇到这个问题的时候，总延时为 270 ns，表示最小占空比为 3.3%。滤波器重新设计之后，总延时下降至 150 ns，最小占空比为 1.8%。在图 66 中，滤波器正确设计后，可以看出电流控制环路的总测量延时。

**注意：** 这是在此频率下，这种配置所能达到的最小占空比。

**图 66: 下降事件延时**



## 短路保护

当电流沿着电路中不同的路径流动时，便发生短路。此时，过量电流可能损害电路，引发火灾或爆炸。当绕组发生绝缘击穿时，或者外部导电材料（比如水）意外进入电路时，就会发生这种情况。

使用初级端有控制器的离线拓扑时，很难监控所有时刻的输出电流。发生短路时，建议辨识初级端的症状，并使用这些症状通知 MCU 开始短路故障过程。

可供使用的已识别症状包括：辅助电压上升、初级端峰值电流上升，以及反馈误差电压。可分别利用检测方法来监控这些信号，也可一并使用这些方法。

使用其中一个比较器并设置电压阈值便可实现独立检测。如果超出限值，则比较器会改变输出状态，以此通知器件发生了短路，如图 67 所示。

图 67: 使用反馈信号进行短路检测

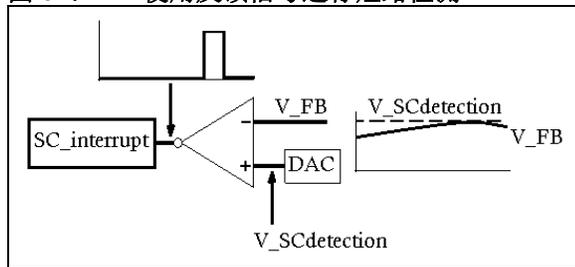
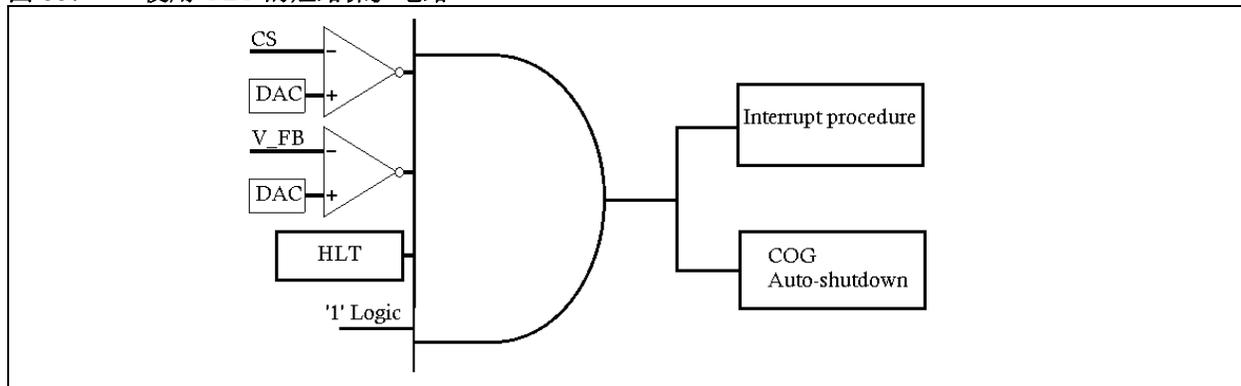
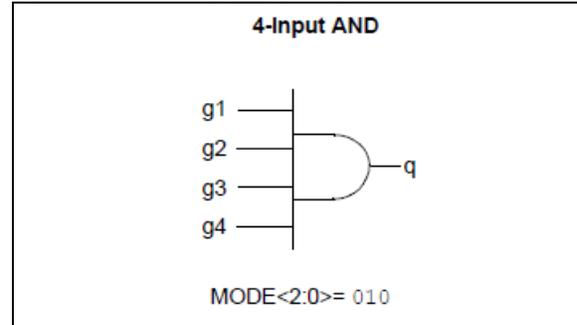


图 69: 使用 CLC 的短路保护电路



可以使用 CLC，利用多个信号来检测短路。可将其配置为 4 路输入 AND，如图 68 所示。可将两个比较器用作输入源：一个比较器监控峰值电流，另一个监控反馈电压。两个条件均满足时，可以激活一次短路中断，让用户充分考虑可能的误差，并激活 SC 中断协议（仅针对有限短路的情况）。

图 68: CLC 配置为 4 路输入 AND



此配置允许添加两个额外的决策输入。这两个输入之一可以是硬件限幅定时器，用来执行启动过程，并在达到稳定条件时去掉电路。此配置如图 69 所示。

短路检测问题是可以解决的，但如果导致短路的问题持续存在，就必须执行另一个过程，以便重新提供电源并确定重试次数。如果 SMPS 放置在可以协助修复导致短路问题的位置上，就可以实现有限次重新供电的过程。超过重试次数后，可向用户发送通知。

在执行此过程时用户可以使用软件来选择重试次数、两次重试之间的延时，并可根据规格配置重试持续时间。

就本项目而言，采用反馈信号来识别短路和重试的限制次数，如图 67 所示。采用 10 位 DAC 来设置 SC 阈值，而中断程序只有几行代码。它允许用户在正常工作期间执行短路检测，并在故障消除后继续进行转换操作。它甚至能在电路首次启动且存在 SC 的时候检测问题，本应用笔记稍后将进一步讨论。

如果用户不够仔细，则它可能会导致初级端 IC 电源问题。在关断期间将工作频率设得很高会消耗大量电能，但可以在不影响电路效率的前提下通过降低频率解决这个问题。

## 开路

SMPS 设计的输出端并非始终连接负载。当负载较小或者空载时，控制电路的占空比将达到最小值，以便控制环路不产生影响，而电路以开环工作。这可能导致输出电压上升至足以损害负载的值。

### 在输出端添加电阻

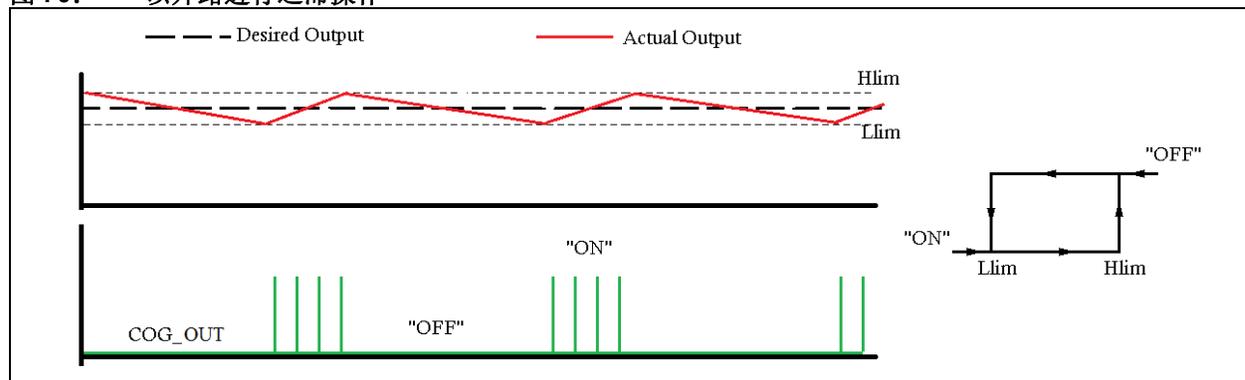
有多种方式可以确保输出电压不超过限值，最常用的一种是在转换器的输出端添加一个电阻，确保存在一个最小负载。这种方法不允许控制电路达到开环条件，但降低了转换器效率，因为电阻始终消耗电能，并将其转换为热能；因此，负载不采用这种方法。

### 使用迟滞

解决此问题的另一种方法是在输出电压上应用两个限值，形成迟滞。当输出电压上升至设定的限值以上（比如 12V 输出 SMPS 上的 14V），则转换器停止，因为输出电压下降至另一个设定的限值以下（比如 12V 输出 SMPS 上的 9V）。转换器在短时间内以相同的最小占空比重启，这段时间足以达到开路条件所要求的输出电平。限时过后，如果未达到电压限值，则表示负载已连接，转换器可以重新进入软启动并进行闭环控制。这种方法在没有负载的时候可让转换器具有极低的功耗，同时依然保持所需的输出电压。

此方法如图 70 所示。

图 70: 以开路进行迟滞操作



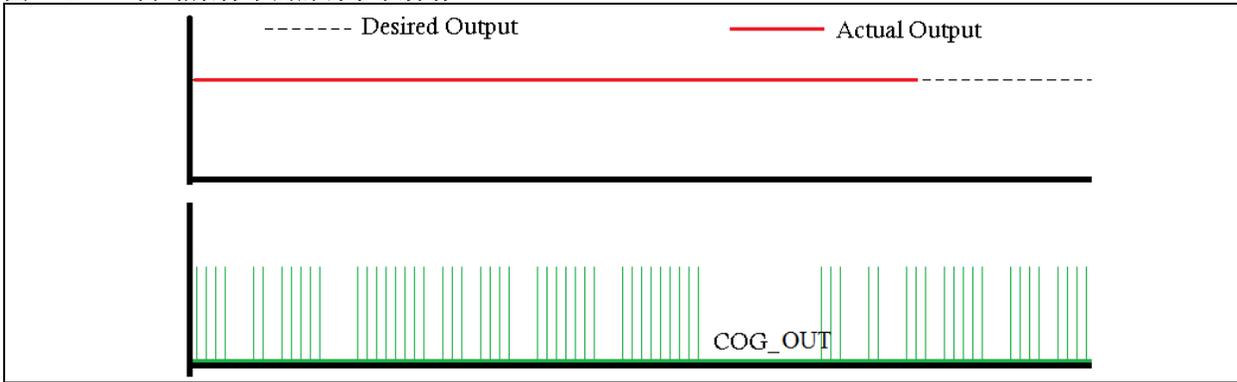
# AN2122

## 脉冲跳跃法

将输出电压保持在所需值而不会产生额外功耗的另一种方法是复制电压模式控制的操作：在上升事件有效时让下降事件有效；这将会立即覆盖上升事件，而控制信号将不会上升。

这种方法就像脉冲跳跃，它在迟滞方面具有优势，因为它能更快地适配负载变化，且 COG 永不会进入关断模式。另外，这种方法还能保持输出电压不变，始终为所需值。图 71 显示了这种方法的实现：脉冲跳跃距离不同，它表现出了针对输入电压变化的适配性。

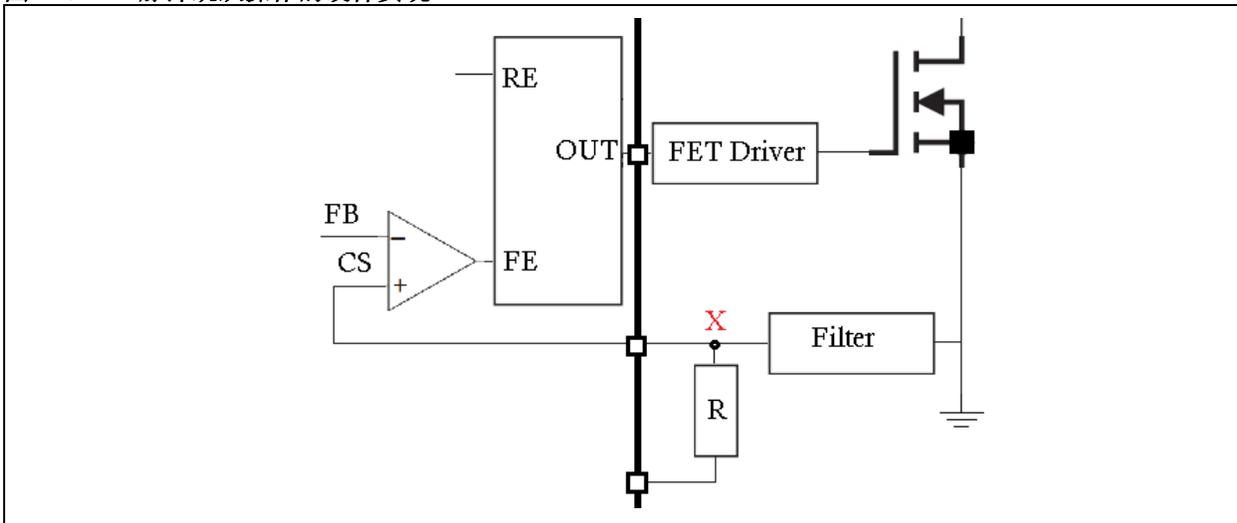
图 71: 开路条件下的脉冲跳跃操作



本项目选择脉冲跳跃法，因为这种方法只需在电路中加入一个电阻，不需要使用内部元件，从而节省下来用作其它用途。电阻可用于向电流检测波形上的直流电压成分加入固定数值。这为比较器提供了更长时间激活下降事件的可能性，因为比较操作不在零电压电平附近执行，但会升高某一数值。

哪怕不使用外部电阻也能增加直流电压成分，方法是 FVR 输出连接到引脚，甚至通过连接 DAC 而不是 FVR（如果其它地方用不到的话）控制直流电压。图 72 显示了这一实现，可以参考“[轻载或开路操作](#)”验证是否正常工作。

图 72: 脉冲跳跃操作的硬件实现



使用欧姆定律以及安装电阻和滤波器电阻可以算出所需的直流值，如例 2 所示。

**例 2： 电压上升计算**

假设：

$$R = 1.8 \text{ k}\Omega$$

引脚电压 = 5V

滤波器电阻  $R_f = 512\Omega$

计算直流电压值：

$$X = 5V * (512\Omega / 2312\Omega) = 1.1V。$$

如果电流检测波形上升 1.1V，则负载丢失时可能发生脉冲跳跃。

**空闲模式下的 MCU 功耗**

自举可提供足够的电能来启动转换器。转换开始后，驱动转换器所需的电能来自辅助绕组。这种方法使用广泛，且当转换器供电时具有很高的效率。

如果 MCU 工作频率很高，它将在开始重试前消耗储存在电容中的电能，并接收来自辅助绕组的更多电能。自举电路仅提供足够维持 MCU 运行的电能，但 MOSFET 不会执行开关操作，因为驱动器耗尽了电能。

针对这个问题的一种解决方案是让自举电路提供更多电能，但这样做会影响效率，因为会使用多于实际需要的电能。

一种更好的解决方案是利用 MCU 降低工作频率，以至关断期间的功耗低于电容中储存的电能，甚至禁用一部分关断期间用不到的 CIP，并让 MCU 进入休眠模式。由此，超低功耗（eXtreme Low-Power, XLP）特性便确保了低功耗。

只需几行代码并花一些时间进行实验室测试便可完成设置。每次只需花很少的精力就能进行重新配置和变更，无需改变硬件，不会影响转换器的整体效率。

这项特性对于必须符合更严格的功耗规范的转换器可能很有用，因为 MCU 可配置为没有负载时进入休眠模式，然后一段时间过后重新测试是否存在负载，使转换器在空闲期间的总功耗不足在网络中正常工作时功耗的 0.02%。

**布局技巧**

原理图就绪且元件选定后，就可以设计 PCB。本章将讨论一些简单的技巧，帮助设计人员避免 PCB 的整体重新设计。

**元件放置**

元件放置的重要性不亚于任何布局规则，且在很多时候会影响电路板是否能正常工作，哪怕采用了相同的元件，并且互相之间的连接方式也相同。

最麻烦的器件必须独立于敏感元件放置——敏感元件受到干扰可能会改变工作特性。这种情况的一个示例就是位于同一个电路板上的模拟和数字元件之间的一种常见隔离。

在 SMPS 中，由于开关意味着高频噪声、磁体的存在以及感性器件和敏感触发控制 IC，元件的放置十分重要。

技巧就是，将负责实现特定功能的元件放置在一起，并靠近那些实现相关功能的元件放置，同时与那些与其无关且可能干扰正常工作的元件相隔离。

在离线反激式电路中，负责将交流电压转换为整流交流电压的元件成组放置，并与电路的直流部分隔离，因为它们可能危害并破坏直流电压相关元件。

高压开关元件同样互相靠近放置，且其它更多敏感元件必须屏蔽它们，或者放置在干扰最小的位置。

如果负责高压和高频开关功能的元件如果互相离得很远，则连接它们的长线路工作时极有可能就像一根天线，并且噪声将中断正确功能。布局软件允许用户将元件放置在 PCB 上的任意位置，这有时候可能会缩小设计尺寸，但最好把针对特定功能设计的元件放置在一起，消除延时和干扰。

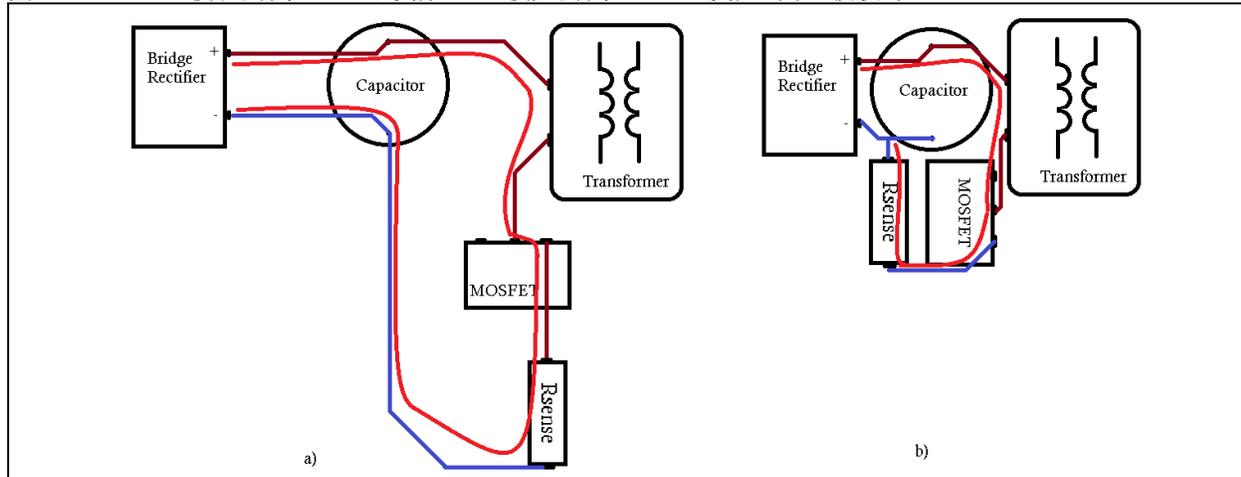
为了保持输出的隔离状态，设计人员使用隔离式变压器来传输电能，使用光耦合器来送回输出信息并隔离接地层，以便电流无法直接从一侧进入另一侧。正确的元件放置同时也是阻止电流形成直接连接的一种措施。本例中，如果输出元件和线路放置在靠近直接连接初级端元件的位置，则根据电路板上的环境条件可能产生电流电弧，破坏所需的隔离。

## 缩短“高 dV/dt” 线路

另一个有用的技巧是保持所有高频和高压开关线路尽可能短；突发变化可能导致电缆中产生电磁辐射，影响附近的敏感元件。

如图 73 所示，元件可以放置在同一个电路中的不同距离处，并且连接它们的线路长度也会不同。

图 73: A) 较长的高 dV/dt 线路; B) 较短的高 dV/dt 线路 (同一款设计)

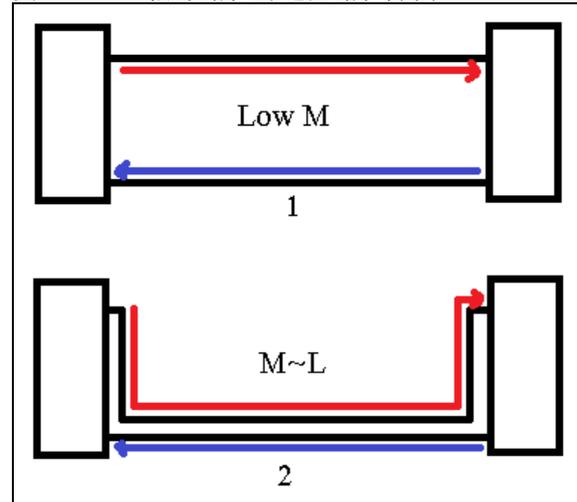


## 返回路径和接地层切断问题

每一个向电路板上的某一点提供电能的信号或电源线路必须具有返回路径，以便让电流流动；通常这种返回路径称为接地或 0V。接地线路为电流提供了低阻抗路径，但设计人员对该路径的使用究竟是优势还是劣势则取决于该路径的尺寸和位置。

信号为高频信号 (> 10s 至 100s kHz) 时，若信号线路及其返回路径之间互相靠近放置，则相邻电流将反方向流动。这降低了总路径的感性阻抗，因为环路的互感将会上升（可从图 74 看出；图中，信号环路的有效电感等于  $2*(L-M)$ ，L 是每半个环路的自感；M 是两半环路之间的互感）。电流始终选择电感最低的路径，而强制走电感较高的路径会产生一些问题，影响或限制应用功能，但不会使电路板停止工作。流过高阻抗路径的任意高频电流都将导致表面出现电压，并且由于容性耦合形式，附近电缆会加强辐射偶极子。当前电感还表示磁体与环境耦合的方式，使电路板易受外部噪声影响。

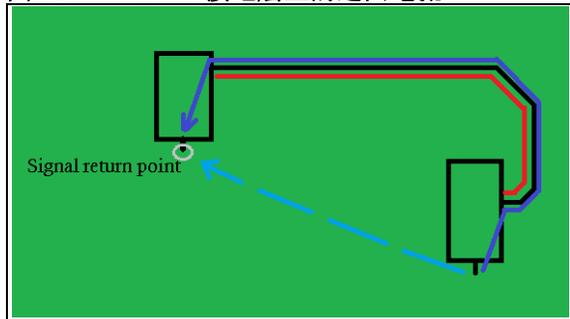
图 74: 信号路径与返回路径分离



针对这种问题的一个解决方案可能是采用接地层或 0V 层。接地层将为返回信号提供选择电感最低的路径的可能性。布局的实现较为简单，即：向某些易受影响的线路提供屏蔽；如果使用得当，则可具有更佳的 EMC 性能。

如图 75 所示，得益于接地层，电流现在可以选择最合适的路径，哪怕该路径不是尺寸最短的路径。（虚线表示最短路径，蓝线表示电流选择的路径）。

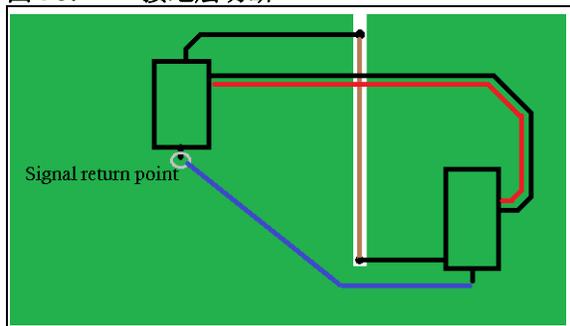
图 75: PCB 接地层上的返回电流



有时候，接地层不可能没有切断问题，因为有些走线必须放置在同一侧。这样可以使返回路径变为关键信号，产生辐射偶极子，如图 76 所示。现在，在某些设计中如果接地层有一些断续的话，这就不再是个问题了；重要的是需要识别出承载较高频率（> 100s kHz）及高 di/dt 信号的关键走线，同时确保最优返回路径上没有任何切断。

因此，接地层的效果是降低接地电感、最小化自身导致的接地噪声和输入干扰导致的差分接地噪声，从而提供更佳的电路板 EMC 性能。

图 76: 接地层切断



## 散热考虑

设计用于很多散热不受控场合中的 SMPS 时，必须考虑散热问题；这种问题曾经发生在工作台上运行良好，但由于热故障而在现场出问题的解决方案中。热计算不容易理解，电气工程师的解决方案是将其与电气问题而非散热问题进行对比，或者创造出问题的等效形式。

在电气电路中，电压差引起电流流动，此时热差异引起功率流动，热电阻阻止功率流动，热电容保存热量，这些热量之后仅通过模拟电气电容耗散。表 3 进行了类比。

对于电气电路而言，欧姆定律表明阻性器件上的电压上升等于通过它的电流乘以电阻。通过热对比，欧姆定律的热等效形式如公式 61 所示。

公式 61: 欧姆定律的热等效形式

$$\Delta T = P(\text{watts}) \cdot \theta(^{\circ}\text{C}/\text{watt})$$

其中：

$\Delta T$  表示上升值，单位为  $^{\circ}\text{C}$

$P$  表示功率，单位为  $\text{W}$

$\theta$  表示热阻，单位为  $^{\circ}\text{C}/\text{W}$

# AN2122

为了对散热问题进行建模以便看上去像一个可以解决的电气问题，需执行下列步骤：

- 采用电气电流源对热源建模，其电流值表示热源功率，单位为 W。
- 采用电气电阻对阻止热量流动的任何东西建模，电阻值等于热阻。
- 采用电气电压源对热量流入或流出时温度保持不变的环境散热节点建模。电压等于摄氏温度（周围可用作环境节点）。
- 采用电气电容对热对象建模，电容值等于对象热电容。

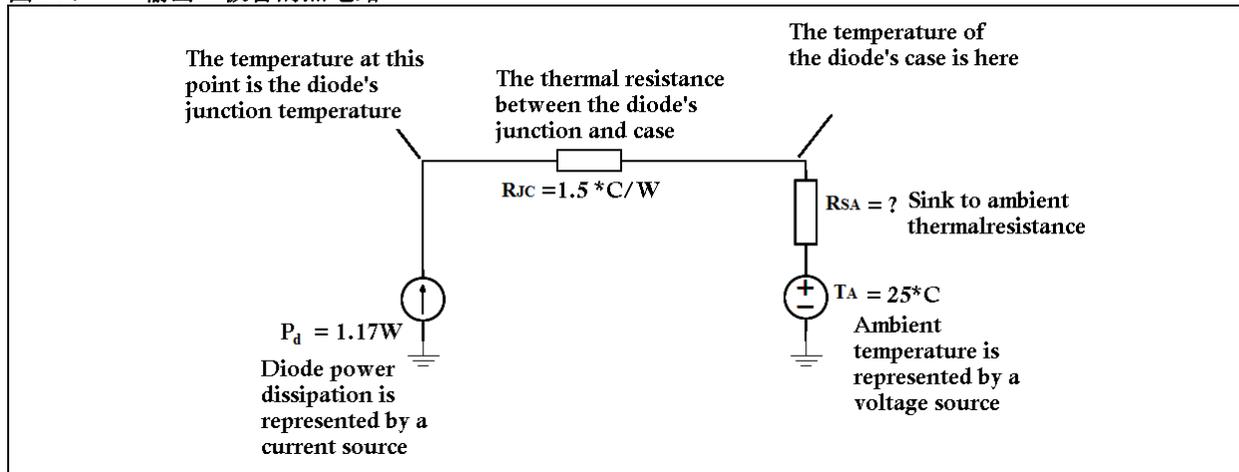
如示例所示，对输出二极管使用这种类比，计算所需的散热器，确保二极管结点不过热。示例中的环境温度为 25 °C，允许的最大 T<sub>J</sub> 为 150 °C，外壳热电阻结点为 1.5 °C/W。

该二极管的正向压降为 0.65V，平均电流为 1.8A，因此平均功耗为 1.17W。图 77 有助于描述类比电路。

表 3: 电气和散热类比

	基本要素	要素流动	要素动因	要素阻因	要素存储
电气	电荷 (C)	电流 (C/s)	电压差 (J/C)	电阻 (Ω)	电容 (F 或 C/V)
热	热能或热量 (J)	功率 (J/s 或 W)	温度差 (°C)	热电阻 (°C/W)	热容量 (J/°C)

图 77: 输出二极管的热电路



利用欧姆定律计算二极管结温（见公式 62）。

公式 62: 二极管结温公式

$$T_J = T_A + P_D(R_{SA} + R_{JC})$$

$$R_{SA} = \left[ \frac{(T_J - T_A)}{P_D} \right] - R_{JC} = \left[ \frac{(150 - 25)}{1.17} \right] - 1.5 = 105 \text{ } ^\circ\text{C/W}$$

举例而言，通过这种类比，如果使用 1 平方厘米的 1 盎司铜片（ $R_{SA} = 71^\circ\text{C/W}$ ）并且可以计算得到壳温，则二极管工作的最大环境温度可以针对给定的散热器热电阻等计算得出，如公式 63 所示。

#### 公式 63: 壳温公式

$$T_{CASE} = T_A + P_D R_{SA} = 25 + 1.17 \cdot 71 = 105^\circ\text{C/W}$$

实现类比热电路并计算系统工作中不出现热故障所需的散热器或最大环境温度时，使用制造商的数据手册很有用。

由于之前确定在二极管上使用  $105^\circ\text{C/W}$  热电阻的散热器以便二极管不出现故障，并且由于 1 平方厘米的 1 盎司铜片热电阻为  $R_{SA} = 71^\circ\text{C/W}$ ，因此含有面积为  $1.7\text{ cm}^2$  铜片的 PCB 热电阻为  $R_{SA} = 42^\circ\text{C/W}$ ，从而通过公式 64 可计算得到二极管工作的最大环境温度。

#### 公式 64: 环境温度公式

$$T_A = T_J - P_D (R_{SA} + R_{JC}) = 150 - 1.17(42 + 1.5) = 99^\circ\text{C}$$

使用这种方法可以得到所有可能受影响的元件散热器尺寸。

对于非 PCB 散热器而言，可以使用即用型散热器，因为它们的热电阻由制造商提供，或者使用制造商提供的在线散热器计算器，比如 Aavid Thermalloy。制造商还将提供如果散热片上有空气流动的话，热电阻所能达到的最小值信息。更多信息，请参见“参考文献”中的 [14]。

## 结论

### 稳定性波特图

使用 BODE 100 测试所创建 SMPS 的稳定性，如“反馈和补偿电路”所示。

图 78 和图 79 描述了电路在满载和各种输入电压情况下的稳定性测试结果。可以看到，结果变化不大，相位裕度保持在 87-93 之间，与最初目标相吻合；增益裕度为 23.5-24.5 dB，所需值大于 15 dB。

这些结果证明系统在满载和各种输入条件下是稳定的。

图 80 和图 81 显示了相同的稳定性测试，但是这次是在低负载条件下。增益（相位）裕度依然位于 73-90 的要求值范围内，增益裕度范围为 20-37 dB，意味着电路依然稳定，工作正常。

图 78: SMPS 波特图 (满载, 输入为 90V 和 185V)

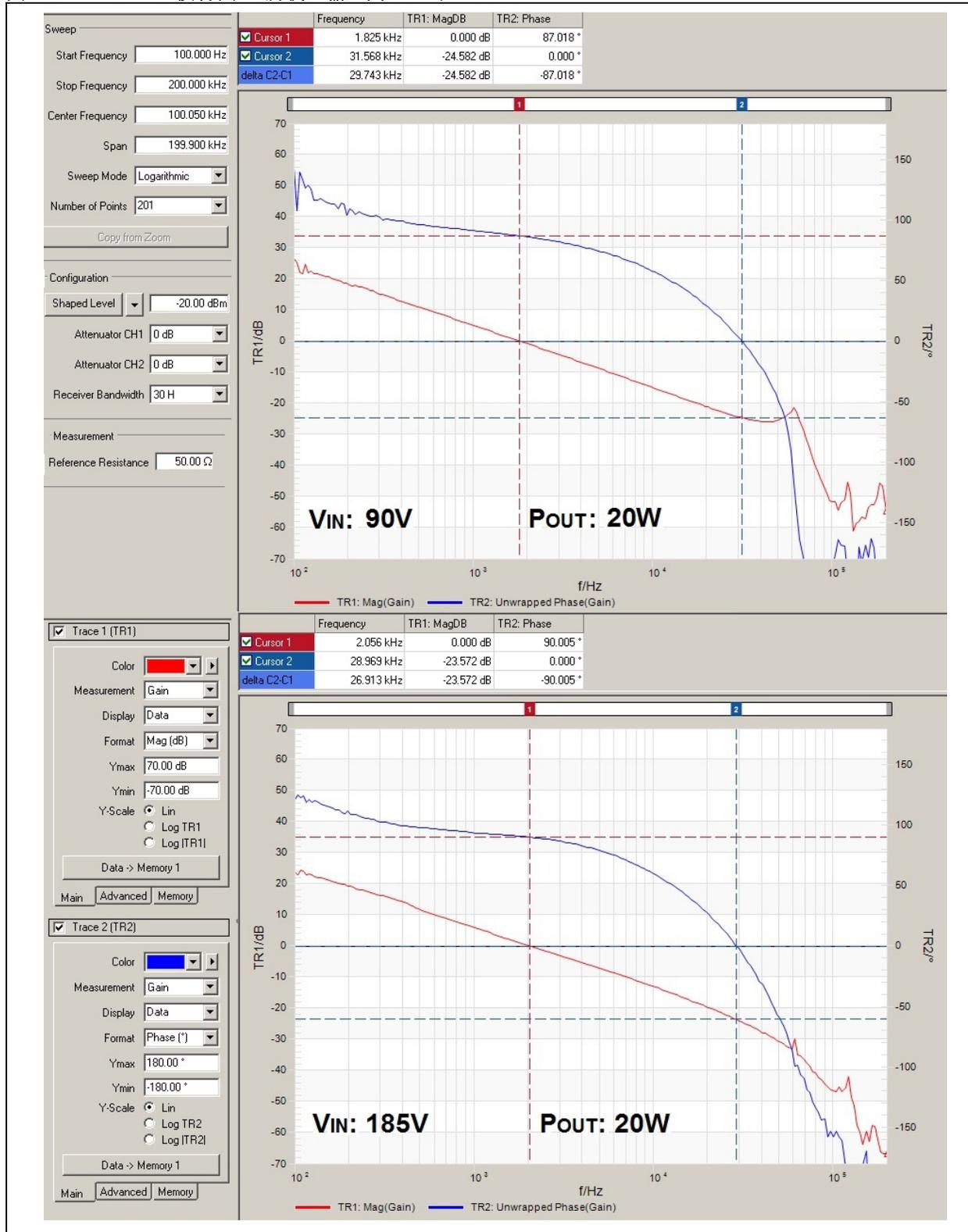


图 79: SMPS 波特图 (满载, 输入为 120V 和 210V)

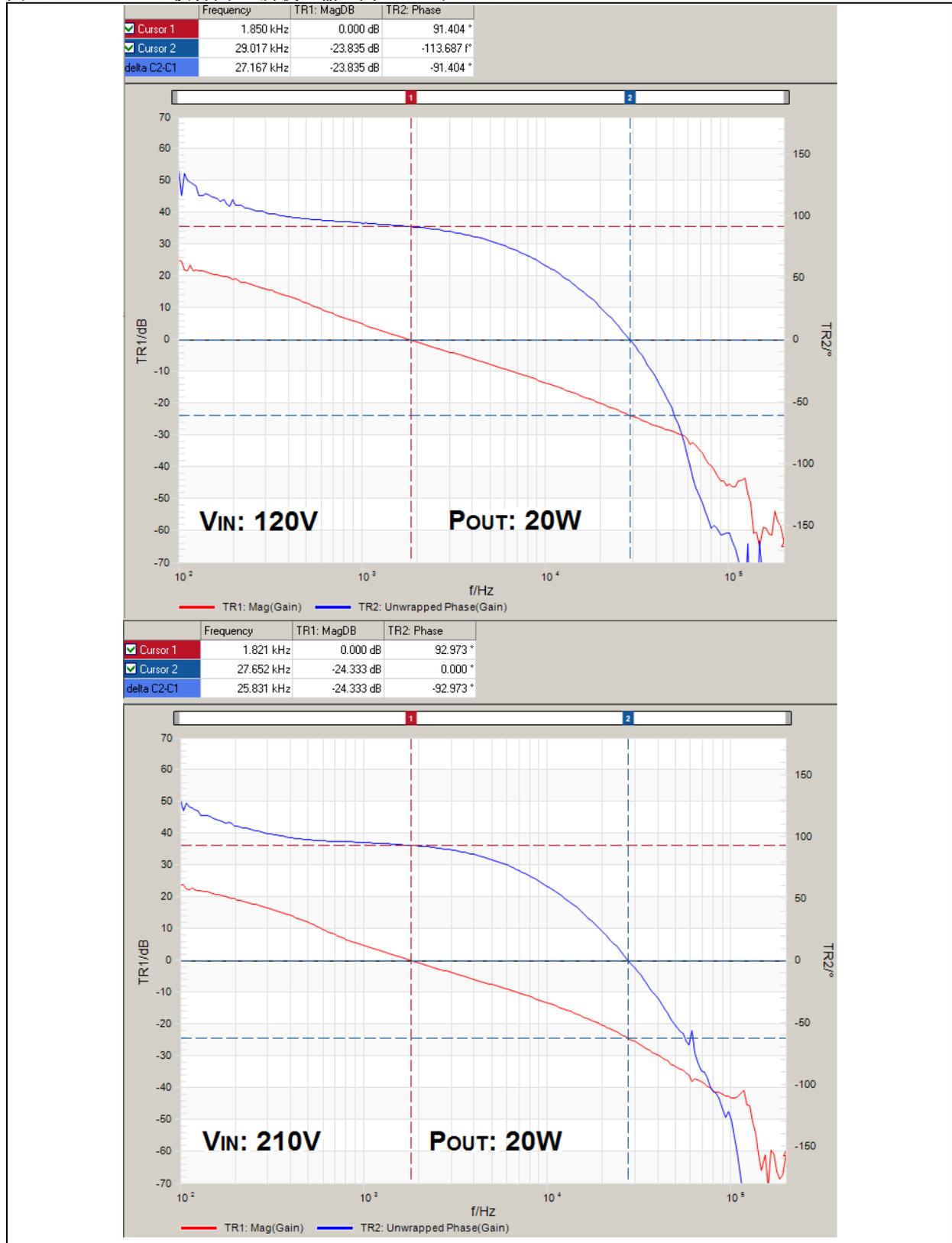


图 80: SMPS 波特图 (10% 负载, 输入为 90V 和 120V)

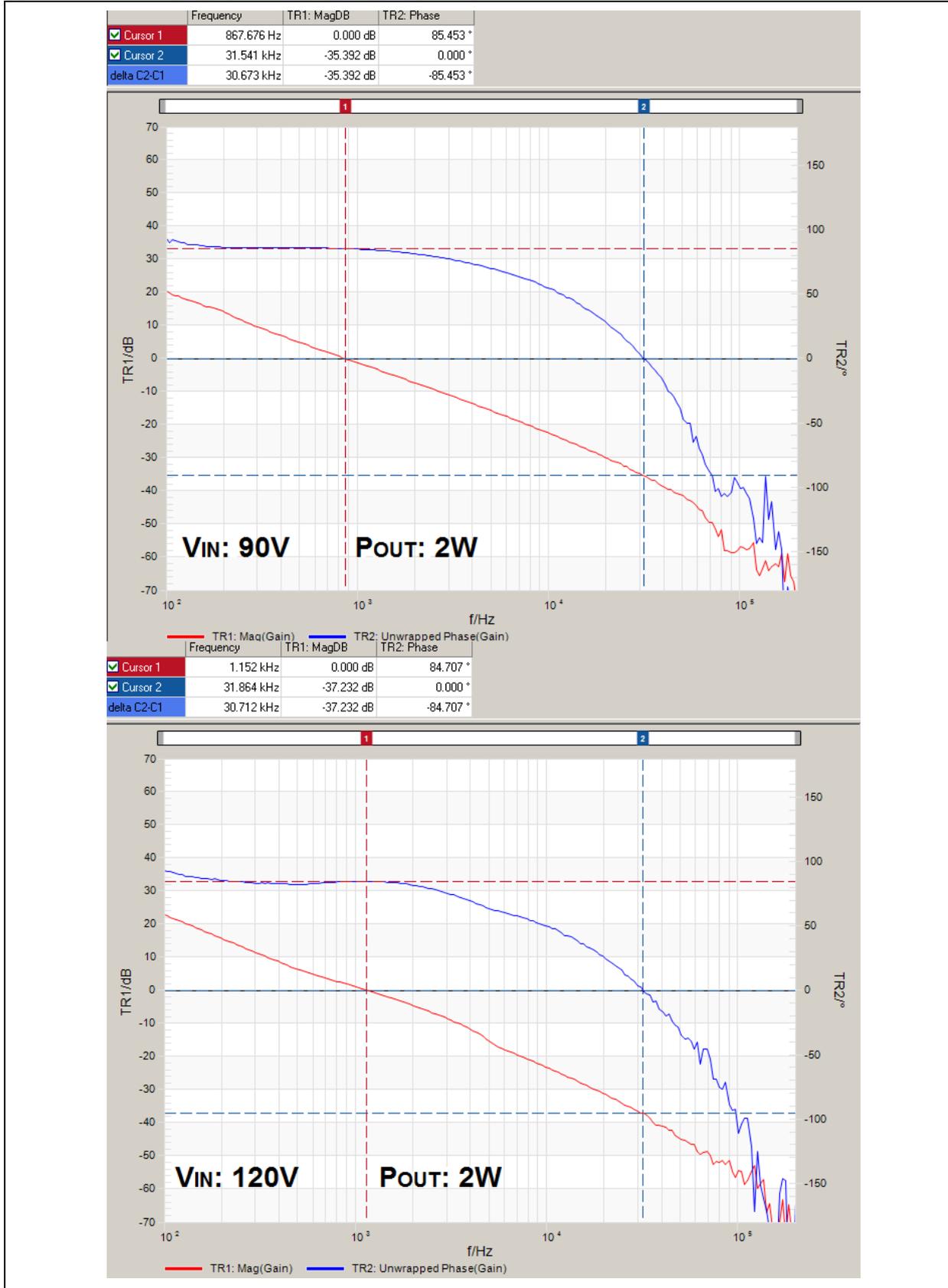
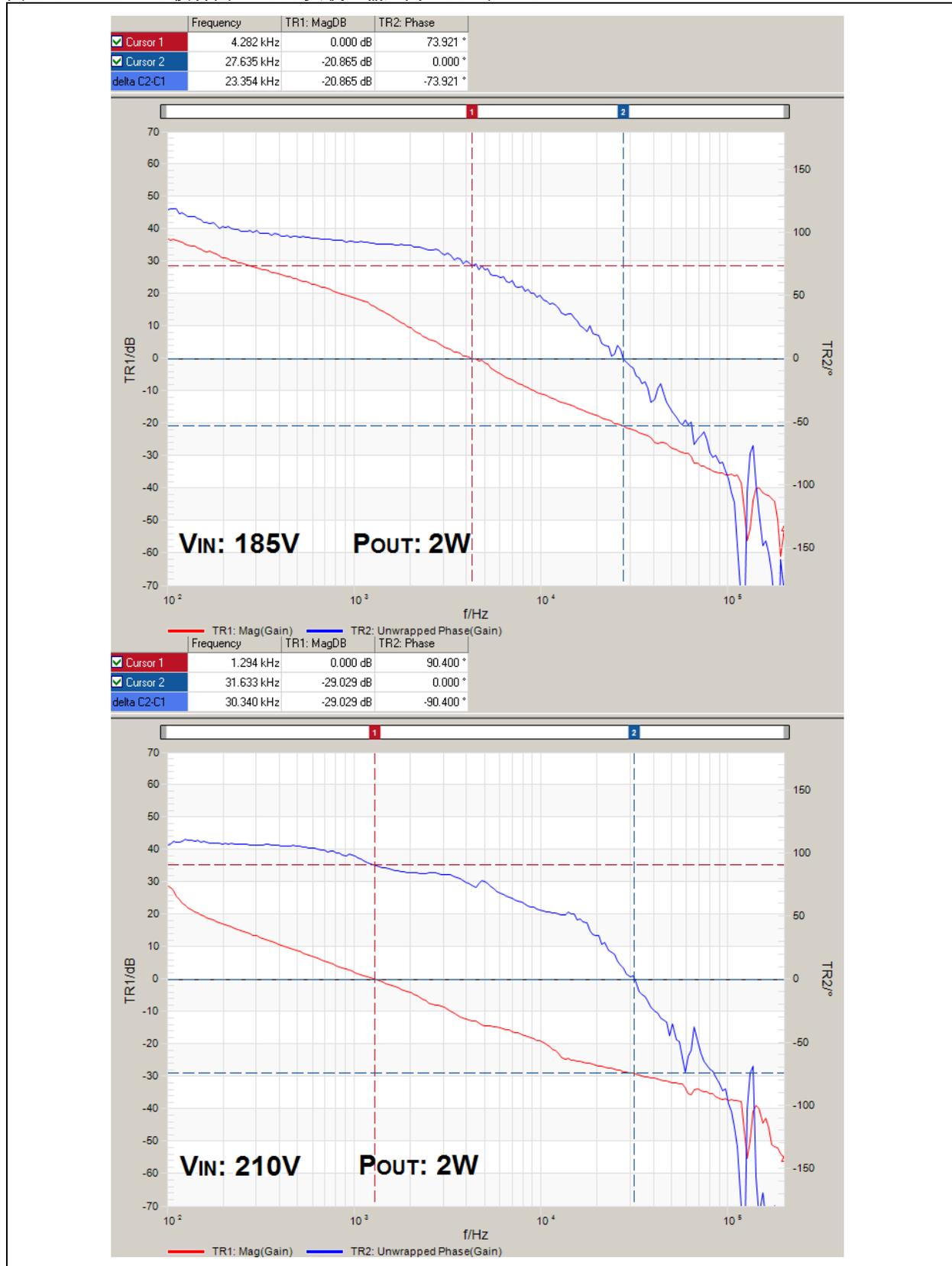


图 81: SMPS 波特图 (10% 负载, 输入为 185V 和 210V)



## 瞬态操作

为确保哪怕负载或输入电压突然改变时该设计依然工作，可执行瞬态测试。测试设置如图 82 所示。开关 1 位于输出端，通过改变负载值来改变电流吸取。低负载至高负载的结果可参见图 83。考虑到电流差为 1.3A，输出电压不受转换时的高电平尖峰影响，依然保持稳定。

在图 84 中，输出电流从 1.45A 突然变为 0.18A，输出电压不受尖峰或急剧变化影响。图 85 表示输入电压变化时的输出电压，仅可看到开关器件产生的噪声。这段时间内电压保持不变。

图 82: 改变输入电压和输出负载的瞬态测试设置

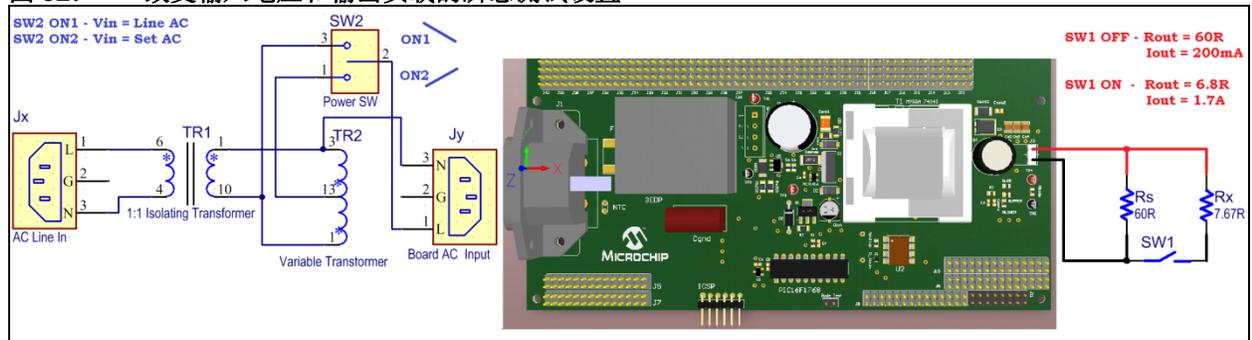


图 83: 负载上升

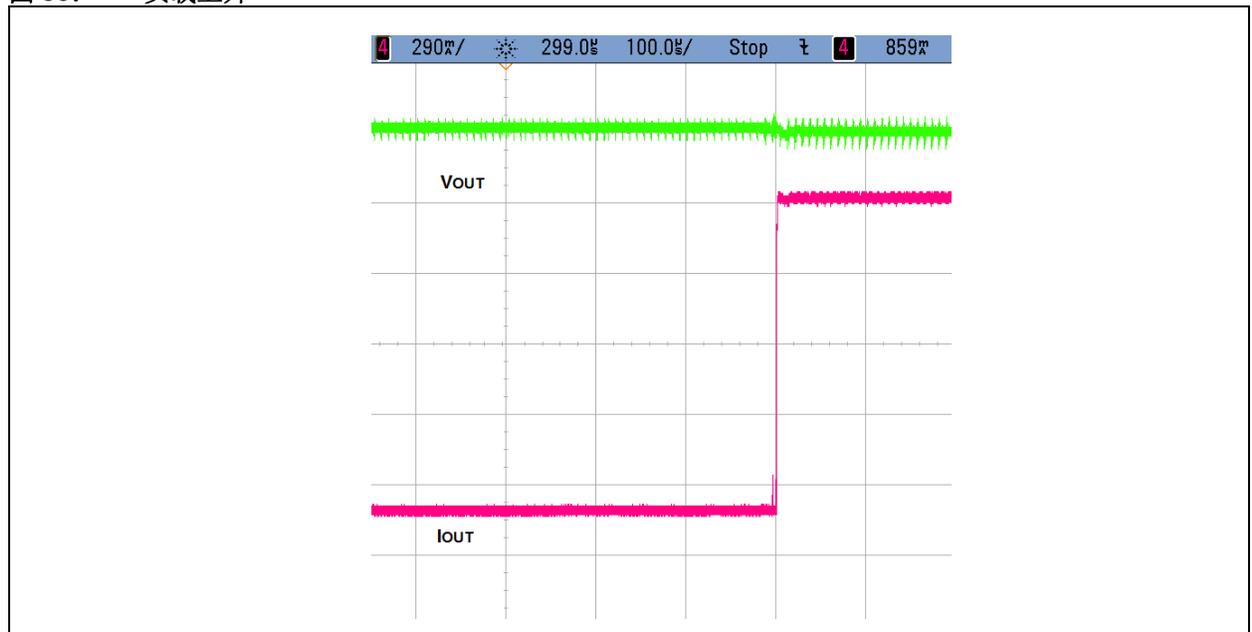
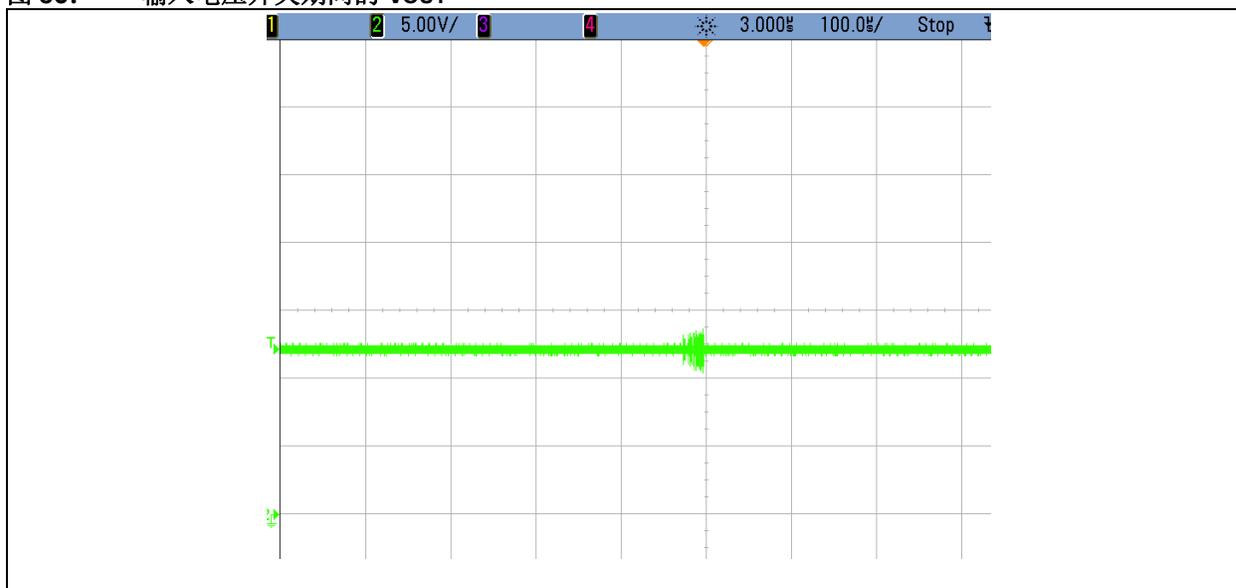


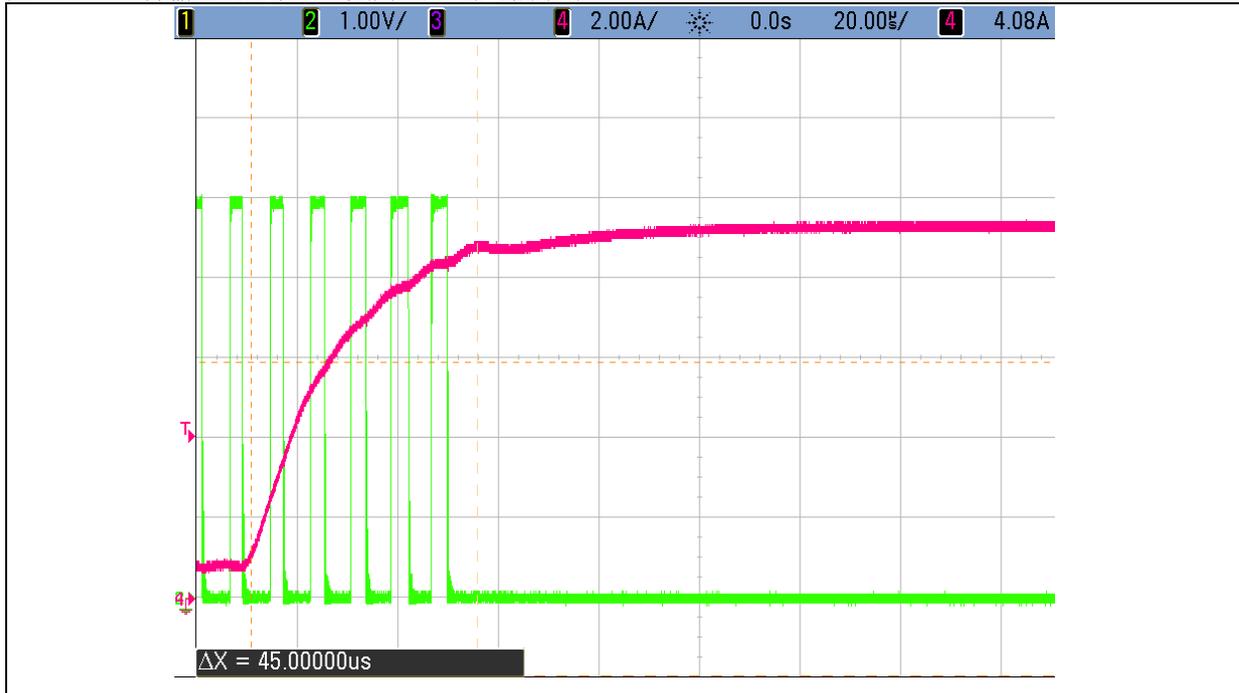
图 84: 负载突降

图 85: 输入电压开关期间的  $V_{out}$ 

## 短路操作

使用电子负载和高功率电阻来执行短路测试，如图86所示。短路开始时刻到电路检测到短路再到短路消失的这段时间约为 45 us。负载电流从 1A 突然变为 9A，同时监控控制输出。注意检测是在反激式拓扑的初级隔离端完成，响应非常快。响应在所有输入条件下几乎相同，意味着如果输入电压发生改变，短路检测时间相同。

图 86: 将输出电流从 1A 变为 9A 的短路测试



3 次有限重试的实现如图 87 所示，而图 88 显示了无限重试的工作曲线。这些图片显示了控制 PWM 信号如何在短路条件下停止，只要短路条件依然存在，就会尝试重启控制，以便验证短路条件是否依然有效。

图 89 显示了一个有限时间段内出现的短路条件。第三次重试时，电路再次开始正常工作。

图 87: 短路期间的 COG\_OUT 曲线（有限次重试选项激活）

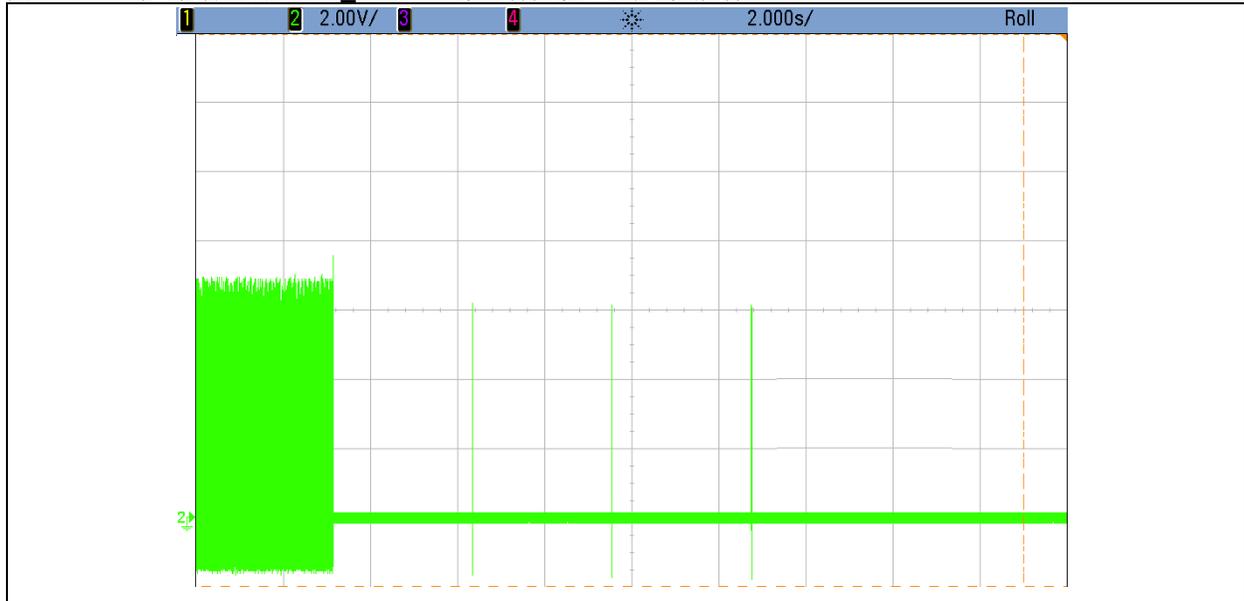


图 88: 短路期间的 COG\_OUT 曲线（无限次重试选项激活）

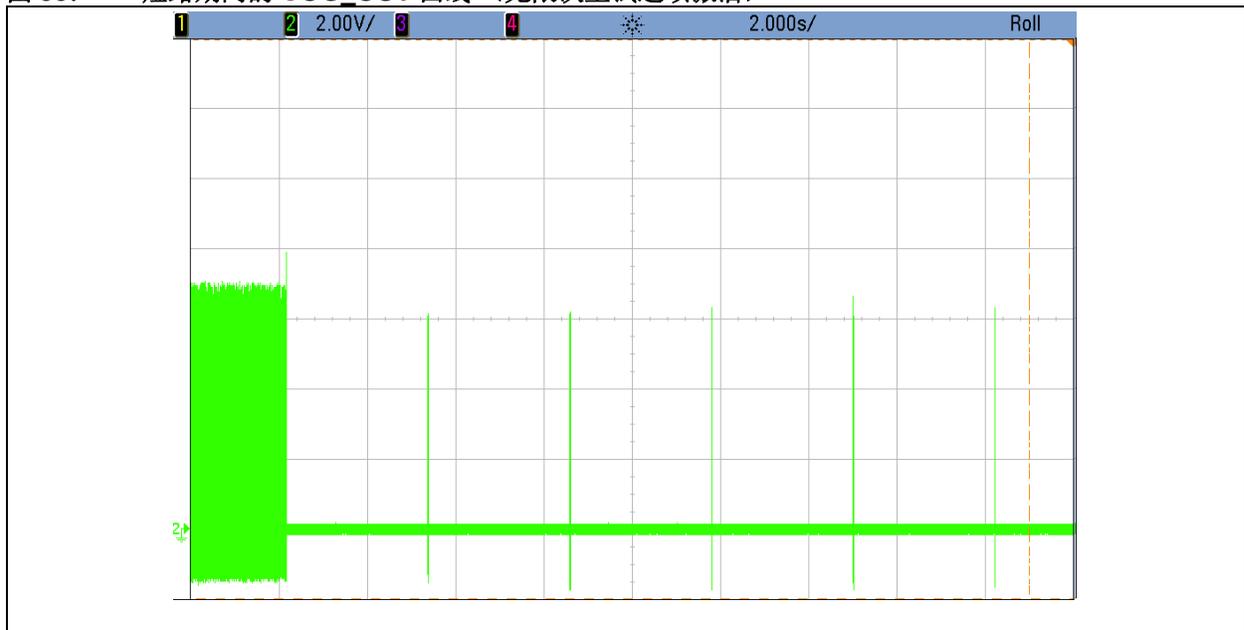
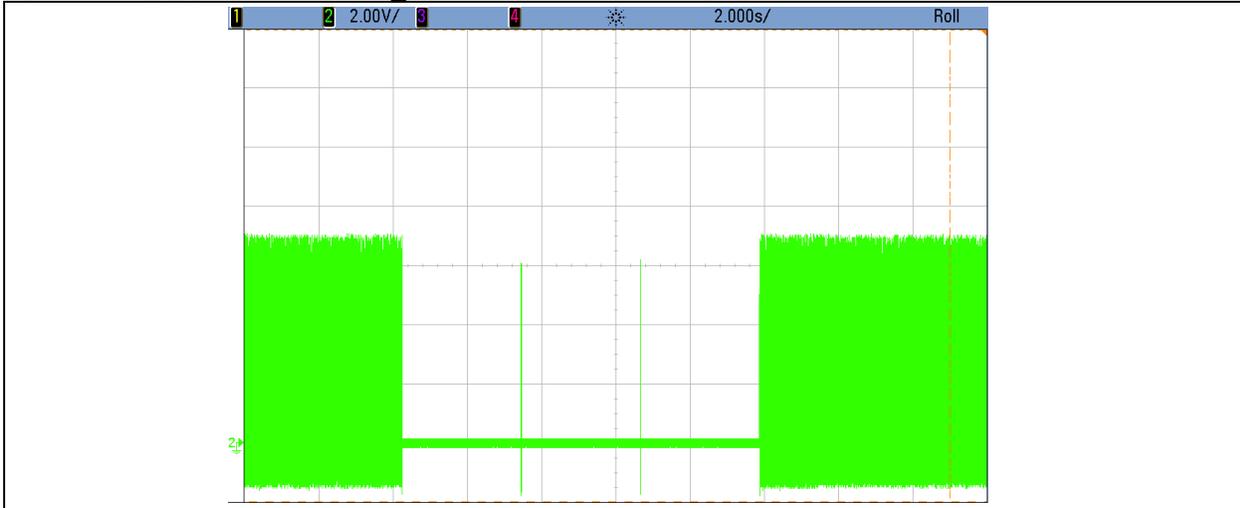


图 89: 有限短路期间的 COG\_OUT 曲线 (无限次重试选项激活)



## 轻载或开路操作

如前所述，电路设计为当输出端不吸取电源时，或者当存在开路条件时，输出端依然保持 12V 电平。图 90 显示了当 SMPS 输入为 90V 时的开关控制信号或 COG 输出，此时无负载（开路）；可以看到，占空比为可能的最低限值，且跳过一些脉冲以便保持输出稳定。

出现这种情况是因为在开路条件中，系统采用电压模式控制而非电流模式控制，但只要负载开始吸取电能，电流模式就会再次开始工作。图 91 描述了无负载的相同电路，但这次输入电压为 210V，且跳过了更多的脉冲，确保稳定的 12V 输出。

图 90: 90V 和开路条件下的 COG\_OUT 信号

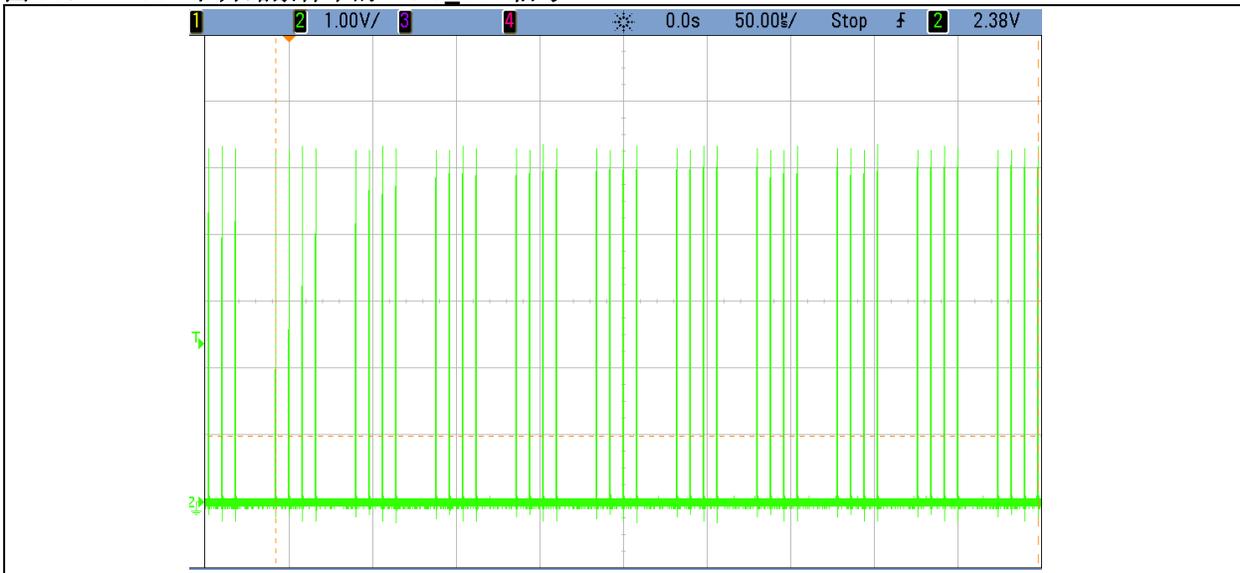


图 91: 210V 和开路条件下的 COG\_out 信号



## 温度捕捉

在满载条件下测量不同输入电平时的电路板温度，如图 92 所示（90 VAC 输入电压），以及如图 93 所示（265 VAC 输入电压）。

在图 92 中，突出显示 NTC: 60°C、电桥: 42°C、检测电阻: 57°C、MOSFET: 50°C 以及输出二极管: 70°C。

这些结果表明，如果降低电阻值，则 NTC 和检测电阻不需要冷却系统，但如果电路板要在 75 °C 以上的环境温度下工作，那么 MOSFET 和输出二极管就需要使用冷却系统。

图 92: 电路板温度测量 (VIN: 90 VAC ; POUT: 21W)

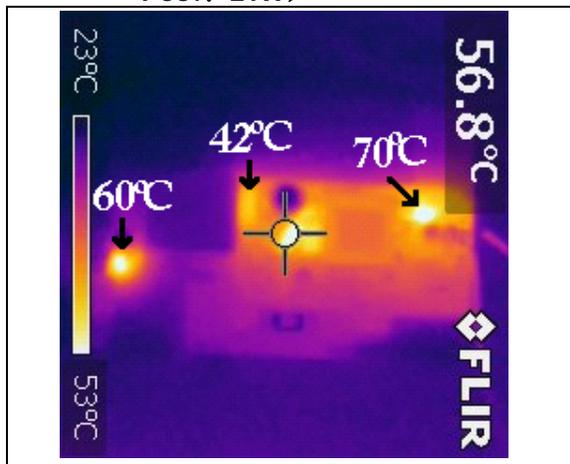
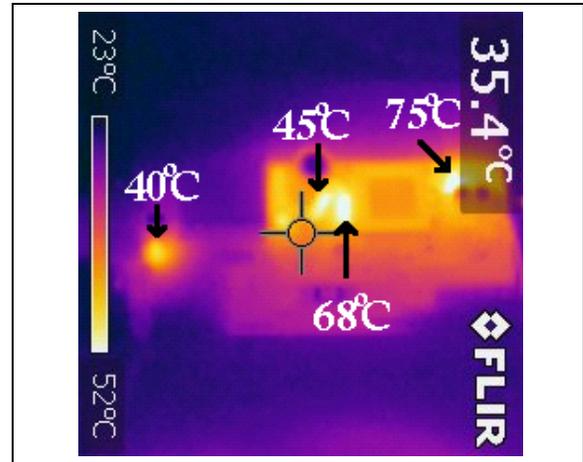


图 93: 电路板温度测量 (VIN: 265 VAC ; POUT: 21W)



## 效率计算

图 94: 效率图

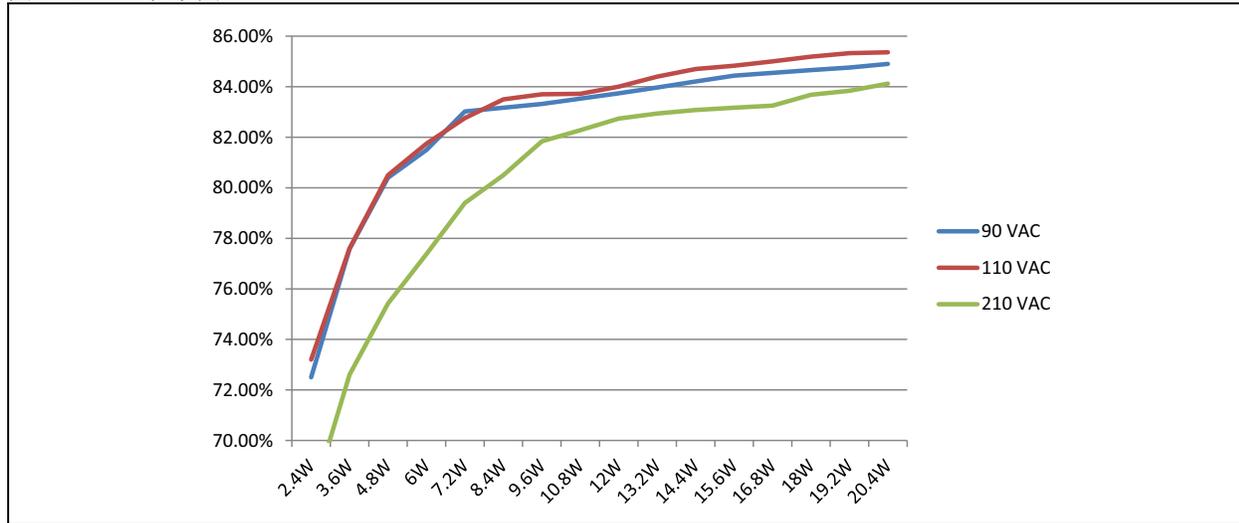


图 94 描述了系统在不同输入条件下的效率测量。

## 结论

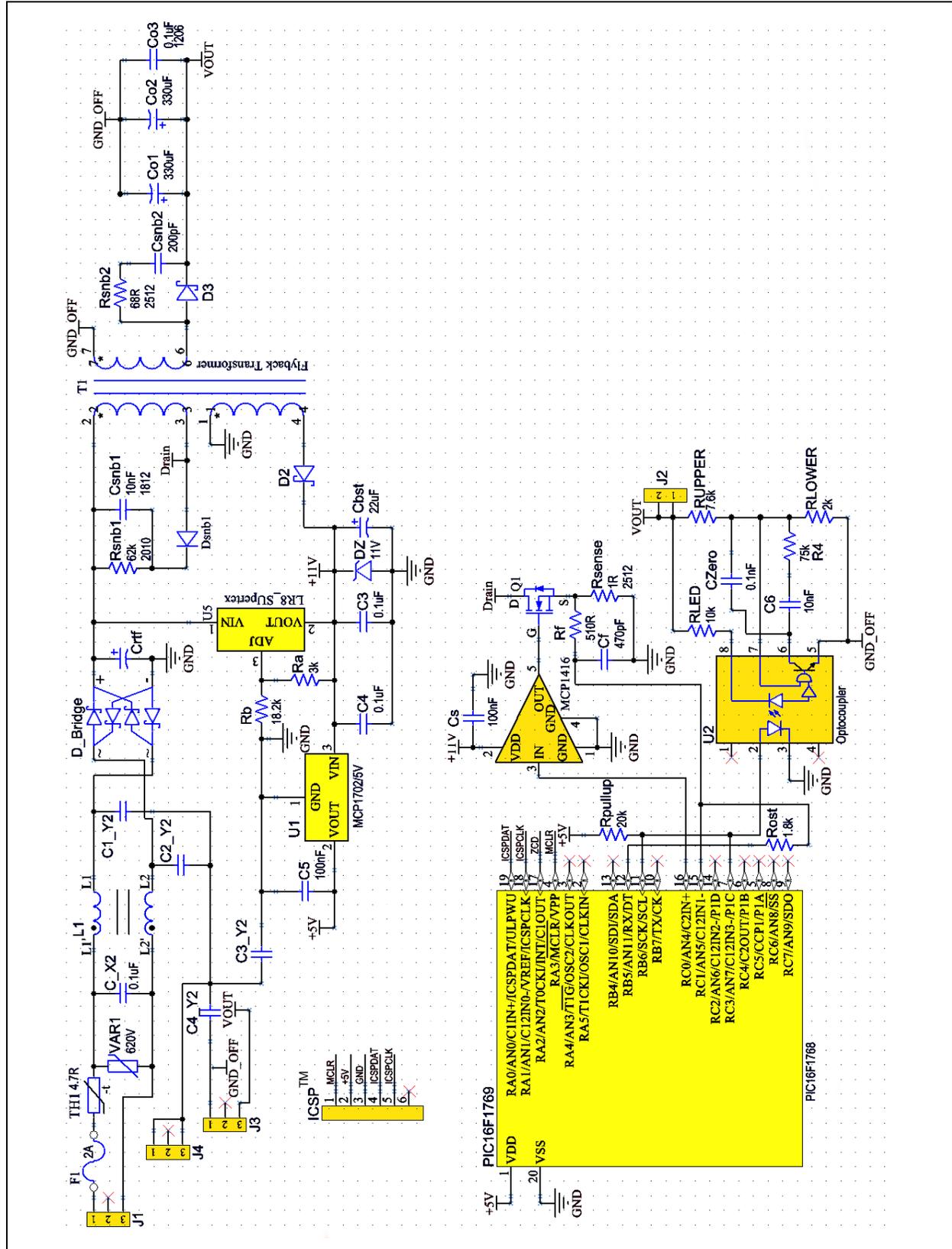
本应用笔记提供了使用 PIC16F1769 作为逻辑控制器实现 20W 反激式 SMPS 的详细信息。本文详细解释了此类项目从启动到实现的方法，读者可以重现这些步骤，并根据自己的需要修改规格。本文目标读者是熟悉 SMPS 设计但不了解如何使用 CIP 或 MCU 让设计适应更智能应用的人员，以及不熟悉 SMPS 设计但有意向采用即用型元件来实现这类设计的人员。本文还提供了一些出于散热考虑以及 PCB 设计考虑、在实现物理设计中有用的提示和技巧，并讨论了返回路径问题，让读者实现更易通过初试测试且更鲁棒的设计，同时可让设计人员识别出导致一些应用故障的问题。

## 参考文献

1. [https://en.wikipedia.org/wiki/AC\\_power\\_plugs\\_and\\_sockets](https://en.wikipedia.org/wiki/AC_power_plugs_and_sockets)
2. [www.ridleyengineering.com](http://www.ridleyengineering.com)
3. “Six Common Reasons for POWER Supply Instability” 作者 Dr. Ray Ridley. Switching Power Magazine 2006。
4. [https://www.omicon-lab.com/fileadmin/assets/application\\_notes/App\\_Note\\_DC\\_DC\\_Stability\\_V2.pdf](https://www.omicon-lab.com/fileadmin/assets/application_notes/App_Note_DC_DC_Stability_V2.pdf).
5. <http://ww1.microchip.com/downloads/en/DeviceDoc/20005399A.pdf>.
6. Tim Williams, “EMC for Product Designers”, 第三版, Vennes, 2007
7. [www.microchip.com/peripherals/coreindependent](http://www.microchip.com/peripherals/coreindependent).
8. <http://ww1.microchip.com/downloads/en/DeviceDoc/40001775B.pdf>
9. TB3119, Complementary Output Generator Technical Brief (DS90003119)
10. TB3130, Peripheral Pin Select in 8-Bit Microcontrollers Technical Brief (DS90003130)
11. AN799, Matching MOSFET Drivers to MOSFETs (DS00799)
12. “Design and Application Guide for High-Speed MOSFET Gate Drive Circuits”, Lazslo Balogh, Texas Instruments
13. Soft-Start Controller For Switching Power Supplies (DS91081)
14. “Ten Essential Skills for Electrical Engineers” 作者 Barry L. DORR

## 附录 A：原理图

图 A-1： 构建 SMPS 演示的原理图



# AN2122

---

注:

---

请注意以下有关 Microchip 器件代码保护功能的要点:

- Microchip 的产品均达到 Microchip 数据手册中所述的技术指标。
- Microchip 确信: 在正常使用的情况下, Microchip 系列产品是当今市场上同类产品中最安全的产品之一。
- 目前, 仍存在着恶意、甚至是非法破坏代码保护功能的行为。就我们所知, 所有这些行为都不是以 Microchip 数据手册中规定的操作规范来使用 Microchip 产品的。这样做的人极可能侵犯了知识产权。
- Microchip 愿与那些注重代码完整性的客户合作。
- Microchip 或任何其他半导体厂商均无法保证其代码的安全性。代码保护并不意味着我们保证产品是“牢不可破”的。

代码保护功能处于持续发展中。Microchip 承诺将不断改进产品的代码保护功能。任何试图破坏 Microchip 代码保护功能的行为均可视为违反了《数字器件千年版权法案 (Digital Millennium Copyright Act)》。如果这种行为导致他人在未经授权的情况下, 能访问您的软件或其他受版权保护的成果, 您有权依据该法案提起诉讼, 从而制止这种行为。

---

提供本文档的中文版本仅为了便于理解。请勿忽视文档中包含的英文部分, 因为其中提供了有关 Microchip 产品性能和使用情况的有用信息。Microchip Technology Inc. 及其分公司和相关公司、各级主管与员工及事务代理机构对译文中可能存在的任何差错不承担任何责任。建议参考 Microchip Technology Inc. 的英文原版文档。

本出版物中所述的器件应用信息及其他类似内容仅为您提供便利, 它们可能由更新之信息所替代。确保应用符合技术规范, 是您自身应负的责任。Microchip 对这些信息不作任何明示或暗示、书面或口头、法定或其他形式的声明或担保, 包括但不限于针对其使用情况、质量、性能、适用性或特定用途的适用性的声明或担保。Microchip 对因这些信息及使用这些信息而引起的后果不承担任何责任。如果将 Microchip 器件用于生命维持和 / 或生命安全应用, 一切风险由买方自负。买方同意在由此引发任何一切伤害、索赔、诉讼或费用时, 会维护和保障 Microchip 免于承担法律责任, 并加以赔偿。除非另外声明, 在 Microchip 知识产权保护下, 不得暗或以其他方式转让任何许可证。

Microchip 位于美国亚利桑那州 Chandler 和 Tempe 与位于俄勒冈州 Gresham 的全球总部、设计和晶圆生产厂及位于美国加利福尼亚州和印度的设计中心均通过了 ISO/TS-16949:2009 认证。Microchip 的 PIC® MCU 与 dsPIC® DSC、KEELOQ® 跳码器件、串行 EEPROM、单片机外设、非易失性存储器及模拟产品严格遵守公司的质量体系流程。此外, Microchip 在开发系统的设计和生产方面的质量体系也已通过了 ISO 9001:2000 认证。

**QUALITY MANAGEMENT SYSTEM**  
**CERTIFIED BY DNV**  
**== ISO/TS 16949 ==**

## 商标

Microchip 的名称和徽标组合、Microchip 徽标、AnyRate、dsPIC、FlashFlex、flexPWR、Heldo、JukeBlox、KeeLoq、KeeLoq 徽标、Kleer、LANCheck、LINK MD、MediaLB、MOST、MOST 徽标、MPLAB、OptoLyzer、PIC、PICSTART、PIC32 徽标、RightTouch、SpyNIC、SST、SST 徽标、SuperFlash 及 UNI/O 均为 Microchip Technology Inc. 在美国和其他国家或地区的注册商标。

ClockWorks、The Embedded Control Solutions Company、ETHERSYNCH、Hyper Speed Control、HyperLight Load、IntelliMOS、mTouch、Precision Edge 和 QUIET-WIRE 均为 Microchip Technology Inc. 在美国的注册商标。

Analog-for-the-Digital Age、Any Capacitor、AnyIn、AnyOut、BodyCom、chipKIT、chipKIT 徽标、CodeGuard、dsPICDEM、dsPICDEM.net、Dynamic Average Matching、DAM、ECAN、EtherGREEN、In-Circuit Serial Programming、ICSP、Inter-Chip Connectivity、JitterBlocker、KleerNet、KleerNet 徽标、MiWi、motorBench、MPASM、MPF、MPLAB Certified 徽标、MPLIB、MPLINK、MultiTRAK、NetDetach、Omniscient Code Generation、PICDEM、PICDEM.net、PICkit、PICtail、PureSilicon、RightTouch 徽标、REAL ICE、Ripple Blocker、Serial Quad I/O、SQI、SuperSwitcher、SuperSwitcher II、Total Endurance、TSHARC、USBCheck、VariSense、ViewSpan、WiperLock、Wireless DNA 和 ZENA 均为 Microchip Technology Inc. 在美国和其他国家或地区的商标。

SQTP 为 Microchip Technology Inc. 在美国的服务标记。

Silicon Storage Technology 为 Microchip Technology Inc. 在除美国外的国家或地区的注册商标。

GestIC 为 Microchip Technology Inc. 的子公司 Microchip Technology Germany II GmbH & Co. & KG 在除美国外的国家或地区的注册商标。

在此提及的所有其他商标均为各持有公司所有。

© 2016, Microchip Technology Inc. 版权所有。

ISBN: 978-1-5224-0741-6



# MICROCHIP

## 全球销售及服务中心

### 美洲

公司总部 **Corporate Office**  
2355 West Chandler Blvd.  
Chandler, AZ 85224-6199  
Tel: 1-480-792-7200  
Fax: 1-480-792-7277

技术支持:  
<http://www.microchip.com/support>

网址: [www.microchip.com](http://www.microchip.com)

**亚特兰大 Atlanta**  
Duluth, GA  
Tel: 1-678-957-9614  
Fax: 1-678-957-1455

**奥斯汀 Austin, TX**  
Tel: 1-512-257-3370

**波士顿 Boston**  
Westborough, MA  
Tel: 1-774-760-0087  
Fax: 1-774-760-0088

**芝加哥 Chicago**  
Itasca, IL  
Tel: 1-630-285-0071  
Fax: 1-630-285-0075

**克里夫兰 Cleveland**  
Independence, OH  
Tel: 1-216-447-0464  
Fax: 1-216-447-0643

**达拉斯 Dallas**  
Addison, TX  
Tel: 1-972-818-7423  
Fax: 1-972-818-2924

**底特律 Detroit**  
Novi, MI  
Tel: 1-248-848-4000

**休斯敦 Houston, TX**  
Tel: 1-281-894-5983

**印第安纳波利斯 Indianapolis**  
Noblesville, IN  
Tel: 1-317-773-8323  
Fax: 1-317-773-5453

**洛杉矶 Los Angeles**  
Mission Viejo, CA  
Tel: 1-949-462-9523  
Fax: 1-949-462-9608

**纽约 New York, NY**  
Tel: 1-631-435-6000

**圣何塞 San Jose, CA**  
Tel: 1-408-735-9110

**加拿大多伦多 Toronto**  
Tel: 905-695-1980  
Fax: 905-695-2078

### 亚太地区

亚太总部 **Asia Pacific Office**  
Suites 3707-14, 37th Floor  
Tower 6, The Gateway  
Harbour City, Kowloon  
Hong Kong  
Tel: 852-2943-5100

Fax: 852-2401-3431

**中国 - 北京**  
Tel: 86-10-8569-7000  
Fax: 86-10-8528-2104

**中国 - 成都**  
Tel: 86-28-8665-5511  
Fax: 86-28-8665-7889

**中国 - 重庆**  
Tel: 86-23-8980-9588  
Fax: 86-23-8980-9500

**中国 - 东莞**  
Tel: 86-769-8702-9880  
**中国 - 广州**  
Tel: 86-20-8755-8029

**中国 - 杭州**  
Tel: 86-571-8792-8115  
Fax: 86-571-8792-8116

**中国 - 南京**  
Tel: 86-25-8473-2460  
Fax: 86-25-8473-2470

**中国 - 青岛**  
Tel: 86-532-8502-7355  
Fax: 86-532-8502-7205

**中国 - 上海**  
Tel: 86-21-5407-5533  
Fax: 86-21-5407-5066

**中国 - 沈阳**  
Tel: 86-24-2334-2829  
Fax: 86-24-2334-2393

**中国 - 深圳**  
Tel: 86-755-8864-2200  
Fax: 86-755-8203-1760

**中国 - 武汉**  
Tel: 86-27-5980-5300  
Fax: 86-27-5980-5118

**中国 - 西安**  
Tel: 86-29-8833-7252  
Fax: 86-29-8833-7256

**中国 - 厦门**  
Tel: 86-592-238-8138  
Fax: 86-592-238-8130

**中国 - 香港特别行政区**  
Tel: 852-2943-5100  
Fax: 852-2401-3431

### 亚太地区

**中国 - 珠海**  
Tel: 86-756-321-0040  
Fax: 86-756-321-0049

**台湾地区 - 高雄**  
Tel: 886-7-213-7828

**台湾地区 - 台北**  
Tel: 886-2-2508-8600  
Fax: 886-2-2508-0102

**台湾地区 - 新竹**  
Tel: 886-3-5778-366  
Fax: 886-3-5770-955

**澳大利亚 Australia - Sydney**  
Tel: 61-2-9868-6733  
Fax: 61-2-9868-6755

**印度 India - Bangalore**  
Tel: 91-80-3090-4444  
Fax: 91-80-3090-4123

**印度 India - New Delhi**  
Tel: 91-11-4160-8631  
Fax: 91-11-4160-8632

**印度 India - Pune**  
Tel: 91-20-3019-1500

**日本 Japan - Osaka**  
Tel: 81-6-6152-7160  
Fax: 81-6-6152-9310

**日本 Japan - Tokyo**  
Tel: 81-3-6880-3770  
Fax: 81-3-6880-3771

**韩国 Korea - Daegu**  
Tel: 82-53-744-4301  
Fax: 82-53-744-4302

**韩国 Korea - Seoul**  
Tel: 82-2-554-7200  
Fax: 82-2-558-5932 或  
82-2-558-5934

**马来西亚 Malaysia - Kuala Lumpur**  
Tel: 60-3-6201-9857  
Fax: 60-3-6201-9859

**马来西亚 Malaysia - Penang**  
Tel: 60-4-227-8870  
Fax: 60-4-227-4068

**菲律宾 Philippines - Manila**  
Tel: 63-2-634-9065  
Fax: 63-2-634-9069

**新加坡 Singapore**  
Tel: 65-6334-8870  
Fax: 65-6334-8850

**泰国 Thailand - Bangkok**  
Tel: 66-2-694-1351  
Fax: 66-2-694-1350

### 欧洲

**奥地利 Austria - Wels**  
Tel: 43-7242-2244-39  
Fax: 43-7242-2244-393

**丹麦 Denmark-Copenhagen**  
Tel: 45-4450-2828  
Fax: 45-4485-2829

**法国 France - Paris**  
Tel: 33-1-69-53-63-20  
Fax: 33-1-69-30-90-79

**德国 Germany - Dusseldorf**  
Tel: 49-2129-3766400

**德国 Germany - Karlsruhe**  
Tel: 49-721-625370

**德国 Germany - Munich**  
Tel: 49-89-627-144-0  
Fax: 49-89-627-144-44

**意大利 Italy - Milan**  
Tel: 39-0331-742611  
Fax: 39-0331-466781

**意大利 Italy - Venice**  
Tel: 39-049-7625286

**荷兰 Netherlands - Druen**  
Tel: 31-416-690399  
Fax: 31-416-690340

**波兰 Poland - Warsaw**  
Tel: 48-22-3325737

**西班牙 Spain - Madrid**  
Tel: 34-91-708-08-90  
Fax: 34-91-708-08-91

**瑞典 Sweden - Stockholm**  
Tel: 46-8-5090-4654

**英国 UK - Wokingham**  
Tel: 44-118-921-5800  
Fax: 44-118-921-5820

06/23/16