



更多关于 ADI 公司的 DSP、处理器以及开发工具的技术资料，

请访问网站：<http://www.analog.com/ee-note> 和 <http://www.analog.com/processor>

如需技术支持，请发邮件至 processor.support@analog.com 或 processor.tools.support@analog.com

采用外部开关电源为Blackfin®处理器供电

Tony Seliverstov 撰稿

Rev 1 – May 14, 2008

引言

Blackfin®系列嵌入式处理器包含一个可选的内部可编程脉宽调制(PWM)稳压器。结合一组外部元件，PWM控制器能提供可调整的内部电源电压，为处理器内核和片上存储器供电。

本文描述了如何使用外部稳压器，并结合内部电压控制器，以实现：

- 提高动态性能
- 提高效率
- 提高稳定性
- 降低所需PCB面积
- 降低所需外部元件的等级

本文还为设计这样的稳压器提供指导，并给出由此方法设计的原型电路的测试结果。此外，还介绍了当Blackfin处理器转入功耗极低的休眠状态时，使用片上稳压器控制外部稳压器的方法。

将Blackfin处理器连接到外部降压稳压器

内部稳压器的结构基于一个非常简单的电压控制器，没有限流功能或同步整流功能，也没有软启动功能。实现稳压器设计推荐的外部电路如图1所示，该电路包括一个功率场效应管(Q1)，一个二极管(D1)，一个电感(L1)，和几个电容(C1-C5)。关于该电路的元件选择，稳压器设计技术以及稳压器相关特性(如效率)的计算，请参见*ADSP-BF533 Blackfin处理器的开关稳压器设计考虑(EE-328)* [1]。

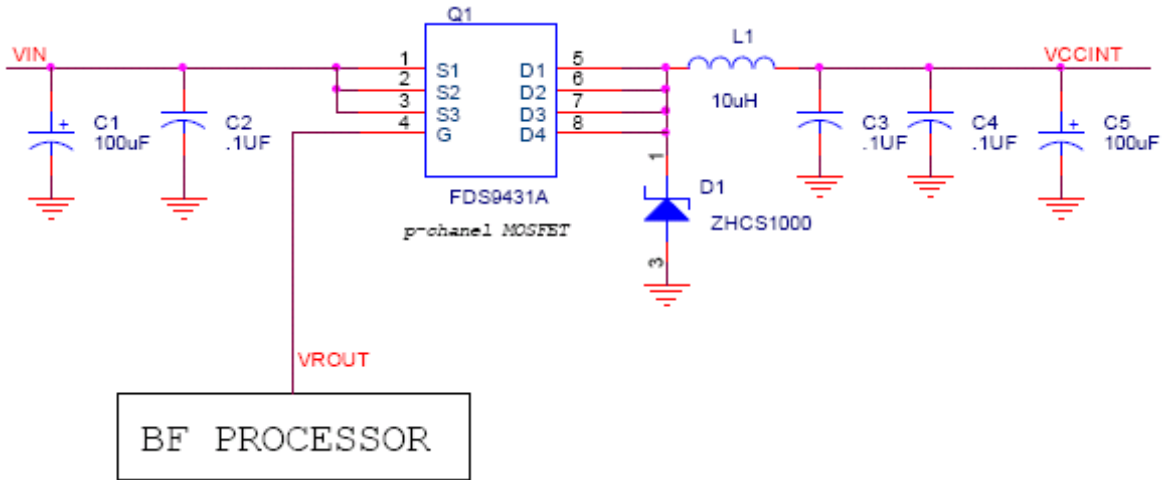


图1. 推荐的稳压器电路设计

结合图1所示的设计，目标是要与外部可调整的降压转换器接口，如图2。

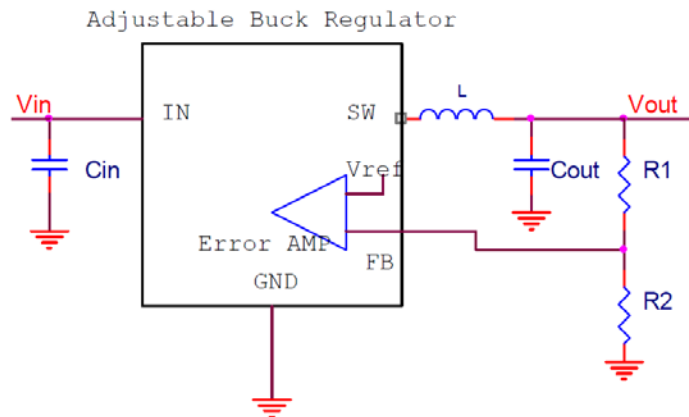


图2. 外部可调的降压稳压器

稳压器的输出电压 (V_{out}) 取决于连接到反馈引脚 (FB) 上的R1和R2之间的分压，如等式1所示：

$$V_{out} = V_{ref} * (1 + R1 / R2)$$

等式1. 稳压器输出电压

等式1中， V_{ref} 是稳压器的内部电压参考。

$R1/R2$ 间的分压还可以通过一个额外的电阻（ $R3$ ）和来自片上稳压器（ V_{ctrl} ）的额外电压源进行修正配置，如图3所示：

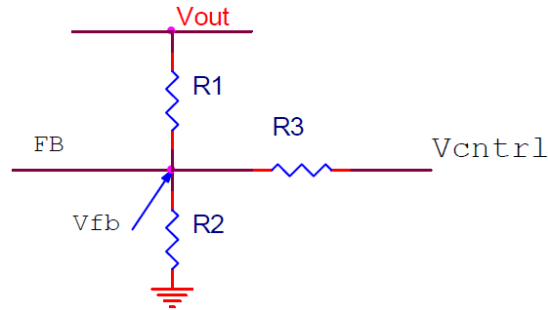


图3. 修正的分压器电路

降压稳压器是一个闭环反馈系统，基于这一事实，可假定FB上的电压（ V_{fb} ）等于内部参考电压 V_{ref} 。

由于 $V_{fb} = V_{ref}$ ，考虑到第二级分压电路，对等式1进行修改，则可计算出 V_{out} ，如等式2：

$$V_{out} = V_{ref} * (1 + R1/R2 + R1/R3) - V_{ctrl} * (R1/R3)$$

等式2. 改进的稳压器输出电压

如等式2所示， V_{out} 是降压稳压器的内部参考电压（ V_{ref} ），附加外部电压（ V_{ctrl} ），以及连接到稳压器反馈引脚（FB）的电阻 $R1$ 、 $R2$ 和 $R3$ 的比值的函数。如果Blackfin处理器的 VR_{out} 引脚通过一个低通滤波器接到电阻 $R3$ ，就可以利用Blackfin处理器的电压控制器作为附加的反馈环路的一部分，形成内部稳压器。

Blackfin处理器的 VR_{out} 引脚上的电压是PWM电压，占空比为 $D^{[1]}$ ，将其通过低通滤波器后，产生的DC电压（ V_{ctrl} ）可表示如下：

$$V_{ctrl} = D * V_{in}$$

等式3. 片上调节器产生的电压

等式3中， V_{in} 是Blackfin处理器的I/O引脚上的直流供电电压。

外部元件的选择

既然片上稳压器的外部补偿电路与外部降压稳压器电路之间的连接已经确定，下一步就是要确定所有参数和元件的值，以提供可靠的稳压器操作。

已知值

一些元件和参数的值是已知的， V_{out} 可以从处理器数据手册中的 V_{DDINT} 容许的范围中得到。例如，500MHz ADSP-BF534 Blackfin处理器^[2]就确定了该电压处于 $V_{out(min)} = 0.8\text{ V}$ 到 $V_{out(max)} = 1.32\text{ V}$ 之间，默认的供电电压为1.2V。需要注意的是，在综合考虑稳压器的特定误差容限后，根据片上稳压器的可编程数值，该电压范围就是0.85V到1.2V之间。

V_{in} 也可以由处理器数据手册^[2]中的 V_{DDEXT} 规范获得，同样应用上例中的ADSP-BF534 Blackfin处理器， $V_{in(nom)} = 3.3\text{ V}$ ，该电压规定的范围为 $V_{in(min)} = 2.7\text{ V}$ 到 $V_{in(max)} = 3.6\text{ V}$ 。

V_{ref} 可在0.6V到1.2V间变化，这取决于制造商对稳压器的技术规范，R1和R2的值也常常由降压稳压器的制造商指定。

要为Blackfin处理器的片上控制器提供一个指定的动态范围界限，D必须在0.2—0.7范围内^[1]。利用等式3， V_{ctrl} 的范围可以确定为：

$$V_{ctrl(min)} = D_{min} * V_{in(min)} = 0.54\text{ V}$$

$$V_{ctrl(max)} = D_{max} * V_{in(max)} = 2.52\text{ V}$$

未知值

R3和低通滤波器元件的参数值可以由前面说明的已知值计算得出。

由于不同的稳压器制造商所推荐的R1和R2的值存在较大差异，必须改用R1/R2, R1/R3 和 R1/R2的比值进行计算。

如果设R2=R3，那么R1/R2和R1/R3的比值就相等，这样等式2中，核电压的最大值 ($V_{out(max)}$) 就可以改写为：

$$V_{out(max)} = V_{ref} * (1 + 2R1/R2) - V_{ctrl(min)} * (R1/R2)$$

等式4. 稳压器输出最大电压

如果 $V_{ref} = 0.8\text{ V}$ ，R1/R2之比就可以通过解等式4得出：

$$1.2 = 0.8 * (1 + 2 * R1/R2) - 0.54 * R1/R2$$

这样就得出了 $V_{ref} = 0.8\text{ V}$ 时的 $R1/R2 = 0.4$ 。



该过程可用于任何 V_{ref} 值的计算。例如，如果 V_{ref} 为0.6V，最佳的R1/R2比值为0.9。类似的，如果 V_{ref} 为1.0V，最佳的R1/R2比值则为0.43。

当R1/R2=0.4，且 V_{ref} =0.8V时，根据等式3确定的PWM控制器的占空比（D），可由等式4解出 V_{ctrl} ，即：

$$V_{out} = V_{ref} * (1 + 2 * R1/R2) - (D * V_{in}) * (R1/R2)$$

等式5. 改进的调节器输出电压

回溯到 V_{in} 的范围为2.7V到3.6V，当其等于标称值3.3V时，针对所需不同的 V_{out} 电平，用等式5和给定的R1/R2=0.4， V_{ref} =0.8，表1说明了对占空比D的要求。

	V_{out} (V)				
	1.20	1.10	1.00	0.90	0.80
D ($V_{in(min)}$)	0.22	0.31	0.41	0.50	0.67
D ($V_{in(nom)}$)	0.18	0.26	0.33	0.40	0.54
D ($V_{in(max)}$)	0.17	0.24	0.30	0.37	0.50

表1. 占空比要求

如表1所示，所有的D值都在初始假定的范围之内。而且，根据表1中的数据，利用等式3，可计算出 V_{ctrl} 的值如下表所示：

参数	V_{out} (V)				
	1.20	1.10	1.00	0.90	0.80
V_{ctrl} (V)	0.60	0.85	1.10	1.32	1.80

表2. 电压 V_{Rout}

V_{Rout} PWM信号在用作 V_{ctrl} 之前，必须先进行低通滤波处理。实现低通滤波功能的最好方法就是将R3分为两个电阻，R3a和R3b，并将一个滤波电容C3接地，如图4所示：

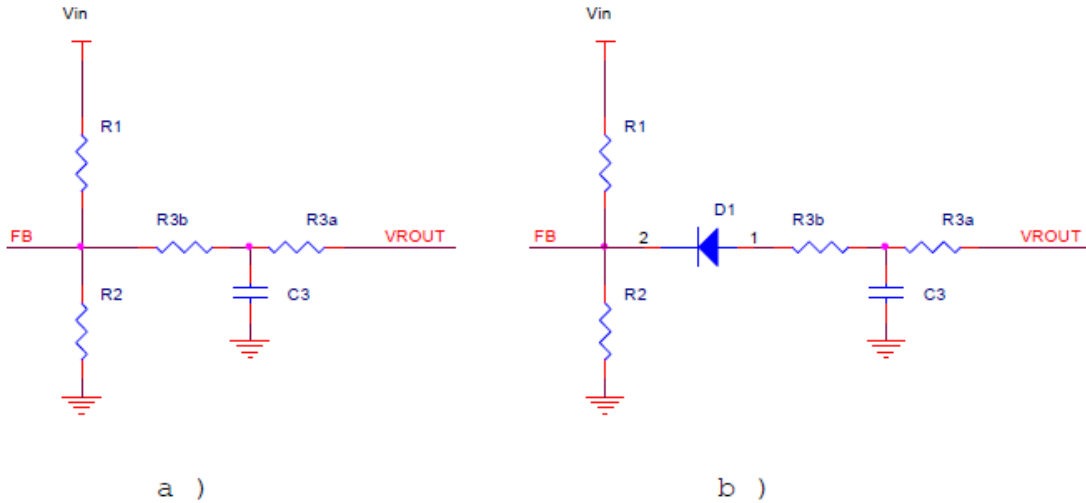


图4. 低通滤波器推荐

C3电容值可以根据低通滤波器的截止频率公式进行选择：

$$f_c = \frac{1}{2\pi R_3 C_3}$$

等式6. 低通滤波器截止频率

要对1MHz PWM $V_{R_{out}}$ 信号进行有效滤波（且不减小外部调节器带宽），截止频率必须选择在100kHz左右。图4b中的二极管D1充当一个 $V_{R_{out}}$ 引脚阻抗的去耦元件，并阻止稳压器附加偏压到反馈输入端。二极管的正向导通电压（ V_{df} ）应足够小，从而无需大幅度提高所需 V_{ctrl} 信号的值。松下公司的肖特基势垒二极管MA27D29的 V_{df} 为0.25V，该值足够小，可用在本例中。如采用其他二极管，在计算R1/R2时还需要在 $V_{ctrl(\min)}$ 上加上 V_{df} 。

实际实现和测试结果

由于Blackfin处理器的电压控制的附加反馈环路可能引起电源的不稳定，因此，通过外部稳压器的PCB布局 and 误差运算放大器的超前/滞后补偿是实现处理器核电压供电稳定的最关键因素。

在PCB布局设计过程中，设计者应遵循稳压器制造商所推荐的方法。大多数稳压器说明中都给出了推荐的PCB布局，设计者应尽可能根据推荐的布局设计其PCB。

配置误差运算放大器补偿元件的值，也可利用所选稳压器制造商给出的参数。通常，遵循这些推荐值会保证稳压器的稳定运行。如果稳压器使用补偿元件的推荐值还不稳定，可以尝试通过降低元件电阻值和适当提高元件电容值的方法使补偿更“强烈”。

利用外部稳压器成功实现了Blackfin处理器的内部稳压器。Linear Technology 公司的LTC3406降压稳压器在ADSP-BF537和ADSP-BF533 Blackfin处理器上进行了测试。LTC3406不需要任何外部补偿。

Linear Technology 公司的 LTC3411在双核ADSP-BF561 Blackfin处理器上得到了验证。为使该系统可靠地工作需要一定的补偿。具体来说，需要附加的外部电阻 ($R_c=1.3\text{k}\Omega$) 和电容 ($C_c=10,000\text{ pF}$)。

最后，针对ADSP-BF537 Blackfin处理器，验证了ADI公司的ADP3051 降压开关稳压器。同样，为了确保可靠性，需要补偿元件 ($R_c=6.2\text{ k}\Omega$, $C_c=3,900\text{ pF}$)。

使用ADP3051稳压器的处理器内核电压供电原理图如图5。U7中的与非门，电阻R194和R219，电容C91和C92，以及二极管D9形成的电路实现内核供电电压的“休眠唤醒”功能。U7中的稳压器引脚7为关断信号 (/SHDN)。/SHDN在器件正常操作时高电平，而在处理器处于休眠状态时则为低电平。

当使用Blackfin处理器的片上稳压器时，该电路的运行基于两个假定。这两个假定源于 VR_{out} 引脚的工作方式。第一，在正常操作模式下， VR_{out} 信号总是一个PWM信号。第二，在休眠状态下， VR_{out} 驱动为高电平。

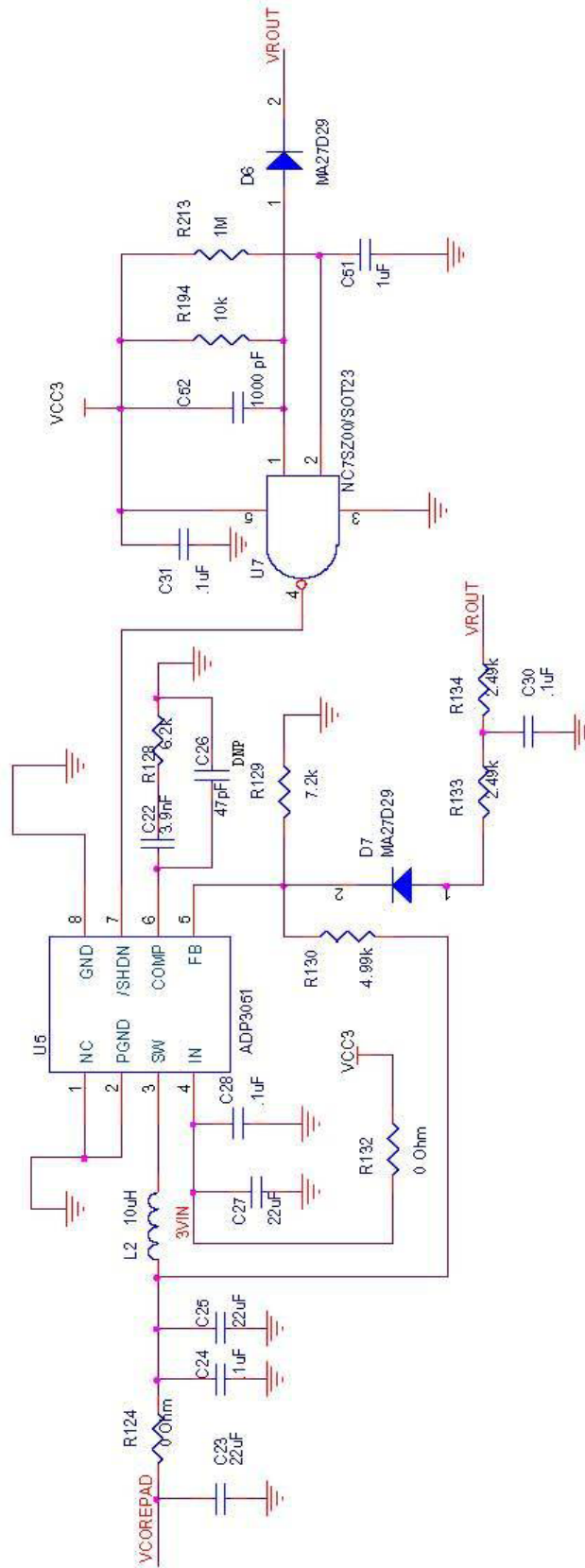


图5. 处理器核电压供电原理图

“正常”操作模式和休眠状态之间转换的时序图如图6所示。

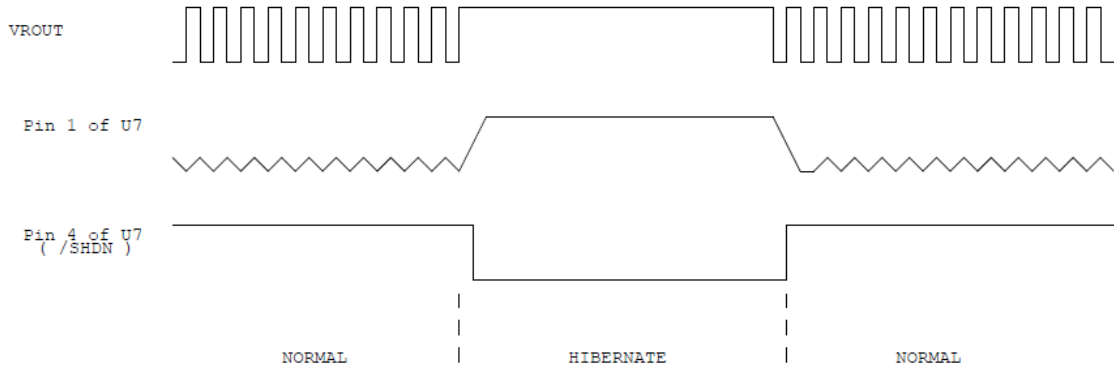


图6. 正常操作模式和休眠状态间转换的时序图

还可以进一步分析该稳压器设计的效率，关于如何计算效率，详细信息见ADSP-BF533 Blackfin处理器的开关稳压器设计考虑 (EE-328)^[1]。表3记录了预置四个离散 V_{out} 电平时，在给定不同负载条件下推荐设计的效率等级。

条件 (负载, V_{out} 等级)	V_{in} (V)	V_{ddint} (V)	I_{in} (mA)	I_{ddint} (mA)	P_{in} (mW)	P_{ddint} (mW)	效率 (%)
低, 1.20V	3.3	1.255	23.2	54.2	76.56	68.02	88.8
低, 1.00V	3.3	1.049	16.0	41.1	52.80	43.11	81.6
低, 0.90V	3.3	0.940	12.8	35.8	42.24	33.65	79.7
低, 0.80V	3.3	0.890	11.7	32.6	38.61	34.47	89.3
中, 1.20V	3.3	1.260	43.7	1.3.2	144.2	130.0	90.2
中, 1.00V	3.3	1.055	29.0	78.9	95.70	83.24	87.0
中, 0.90V	3.3	0.943	22.9	68.5	75.57	64.59	85.4
中, 0.80V	3.3	0.897	22.4	65.5	73.92	58.75	79.5
高, 1.20V	3.3	1.278	76.3	181.7	251.8	232.2	92.2
高, 1.00V	3.3	1.067	51.4	142.5	169.6	152.1	89.6
高, 0.90V	3.3	0.951	41.7	124.0	125.1	118.0	95.1
高, 0.80V	3.3	0.901	36.3	115.3	119.8	103.9	86.7

表3. 不同负载和 V_{out} 等级的稳压器设计的效率等级

最后，捕获了一个示波器截图，说明从休眠状态转到全速运行模式时的电压响应。图7说明了内核电压 (V_{DDINT}) 和片上稳压器的 VR_{out} 引脚上的震荡输出之间的关系。

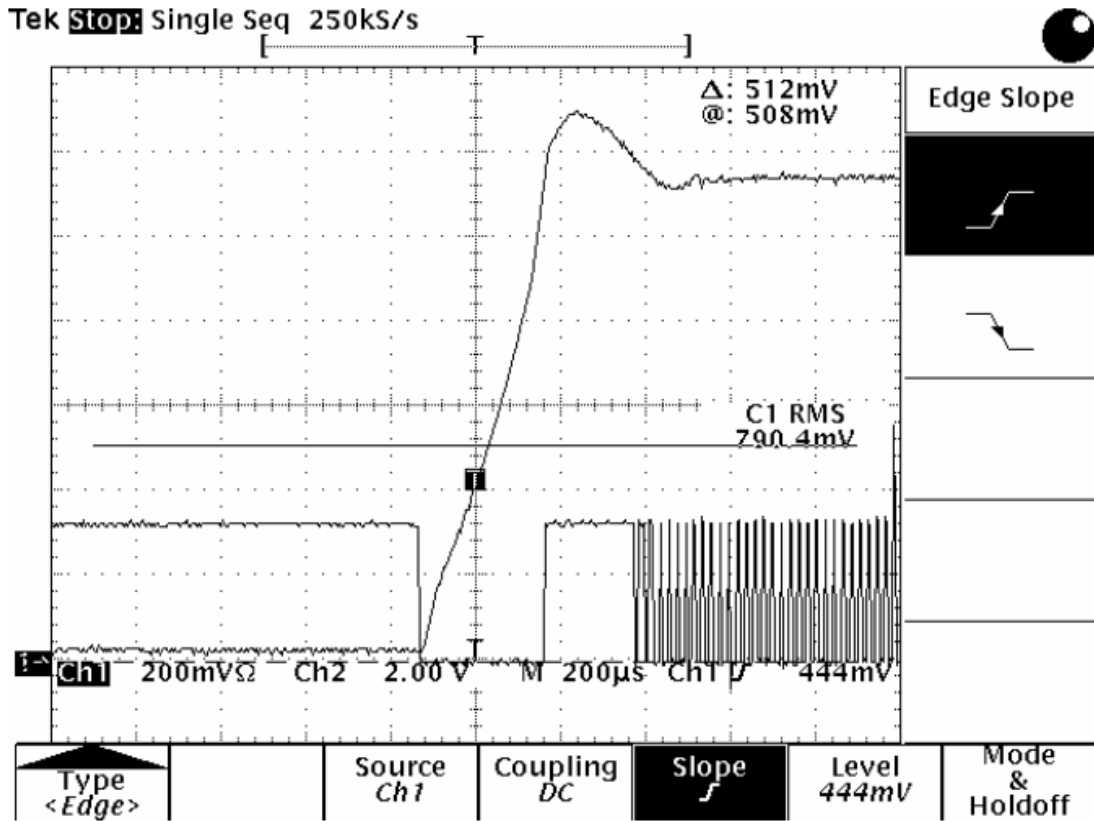


图7. 休眠状态转到完全运转操作模式时的示波器图

图7中，通道1为上面的，它是 V_{DDINT} 在200mV/单位刻度时的图示，而通道2为下面的波形，它是 V_{Rout} 信号为2.0V/单位刻度时的图示。

参考文献

- [1] *Switching Regulator Design Considerations for ADSP-BF533 Blackfin Processors (EE-328)*. Rev 1, February 2005. Analog Devices, Inc.
- [2] *ADSP-BF534/ADSP-BF536/ADSP-BF537 Blackfin Embedded Processor Data Sheet*. Rev F, May 2008. Analog Devices, Inc.

文档记录

Revision	Description
Rev 1 – May 14, 2008 by T. Seliverstov	Initial Release