

作者: **Aaron Schultz**

问:

为了稳定性, 必须在MOSFET栅极前面放一个100 Ω 电阻吗?

答:

简介

只要问任何经验丰富的电气工程师——如我们故事里的教授Gureux——在MOSFET栅极前要放什么, 你很可能听到“一个约100 Ω 的电阻。”虽然我们对这个问题的答案非常肯定, 但人们仍然会问为什么, 并且想知道具体的作用和电阻值。为了满足人们的这种好奇心, 我们接下来将通过一个例子探讨这些问题。年轻的应用工程师Neubean想通过实验证明, 为了获得稳定性, 是不是真的必须把一个100 Ω 的电阻放在MOSFET栅极前。拥有30年经验的应用工程师Gureux对他的实验进行了监督, 并全程提供专家指导。

高端电流检测简介

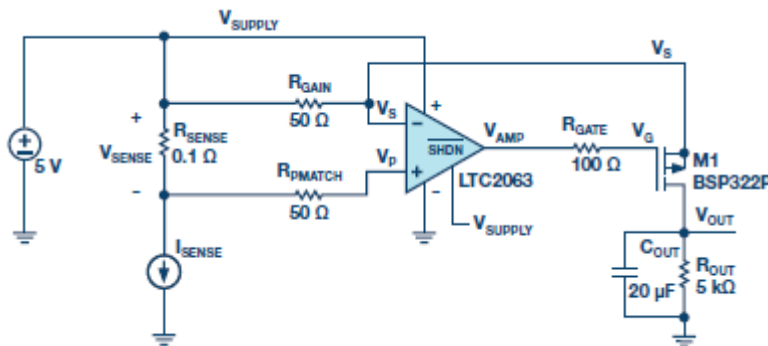


图1. 高端电流检测。

图1中的电路所示为一个典型的高端电流检测示例。负反馈试图在增益电阻 R_{GAIN} 上强制施加电压 V_{SENSE} 。通过 R_{GAIN} 的电流流过P沟道MOSFET (PMOS), 进入电阻 R_{OUT} , 该电阻形成一个以地为基准的输出电压。总增益为

$$V_{OUT} = I_{SENSE} \times R_{SENSE} \times \frac{R_{OUT}}{R_{GAIN}}$$

电阻 R_{OUT} 上的可选电容 C_{OUT} 的作用是对输出电压滤波。即使PMOS的漏极电流快速跟随检测到的电流, 输出电压也会展现出单极点指数轨迹。

原理图中的电阻 R_{GATE} 将放大器与PMOS栅极隔开。其值是多少? 经验丰富的Gureux可能会说: “当然是100 Ω!”

尝试多个 Ω 值

我们发现，我们的朋友Neubean，也是Gureux的学生，正在认真思考这个栅极电阻。Neubean在想，如果栅极和源极之间有足够的电容，或者栅极电阻足够大，则应该可以导致稳定性问题。一旦确定 R_{GATE} 和 C_{GATE} 相互会产生不利影响，则可以揭开100 Ω 或者任何栅极电阻值成为合理答案的原因。

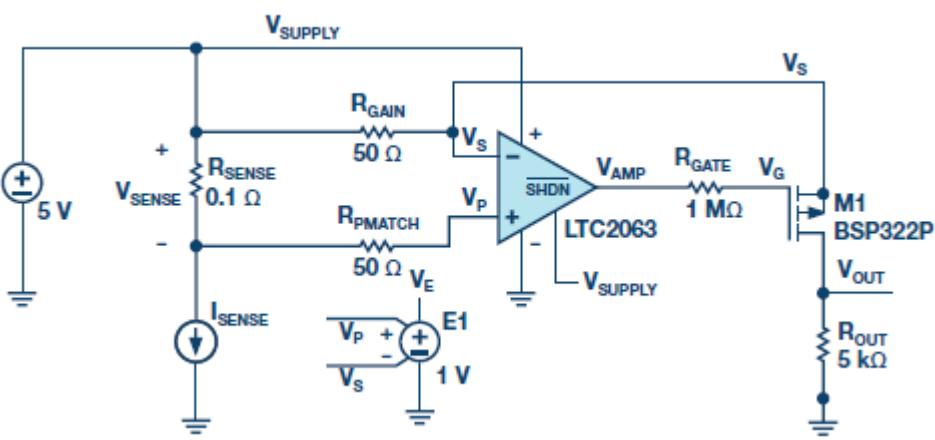


图2.高端电流检测仿真。

图2所示为用于凸显电路行为的LTspice仿真示例。Neubean通过仿真来展现稳定性问题，他认为，稳定性问题会随着 R_{GATE} 的增大而出现。毕竟，来自 R_{GATE} 和 C_{GATE} 的极点应该会蚕食与开环关联的相位裕量。然而，令Neubean感到惊奇的是，在时域响应中，所有 R_{GATE} 值都未出现任何问题。

结果发现，电路并不简单

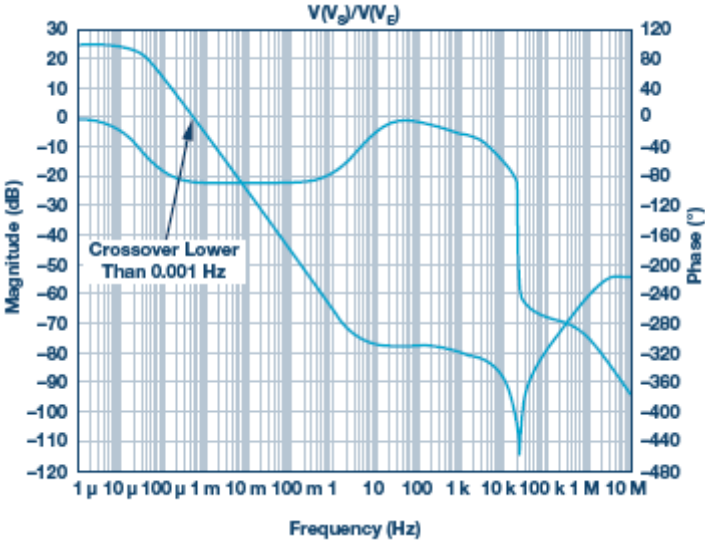


图3.从误差电压到源电压的频率响应。

在研究频率响应时，Neubean意识到，需要明确什么是开环响应。如果与单位负反馈结合，构成环路正向路径会从差值开始，结束于结果负输入端。Neubean然后模拟了 $V_S/(V_P - V_S)$ 或 V_S/V_E ，并将结果绘制成图。图3所示为该开环响应的频域图。在图3的波特图中，直流增益很小，并且交越时未发现相位裕量问题。事实上，从整体上看，这幅图显示非常怪异，因为交越频率小于0.001 Hz。

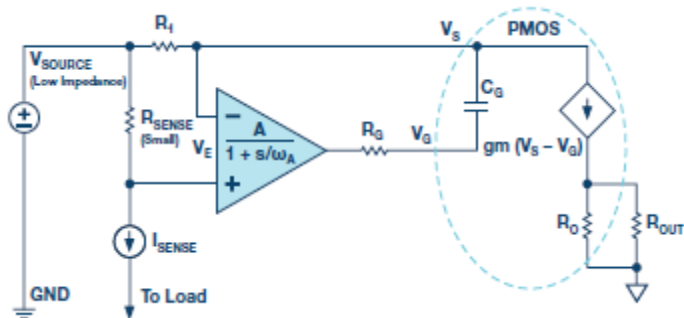


图4.高端检测电路功能框图。

将电路分解成控制系统的结果如图4所示。就像几乎所有电压反馈运算放大器一样，LTC2063具有高直流增益和单极点响应。该运算放大器放大误差信号，驱动PMOS栅极，使信号通过 $R_{GATE} - C_{GATE}$ 滤波器。 C_{GATE} 和PMOS源一起连接至运算放大器的 $-IN$ 输入端。 R_{GAIN} 从该节点连接至低阻抗源。即使在图4中，可能看起来 $R_{GATE} - C_{GATE}$ 滤波器应该会导致稳定性问题，尤其是在 R_{GATE} 比 R_{GAIN} 大得多的情况下。毕竟，会直接影响系统 R_{GAIN} 电流的 C_{GATE} 电压滞后于运算放大器输出变化。

对于为什么 R_{GATE} 和 C_{GATE} 没有导致不稳定，Neubean提供了一种解释：“栅极源为固定电压，所以， $R_{GATE} - C_{GATE}$ 电路在这里是无关紧要的。你只需要按以下方式调整栅极和源即可。这是一个源极跟随器。”

经验更丰富的同事Gureux说：“实际上，不是这样的。只有当PMOS作为电路里的一个增益模块正常工作时，情况才是这样的。”

受此启发，Neubean思考了数学问题——要是能直接模拟PMOS源对PMOS栅极的响应，结果会怎样？换言之， $V(V_s)/V(V_G)$ 是什么？Neubean赶紧跑到白板前，写下了以下等式。

$$\frac{V_S}{V_E} = \frac{A}{(1 + \frac{s}{\omega_A})} \times \frac{gm \times R_1 + s \times R_1 \times C_G}{gm \times R_1 + s \times R_1 \times C_G + (1 + \frac{s}{\omega_G})}$$

其中，

$$\omega_G = \frac{1}{R_G \times C_G}$$

运算放大器增益为A，运算放大器极点为 ω_A 。

$$\frac{V_S}{V_G} = \frac{gm + s \times C_G}{gm + s \times C_G + \frac{1}{R_1}}$$

Neubean立刻就发现了重要项gm。什么是gm？对于一个MOSFET，

$$gm = \sqrt{2 \times Kn \times Id}$$

看着图1中的电路，Neubean心头一亮。当通过 R_{SENSE} 的电流为零时，通过PMOS的电流应该为零。当电流为零时，gm为零，因为PMOS实际上是关闭的，未被使用、无偏置且无增益。当 $gm = 0$ 时， V_S/V_E 为0，频率为0 Hz， V_S/V_G 为0，频率为0 Hz，所以，根本没有增益，图3中的曲线图可能是有效的。

试图用LTC2063发现不稳定问题

带来这点启示，Neubean很快就用非零的 I_{SENSE} 尝试进行了一些仿真。

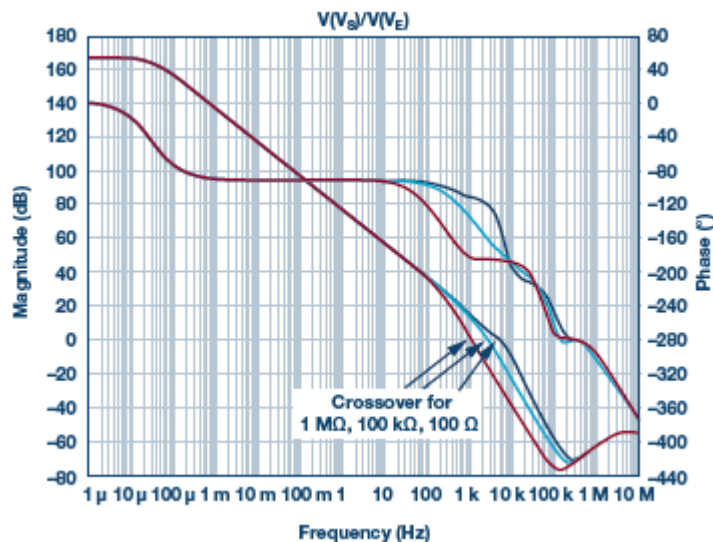


图5. 非零检测电流条件下从误差电压到源电压的频率响应。

图5为从 V_E 到 V_S 的响应增益/相位图，该曲线跨越0dB以上到0dB以下，看起来要正常得多。图5应该显示大约2 kHz时， 100Ω 下有大量的PM， $100\text{ k}\Omega$ 下PM较少， $1\text{ M}\Omega$ 下甚至更少，但不会不稳定。

Neubean来到实验室，用高端检测电路LTC2063得到一个检测电流。他插入一个高 R_{GATE} 值，先是 $100\text{ k}\Omega$ ，然后是 $1\text{ M}\Omega$ ，希望能看到不稳定的行为，或者至少出现某类振铃。不幸的是，他都没有看到。

他尝试加大MOSFET里的漏极电流，先增加 I_{SENSE} ，然后使用较小的 R_{GAIN} 电阻值。结果仍然没能使电路出现不稳定问题。

他又回到了仿真，尝试用非零 I_{SENSE} 测量相位裕量。即使在仿真条件下也很难，甚至不可能发现不稳定问题或者低相位裕度问题。

Neubean找到Gureux，问他为什么没能使电路变得不稳定。Gureux建议他研究一下具体的数字。Neubean已经对Gureux高深莫测的话习以为常，所以，他研究了 R_{GATE} 和栅极总电容形成的实际极点。在 100Ω 和 250 pF 下，极点为6.4 MHz；在 $100\text{ k}\Omega$ 下，极点为6.4 kHz；在 $1\text{ M}\Omega$ 下，极点为640 Hz。LTC2063增益带宽积(GBP)为20 kHz。当LTC2063具有增益时，闭环交越频率可能轻松下滑至 $R_{GATE} - C_{GATE}$ 极点的任何作用以下。

是的，可能出现不稳定问题

意识到运算放大器动态范围需要延伸至 $R_{GATE} - C_{GATE}$ 极点的范围以外，Neubean选择了一个更高增益带宽积的运放。LTC6255 5 V运算放大器可以直接加入电路，增益带宽积也比较高，为6.5 MHz。

Neubean急切地用电流、LTC6255、 $100\text{ k}\Omega$ 栅极电阻和300 mA检测电流进行了仿真。

然后，Neubean在仿真里添加了 R_{GATE} 。当 R_{GATE} 足够大时，一个额外的极点可能会使电路变得不稳定。

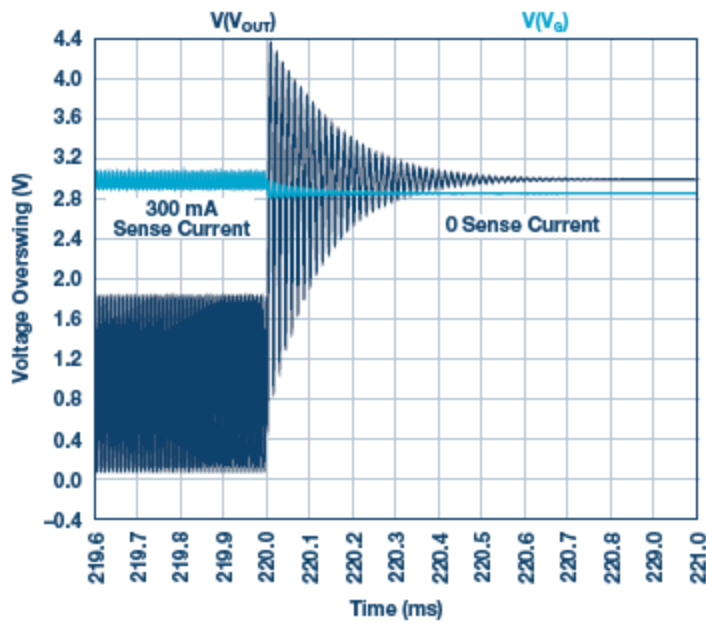


图6.有振铃的时域图。

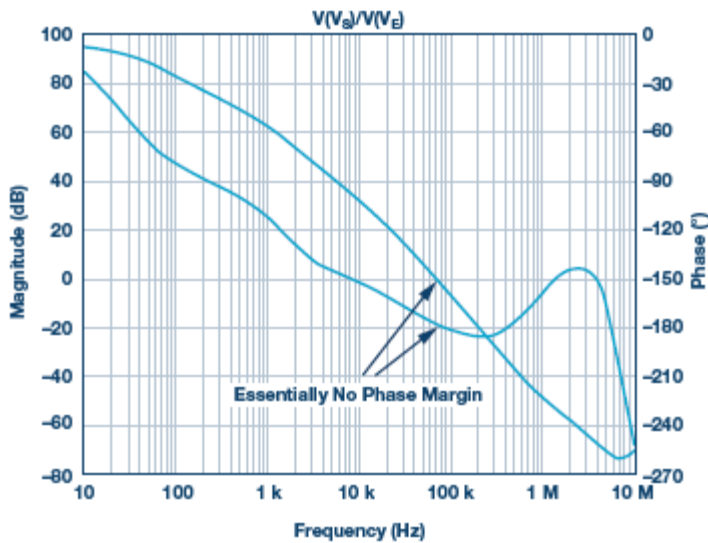


图7.增加电流 (V_E 至 V_S) 后的正常波特图，相位裕量表现糟糕。

图6和图7显示的是在高 R_{GATE} 值条件下的仿真结果。当检测电流保持300 mA不变时，仿真会出现不稳定情况。

实验结果

为了了解电流是否会在检测非零电流时出现异常行为，Neubean用不同步进的负载电流和三个不同的 R_{GATE} 值对LTC6255进行了测试。在瞬时开关切入更多并行负载电阻的情况下， I_{SENSE} 从60 mA的基数过度到较高值220 mA。这里没有零 I_{SENSE} 测量值，因为我们已经证明，那种情况下的MOSFET增益太低。

实际上，图8最终表明，使用100 k Ω 和1 M Ω 电阻时，稳定性确实会受到影响。由于输出电压会受到严格滤波，所以，栅极电压就变成了振铃检测器。振铃表示相位裕量糟糕或为负值，振铃频率显示交越频率。

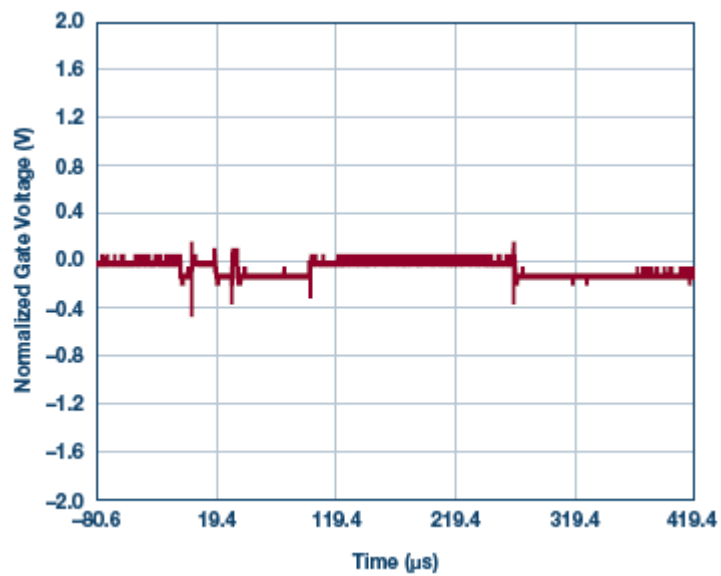


图8. $R_{GATE} = 100 \ \Omega$, 电流从低到高瞬态。

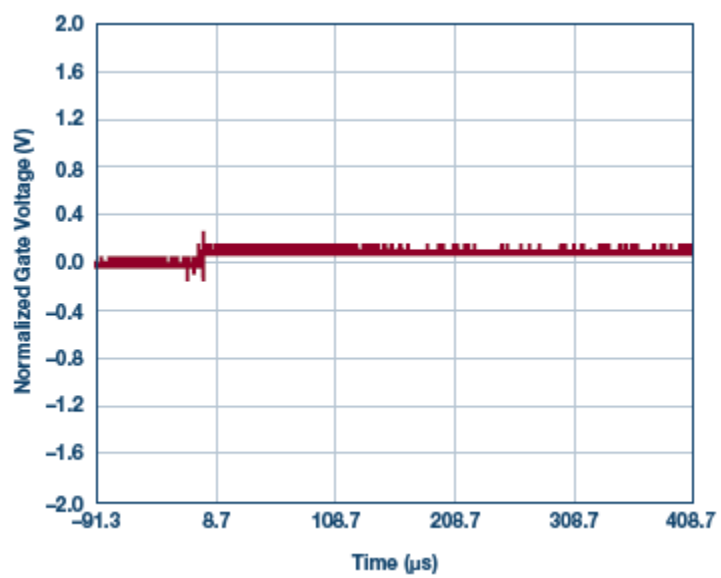


图9. $R_{GATE} = 100 \ \Omega$, 电流从高到低瞬态。

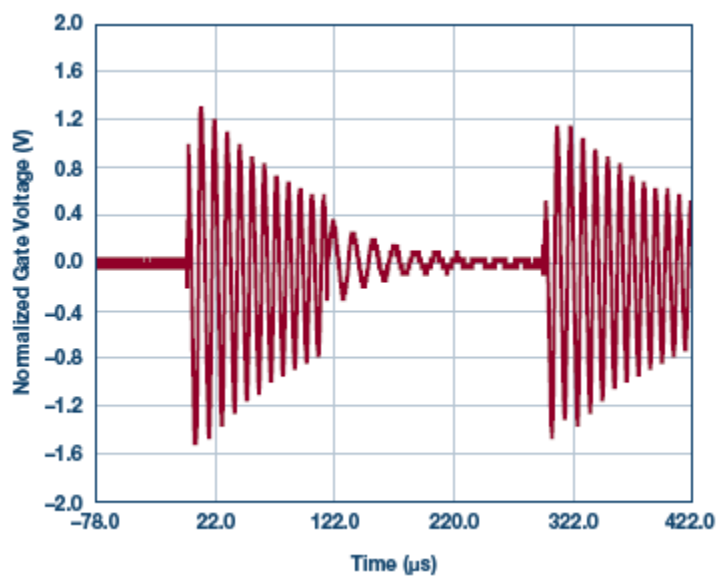


图10. $R_{GATE} = 100\text{ k}\Omega$ ，电流从低到高瞬态。

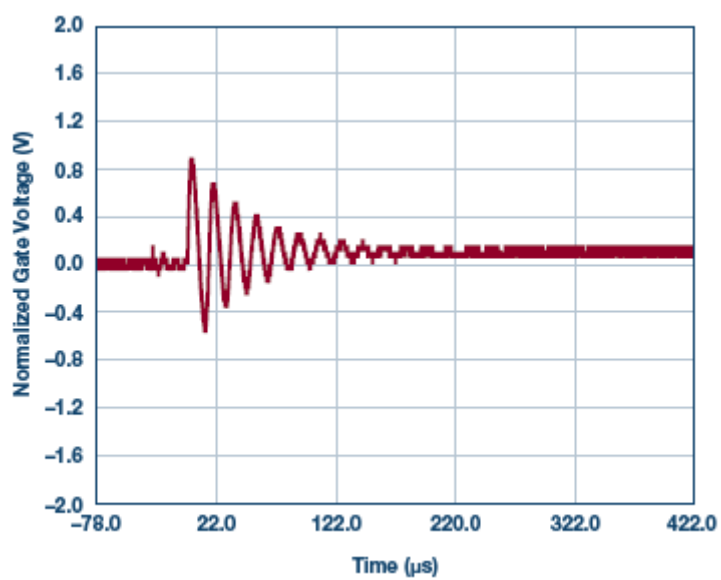


图11. $R_{GATE} = 100\text{ k}\Omega$ ，电流从高到低瞬态。

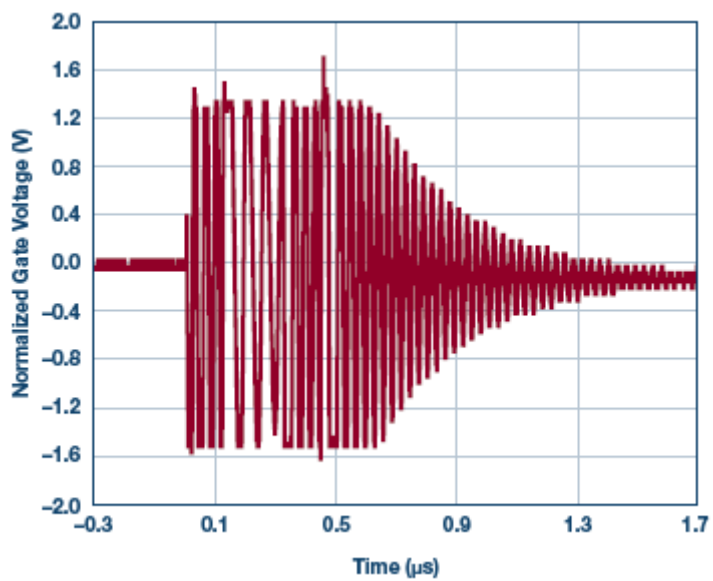


图12. $R_{GATE} = 1 M\Omega$ ，电流从低到高瞬态。

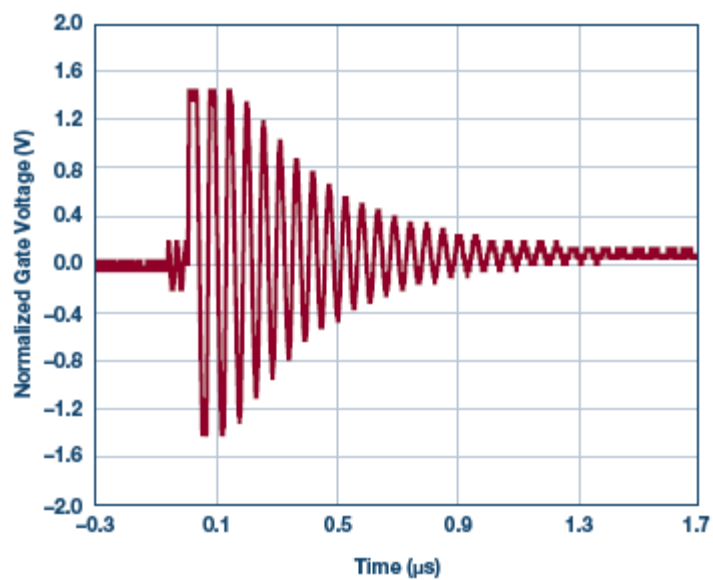


图13. $R_{GATE} = 1 M\Omega$ ，电流从高到低瞬态。

头脑风暴时间

Neubean意识到，虽然看到过许多高端集成电流检测电路，但不幸的是，工程师根本无力决定栅极电阻，因为这些都是集成在器件当中的。具体的例子有AD8212、LTC6101、LTC6102和LTC6104高电压、高端电流检测器件。事实上，AD8212采用的是PNP晶体管而非PMOS FET。他告诉Gureux说：“真的没关系，因为现代器件已经解决了这个问题。”

好像早等着这一刻，教授几乎打断了Neubean的话，说道：“我们假设，你要把极低电源电流与零漂移输入失调结合起来，比如安装在偏远地点的电池供电仪器。你可能会使用LTC2063或LTC2066，将其作为主放大器。或者你要通过470 Ω 分流电阻测到低等级电流，并尽量准确、尽量减少噪声；那种情况下，你可能需要使用ADA4528，该器件支持轨到轨输入。在这些情况下，你需要与MOSFET驱动电路打交道。”

所以……

显然，只要栅极电阻过大，使高端电流检测电路变得不稳定是有可能的。Neubean向乐于助人的老师Gureux谈起了自己的发现。Gureux表示，事实上， R_{GATE} 确实有可能使电路变得不稳定，但开始时没能发现这种行为是因为问题的提法不正确。需要有增益，在当前电路中，被测信号需要是非零。

Gureux回答说：“肯定，当极点侵蚀交越处的相位裕量时，就会出现振铃。但是，你增加1 M Ω 栅极电阻的行为是非常荒谬的，甚至100 k Ω 也是疯狂的。记住，一种良好的做法是限制运算放大器的输出电流，防止其将栅极电容从一个供电轨转向另一个供电轨。”

Neubean表示赞同，“那么，我需要用到哪种电阻值？”

Gureux自信地答道：“100 Ω ”。

Aaron Schultz

Aaron Schultz [aaron.schultz@analog.com]是LPS业务部的应用工程师经理。他曾在设计与应用系统工程领域担任多个职务，接触过众多主题，包括电池管理、光伏、可调光LED驱动电路、低电压和高电流DC-DC转换、高速光纤通信、高级DDR3存储器研发、定制工具开发、验证、基本模拟电路等，他在功率转换领域工作超过30年。他1993年毕业于美国卡内基梅隆大学，1995年毕业于MIT。晚上，他喜欢弹爵士钢琴乐。