

揭开高性能多路复用数据采集系统的神秘面纱

作者: Maithil Pahchigar

简介

高通道密度数据采集系统用于医疗成像、工业过程控制、自动测试设备和 40G/100G 光通信系统可将众多传感器的信号多路复用至少量 ADC, 随后依序转换每一通道。多路复用可让每个系统使用更少的 ADC, 大幅降低功耗、尺寸和成本。逐次逼近型 ADC——通常根据它们的逐次逼近型寄存器而称它们为 SAR ADC——具有低延迟特性, 因此适合于要求对满量程输入阶跃 (最差情况) 作出快速响应而无任何建立时间问题的多路复用系统。易于使用的 SAR ADC 提供低功耗和小尺寸。本文重点讨论与使用高性能精密 SAR ADC 的多路复用数据采集系统相关的关键设计考虑因素、性能结果和应用挑战。

多路复用数据采集系统挑战

多路复用数据采集系统要求采用宽带放大器, 以便驱动 ADC 的满量程(FS)输入范围时可以快速建立。此外, 对多路复用通道进行开关和顺序采样必须与 ADC 转换周期同步。相邻输入之间的巨大电压差使这些系统易受通道间串扰的影响。为了避免产生误差, 完整的信号链 (包括多路复用器和放大器) 必须建立至所需精度——一般以串扰误差或建立误差表示。图 1 显示的是一个数据采集系统框图, 该系统包括多路复用器、ADC 驱动器和 SAR ADC。

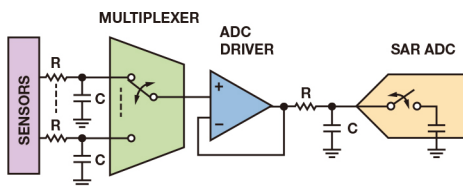


图 1. 多路复用数字采集系统框图

多路复用器

多路复用器的快速输入切换和宽带宽性能是实现高性能的关键。多路复用器的开启或关断时间表示应用数字控制输入与输出超过 V_{OUT} 90% 之间的延迟, 如图 2 所示。

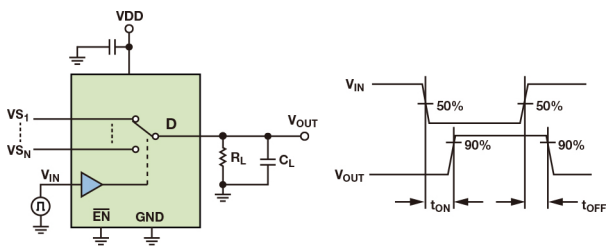


图 2. 典型多路复用器的开关时间

当多路复用器切换通道时, 在其输入端会产生电压毛刺或反冲。

该反冲与开启和关断时间、导通电阻以及负载电容成函数关系。具有低导通电阻的大开关通常需采用大输出电容, 而每次输入端开关时, 都必须将其充电至新电压。如果输出未能建立至新电压, 则将产生串扰误差。因此, 多路复用器带宽必须足够大, 且多路复用器输入端必须使用缓冲放大器或大电容, 才能建立至满量程阶跃。此外, 流过导通电阻的漏电流将产生增益误差, 因此这两者都应尽可能小。

ADC 驱动器

开关多路复用器的输入通道时, ADC 驱动放大器必须在指定的采样周期内建立一个电压阶跃。输入可从负满量程变化到正满量程, 也可能从正满量程变化到负满量程, 因此短时间内可创建大输入电压阶跃。放大器必须具备较宽的大信号带宽和较快的建立时间, 才能处理该阶跃。此外, 压摆率或输出限流会导致非线性特征。同时, 驱动放大器必须建立反冲——该反冲是由于采集周期开始时, SAR ADC 输入端的充电再平衡所导致。这可能会成为多路复用系统中输入建立的瓶颈。通过降低 ADC 的吞吐速率可缓解建立时间问题, 提供更长的采集时间, 从而允许放大器有充分时间建立至所需精度。

图 3 显示输入端发生满量程变化时, 多路复用数据采集系统的时序图。ADC 周期时间由转换时间和采集时间构成 ($t_{CYC} = t_{CONV} + t_{ACQ}$), 其在数据手册中通常指定为 1/吞吐速率。转换开始时, SAR ADC 的电容 DAC 与输入断开连接, 且多路复用器通道可在一个较短的开关延迟时间 t_s 之后切换到下一通道。这样, 便可有尽可能多的时间来建立至选定通道。为了保证最大吞吐速率下的性能, 多路复用系统中的所有元器件都必须能在多路复用器切换和采集时间结束之间这段时间内完成 ADC 输入端的建立。多路复用器通道开关必须与 ADC 转换时间正确同步。多路复用系统可实现的吞吐速率等于单一 ADC 吞吐速率除以采样通道数。

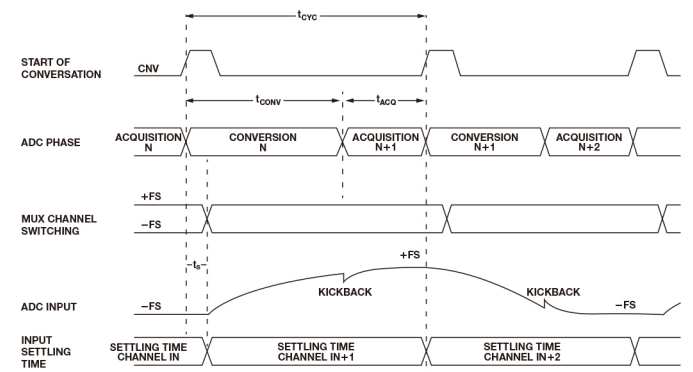


图 3. 多路复用数据采集系统典型时序图

多路复用器输入端的 RC 滤波器

某些设计人员使用低输出阻抗缓冲器处理来自多路复用器输入端的反冲。SAR ADC 的输入带宽（几十 MHz）和 ADC 驱动器的输入带宽（几十到几百 MHz）高于采样频率，且所需的输入信号带宽通常为几十到几百 kHz 范围内，因此多路复用器输入端可能需使用 RC 抗混叠滤波器，以防干扰信号（混叠）折回目标带宽，并缓解建立时间问题。每个输入通道使用的滤波器电容值都应根据下列权衡条件仔细选择：大电容有助于衰减来自多路复用器的反冲，但大电容也会降低之前放大器级的相位裕量，使其不稳定。对于高 Q、低温度系数以及各种电压下电气特性稳定的 RC 滤波器，建议采用 C0G 或 NP0 类电容。应选用合理的串联电阻值，以保持放大器稳定并限制其输出电流。电阻值不可过高，否则多路复用器反冲后放大器将无法对电容再充电。

多路复用数据采集信号链

图 4 显示多路复用数据采集系统的简化信号链。采用 ADG774 CMOS 多路复用器来选择两个差分通道之一。若要评估此系统，可连续开关 ADG774 的正负差分输入，以产生满量程阶跃。两个

超低失真运算放大器 ADA4899-1 缓冲多路复用器输出，并驱动 18 位、5 MSPS PuISAR[®] ADC AD7960。RC 滤波器(33 Ω/56 pF)有助于减少来自 AD7960 容性 DAC 输入端的反冲，并限制进入 AD7960 输入端的噪声。

四通道 2:1 CMOS 多路复用器 ADG774 具有快速开关速度 ($t_{ON} = 7$ ns, $t_{OFF} = 4$ ns)、低导通电阻($R_{ON} = 2.2 \Omega$)、宽带宽($f_{-3dB} = 240$ MHz)以及低功耗(5 nW)，是便携式和电池供电型仪器仪表的理想之选。ADG774 的输入端连接 5 V 固定基准电压源和地，从而输出应从正满量程摆动到负满量程。图 5 显示典型的导通电阻与输入电压关系曲线，该曲线输入电压范围为完整的 0 V 至 5 V 模拟输入，温度范围为 -40°C 至 $+85^{\circ}\text{C}$ 。该性能水平可确保快速开关信号时拥有出色的线性度和低失真性能。

ADG774 的输出连接至高输入阻抗放大器级。ADA4899-1 高速运算放大器具有超低噪声($1 \text{ nV}/\sqrt{\text{Hz}}$)和超低失真(-117 dBc)、600 MHz 带宽以及 310 V/ μs 压摆率性能。该器件采用 +7 V 和 -2.5 V 电源供电，具有足够的裕量实现低系统噪声和失真。如图 6 所示，在 2 V p-p 输入信号时，放大器的 0.1% 建立时间为 50 ns，是驱动 AD7960 的理想之选。

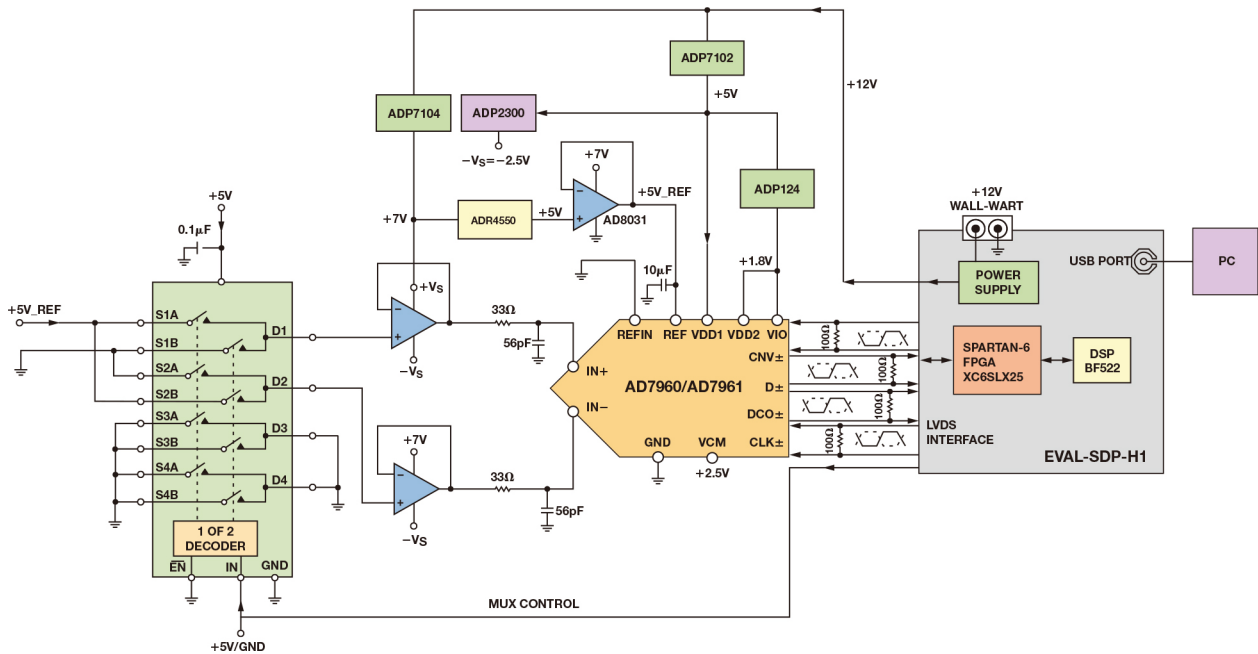


图 4. 多路复用数据采集系统简化信号链

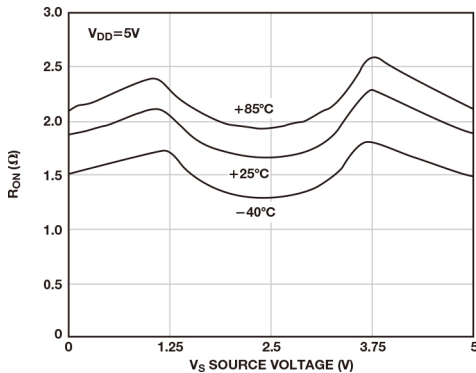


图 5. ADG774 导通电阻与输入电压的关系

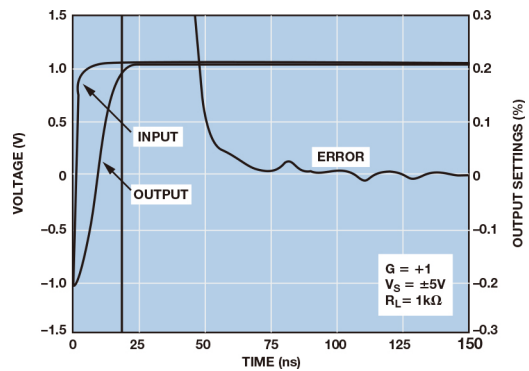


图 6. ADA4899-1 典型建立时间

精密差分 ADC AD7960 具有同类一流的噪声和线性度性能，无延迟或流水线延迟，提供高精度（18 位分辨率、 ± 0.8 LSB INL、99 dB SNR 和 -117 dB THD）、快速采样（5 MSPS）、低功耗和低成本特性。该器件采用 +5 V (VDD1) 和 +1.8 V (VDD2 和 VIO) 电源供电，以回波时钟模式转换时的功耗仅为 46.5 mW (5 MSPS)。其内核功耗随吞吐速率线性变化，因此非常适合低功耗、高通道密度应用。可以利用低噪声 LDO（比如 ADP7104 和 ADP124）产生 5 V 和 1.8 V 电源。

该 ADC 的满量程差分输入范围通过外部基准电压源设为 5 V 或 4.096 V。若要充分利用动态范围，则输入信号必须从 0 摆动到 V_{REF} 。在该信号链中，5 V 基准电压由高精度 ($\pm 0.02\%$ 最大初始误差)、低功耗 (950 μ A 最大工作电流) 基准电压源 ADR4550 提供，该基准电压源具有出色的温度稳定性和低输出噪声。轨到轨运算放大器 AD8031 缓冲外部基准电压。该器件具有大容性负载稳定性，可驱动去耦电容，以便最大程度降低瞬态电流引起的尖峰。AD8031 适合从宽电压电池供电系统到低功耗、高器件密度、高速系统的各种应用。

AD7960 数字接口采用低压差分信号 (LVDS)，具有自时钟模式和回波时钟模式，提供 ADC 和数字主机之间高达 300 MHz (CLK \pm 和 D \pm) 的高速数据传输。LVDS 接口允许多个器件共享时钟，从而降低数字线路的数量，并简化信号路由。相比并行接口它具有更低的功耗，因此在多路复用应用中尤为有用。

AD7960 在转换开始后大约 115 ns 内返回采集模式，采集信号的时间约为 200 ns 总周期时间的 40%。这一相对较长的采集时间减轻了放大器的带宽负担并降低了建立时间要求，使得差分输入更易于驱动。5 MSPS 吞吐速率允许多个通道以高扫描速率进行多路复用，因此高通道数系统所需的 ADC 数量更少。

转换期间，AD7960 的静态时间要求为 90 ns 至 110 ns，期间多路复用器输入不可切换。因此，为了避免破坏正在进行中的转换，必须在 CNV \pm 起始信号上升沿后不足 90 ns 或超过 110 ns 时切换外部多路复用器。如果在此静态期间切换模拟输入，则最多可破坏 15 LSB 的当前转换。应当尽可能早地切换模拟输入，从而有尽可能多的时间来摆动满量程信号并建立输入。

每 16 次转换之后，多路复用器将在 CNV \pm 上升沿过后，于 -5 V 和 +5 V 之间开关大约 10 ns，如图 7 所示。这样会产生满量程差分阶跃，因此 ADC 输出从负满量程变为正满量程，如图 8 所示。

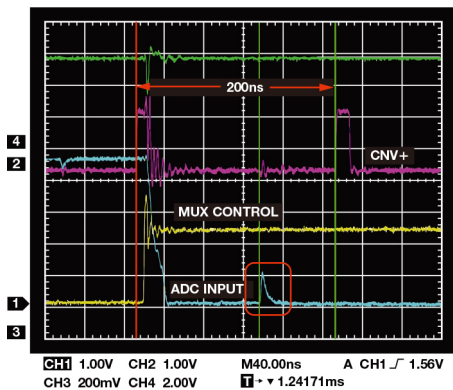


图 7. 示波器曲线显示来自内部 CAP DAC 的反冲

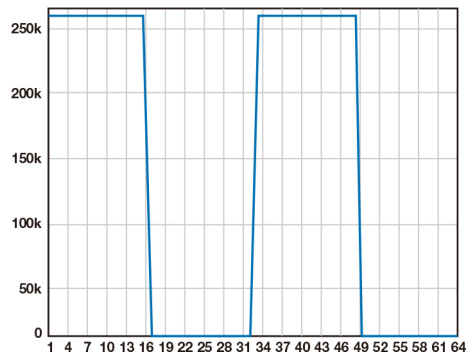


图 8. AD7960 输出显示 ADG774 在每 16 次转换过后开关

这一开关时间延迟必须大于 ADC 的 1.6 ns 孔径延迟。ADC 输入端测得的信号显示来自 AD7960 中容性 DAC 的反冲约为 1 V p-p (图 7, 红色高亮部分)。为了确保输出完全建立，工作速率为 5 MSPS 时，驱动放大器必须在下一次转换开始前建立此瞬态，即大约 80 ns 采样时间内。以较低的吞吐速率运行 ADC 可让该反冲有更多的采集时间去建立，从而多路复用器输入通道之间的串扰误差更低，同时满量程阶跃建立时间性能更佳。

多路复用器输入端测得的信号还显示出来自通道开关的反冲。多路复用器输入端的缓冲放大器有助于建立该反冲。若由于成本或空间等原因无法使用输入缓冲放大器，则可在输入端添加一个经过优化的 RC 滤波器，以降低反冲和串扰的影响。多路复用器输入端使用的 RC 滤波器值会影响信号链的总噪声和建立时间。

当多路复用器静止时，AD7960 运行在 5 MSPS 最大吞吐速率下的数据采集系统输出离开正常满量程约 14 LSB，可表示系统的总增益和失调误差。对于大多数应用而言，该多路复用器开关时，ADA4899-1 驱动放大器有助于在可以接受的通道间串扰误差范围内使输出建立至正和负满量程。输出误差与吞吐速率成指数关系，并在 5 MSPS 时达到 0.01% 最大值，如图 9 所示。较低吞吐速率下的零串扰误差表示 ADC 输出在第一次转换期间建立至其最终值。

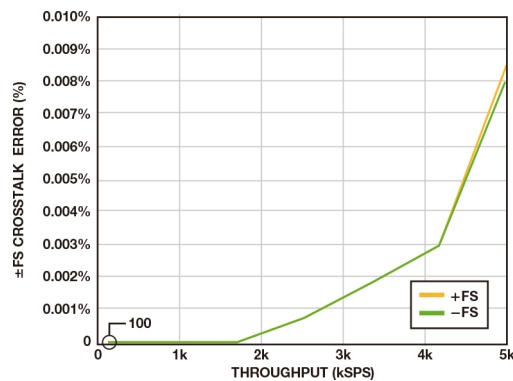


图 9. 串扰误差与吞吐速率的关系，以满量程幅度的百分比表示

如图 10 所示，1 V p-p (满量程的 10%) 时，相对于满量程的串扰误差不足 0.001%，并且随差分输入幅度成线性变化关系。相对于阶跃幅度的串扰误差在整个输入范围内几乎是平坦的，并且总是不足 0.01%。

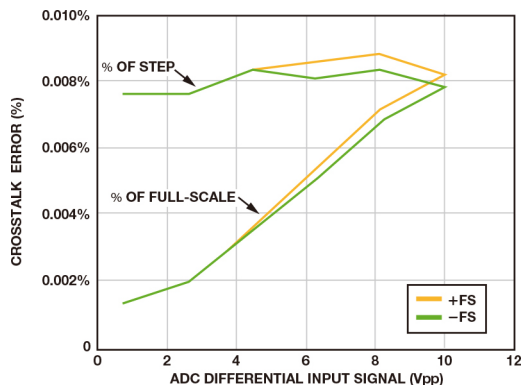


图 10. 串扰误差与差分输入信号的关系

该多路复用信号链在噪声与建立时间之间取得了最佳平衡，具有最优性能。这些结果表明，建立大电压阶跃、从 ADC 输入端反冲以及在多路复用操作中降低串扰误差幅度时需要用到宽带宽、快速建立放大器。

多路复用数据采集系统布局考虑因素

印刷电路板(PCB)布局对于保持信号完整性以及实现信号链的预期性能至关重要。图 11 所示为 69 mm × 85 mm 四层评估板的顶视图。在电路板上进行独立元件和各种信号路由布局时必须十分仔细。本例中，输入信号从左至右进行传递。ADC 的全部电源和基准电压引脚都必须采用电容去耦；电容应靠近 DUT 放置，并使用短而宽、低阻抗的走线进行连接，以便为高频电流提供路径、最大程度降低 EMI 的影响并减少电源线路上的毛刺效应。数据手册中建议的典型值为 10 μF 和 100 nF。多路复用器、放大器以及 ADC 的输入和输出引脚之下的接地层和电源层应予以移除，以避免产生干扰寄生电容。器件的裸露焊盘应使用多个过孔直接焊接到 PCB 的接地层上。将敏感模拟部分与数字部分相隔离，同时使电源电路远离模拟信号路径。快速开关信号(比如 CNV±或 CLK±)不应靠近或越过模拟信号路径，以防噪声耦合至 ADC。

多路复用数据采集应用

工业自动化和医疗成像中使用的高性能、多通道数据采集系统要求具有宽带宽、高精度和快速采样性能——所有这一切都必须通过小尺寸、低成本器件实现。18 位 AD7960 和 16 位 AD7961 具有

5 MSPS 吞吐速率，允许更多通道多路复用至更少的 ADC，同时大幅降低成本、功耗和封装尺寸。这有助于设计人员应对高通道密度系统中经常遇到的空间、散热、功耗和其他重要设计挑战。

出色的线性度和低噪声性能可提升计算机断层扫描(CT)和数字 X 射线(DXR)应用中的图像质量。在高采样速率下将众多通道切换至较少的 ADC 可提供更短的扫描周期，同时降低暴露在 X 射线下的剂量，从而实现精确、成本合理的诊断以及更佳的患者体验。在 CT 扫描仪中，每通道使用一个积分器和采样保持电路连续捕获像素电流，并将输出多路复用至高速 ADC。低噪声模拟前端将来自每个像素的小电流转换为大电压，然后再将电压转换为能够处理的数字数据。

多路复用医疗成像系统——特别是 CT 和 DXR——指定相邻像素的典型像素间串扰误差为±0.1%，而非相邻像素的误差为±0.01%。本文所示结果表明，本多路复用信号链在最大吞吐速率和满量程范围内产生的串扰误差仍处于可接受的限值之内。

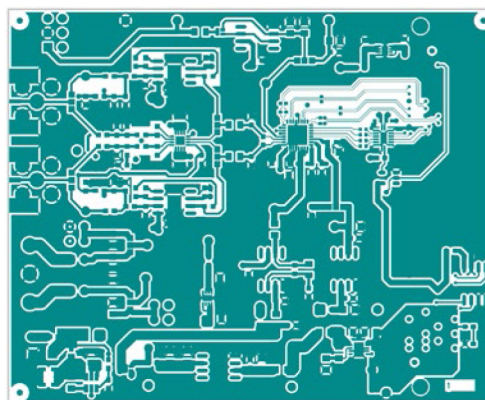


图 11. 多路复用数据采集系统评估板顶层

结论

高性能、高通道密度、多路复用数据采集系统要求具备可靠的性能、灵活的功能以及高精度，同时还要满足功耗、空间和散热要求。本文提供根据关键设计考虑因素来选择多路复用信号链元件以实现预期性能的指南，以及如何在吞吐速率、建立时间和噪声之间进行权衡取舍。该信号链可实现最优性能，满量程范围内的 5 MSPS 串扰误差不超过 0.01%。



Maithil Pachchigar

该作者的其他文章：
[高性能数据采集系统增强数字 X 射线和 MRI 画质](#)

第 47 卷，第 4 期

Maithil Pachchigar[maithil.pachchigar@analog.com]是位于马萨诸塞州威明顿的 ADI 高精度转换器业务部门的应用工程师。他于 2010 年加入 ADI 公司，为工业、仪表、医疗和能源行业的客户提供高精度 ADC 产品技术支持。自 2005 年以来，Maithil 一直在半导体行业工作，并已发表多篇技术文章和应用笔记。他于 2006 年获得圣何塞州立大学电气工程硕士学位，并于 2010 年获得硅谷大学 MBA 学位。