
高速模拟比较器模块

目录

本章包括下列主题：

| | | |
|-----|-------------------|----|
| 1.0 | 简介 | 2 |
| 2.0 | 模块说明 | 3 |
| 3.0 | 控制寄存器 | 4 |
| 4.0 | 配置高速模拟比较器模块 | 14 |
| 5.0 | 应用信息 | 21 |
| 6.0 | 限制 | 26 |
| 7.0 | 寄存器映射 | 27 |
| 8.0 | 相关应用笔记 | 28 |
| 9.0 | 版本历史 | 29 |

注： 本系列参考手册章节旨在用作对器件数据手册的补充。本手册章节可能并不适用于所有 dsPIC33/PIC24 器件，具体取决于器件型号。一些 dsPIC33/PIC24 器件是包含主从 CPU 内核的双核器件。对于单核 dsPIC33/PIC24 器件，请忽略从内核特定的参考信息。

请参见最新器件数据手册中“**高速模拟比较器**”章节开头的注释，以确定本文档是否支持您所使用的器件。

器件数据手册和系列参考手册章节可从 Microchip 网站下载：
<http://www.microchip.com>。

1.0 简介

高速模拟比较器模块提供了一种方法来监视电源转换应用中的电压、电流和其他关键信号，这些信号可能因为太快而无法被 CPU 和 ADC 捕捉到。共有 4 个比较器模块，其中 1 个由主内核控制，其余 3 个由从内核控制。比较器模块可用于实现峰值电流模式控制、临界导通模式和基于滞后控制的电源。

高速模拟比较器模块包含以下关键特性：

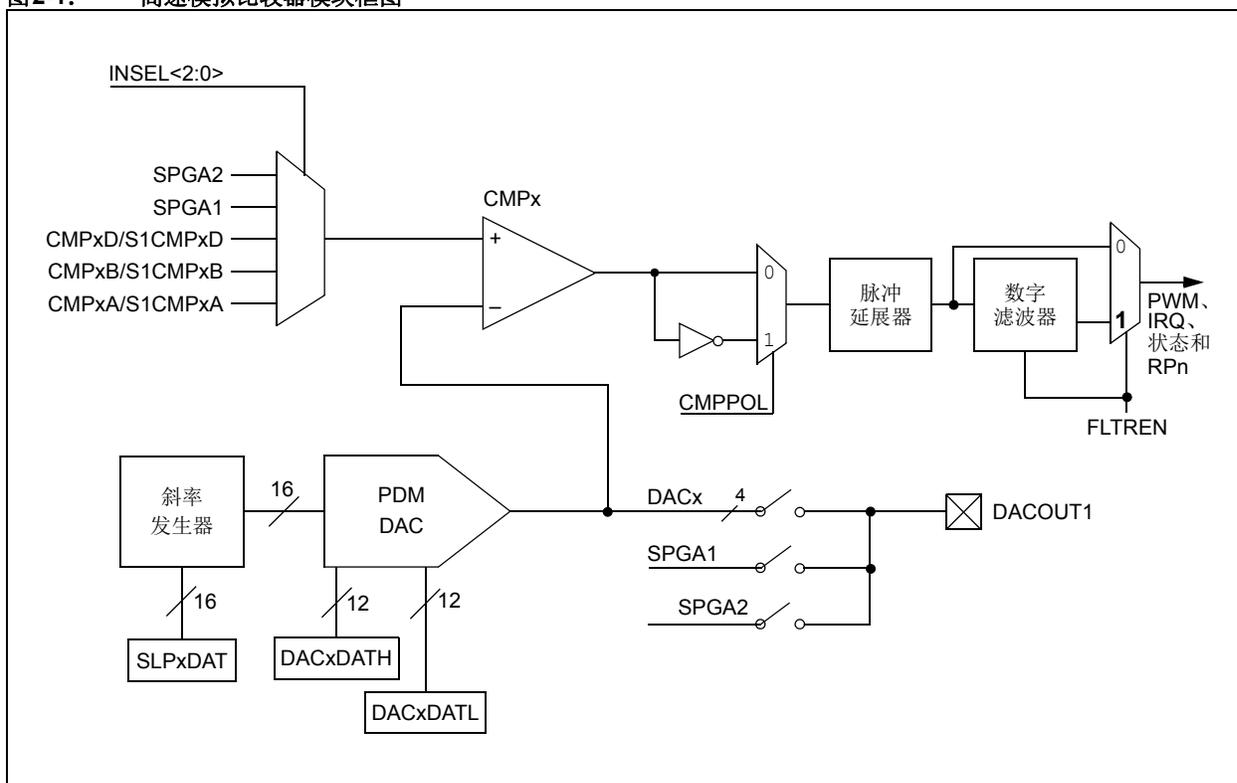
- 4 个轨到轨模拟比较器
- 每个比较器最多具有 5 个可选输入源：
 - 3 个外部输入
 - 2 个来自 PGA 模块的内部输入
- 可编程比较器滞后
- 可编程输出极性
- 可产生中断
- 每个模拟比较器均配有专用的脉冲密度调制 DAC：
 - PDM 单元后跟一个数字控制多模式多极点 RC 滤波器
- 多模式多极点 RC 输出滤波器：
 - 切换模式：提供最快响应
 - 快速模式：用于追踪 DAC 斜率
 - 稳态模式：提供 12 位分辨率
- 每个 DAC 与斜率补偿配合使用，具有以下工作模式：
 - 斜率生成模式
 - 滞后控制模式
 - 三角波模式
- 高速 PWM 模块支持的功能包括：
 - PWM 占空比控制
 - PWM 周期控制
 - PWM 故障检测

2.0 模块说明

高速模拟比较器模块包括高速比较器、脉冲密度调制（Pulse Density Modulation, PDM）DAC和斜率补偿单元。斜率补偿单元提供了可用于更改DAC输出的用户自定义斜率。在峰值电流模式控制等需要通过斜率补偿维持电源稳定性的应用中，此功能非常有用。用户指定斜率补偿的方向和变化率，并相应地修改DAC的输出。DAC包含一个PDM单元，PDM单元后跟一个数字控制的多级RC滤波器。PDM单元使用相位累加器电路来生成脉冲输出流。相对于累加器位宽所支持的最大值，脉冲流的密度与输入数据值成比例。输出脉冲密度代表所需的输出电压。脉冲流通过RC滤波器滤波后可产生模拟电压。DAC的输出与比较器的反相输入连接。比较器的同相输入可以使用多路开关（MUX）从PGA的输入引脚或输出中选择。比较器提供高速操作，典型延时为15 ns。比较器的输出可通过脉冲延展器和数字滤波模块处理，从而防止比较器响应意外快速瞬变信号。

图2-1给出了高速模拟比较器模块的框图。DAC模块可在四种模式下工作：斜率生成、三角波、滞后或正常12位DAC。每种模式均可用于各种电源应用，如峰值电流模式控制、临界导通模式控制和滞后控制模式。

图2-1: 高速模拟比较器模块框图



3.0 控制寄存器

主从DAC模块由独立的控制寄存器组控制。寄存器DACCTRL1和DACCTRL2用于指定所有主从DAC模块的共用配置设置。所有其他寄存器都指定专用于编号为“x”的单个DAC的设置。用于配置高速模拟比较器模块的寄存器的详细信息如下：

DACCTRL1L: DAC控制1低位字寄存器

DACCTRL1寄存器用于使能DAC模块、选择时钟源和时钟分频比以及指定空闲模式期间的操作。

DACCTRL2H: DAC控制2高位字寄存器

DACCTRL2L: DAC控制2低位字寄存器

DACCTRL2高位字和低位字寄存器用于指定DAC的稳态和切换模式的持续时间。

DACxCONH: DACx控制高位字寄存器

DACxCONL: DACx控制低位字寄存器

DACxCONH寄存器指定DACx前沿消隐（Leading-Edge Blanking, LEB）信号的持续时间。DACxCONL寄存器用于使能各个DACx模块以及控制中断、DACx输出连接、比较器输入和比较器输出控制。

DACxDATH: DACx数据高位字寄存器

DACxDATL: DACx数据低位字寄存器

DACxDATH寄存器指定DACx数据值高位字，DACxDATL寄存器指定DACx多种模式的数据值低位字。

SLPxCONH: DACx斜率控制高位字寄存器

SLPxCONL: DACx斜率控制低位字寄存器⁽¹⁾

SLPxCONH寄存器使能斜率功能和模式设置，SLPxCONL选择DACx模式控制信号，例如启动和停止。

SLPxDAT: DACx斜率数据寄存器⁽¹⁾

SLPxDAT寄存器指定DACx斜率值。

注： x = 有关可用的主从模块，请参见具体器件的数据手册。

高速模拟比较器模块

寄存器3-1: **DACCTRL1L: DAC控制1低位字寄存器**

| | | | | | | | |
|--------|-----|---------|-----|-----|-----|-------|-----|
| R/W-0 | U-0 | R/W-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| DACON | — | DACSIDL | — | — | — | — | — |
| bit 15 | | | | | | bit 8 | |

| | | | | | | | |
|------------------------|------------------------|------------------------|------------------------|-----|-------------------------|-------------------------|-------------------------|
| R/W-0 | R/W-0 | R/W-0 | R/W-0 | U-0 | R/W-0 | R/W-0 | R/W-0 |
| CLKSEL1 ⁽¹⁾ | CLKSEL0 ⁽¹⁾ | CLKDIV1 ⁽¹⁾ | CLKDIV0 ⁽¹⁾ | — | FCLKDIV2 ⁽²⁾ | FCLKDIV1 ⁽²⁾ | FCLKDIV0 ⁽²⁾ |
| bit 7 | | | | | | bit 0 | |

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为0
 -n = POR时的值 1 = 置1 0 = 清零

- bit 15 **DACON: DAC模块全局使能位**
 1 = 使能DAC模块
 0 = 禁止DAC模块
- bit 14 **未实现: 读为0**
- bit 13 **DACSIDL: DAC空闲模式停止位**
 1 = 当器件进入空闲模式时, 模块停止工作
 0 = 在空闲模式下模块继续工作
- bit 12-8 **未实现: 读为0**
- bit 7-6 **CLKSEL<1:0>: DAC时钟源选择位⁽¹⁾**
 11 = FPLLO
 10 = AFPLLO
 01 = FVCODIVMUX
 00 = AFVCODIVMUX
- bit 5-4 **CLKDIV<1:0>: CLK分频比位⁽¹⁾**
 11 = 4分频
 10 = 3分频 (非均匀占空比)
 01 = 2分频
 00 = 不分频
- bit 3 **未实现: 读为0**
- bit 2-0 **FCLKDIV<2:0>: 比较器滤波器时钟分频比位⁽²⁾**
 111 = 8分频
 110 = 7分频
 101 = 6分频
 100 = 5分频
 011 = 4分频
 010 = 3分频
 001 = 2分频
 000 = 不分频

注 1: 为避免出现不可预测的行为, 这些位只能在 DACON = 0时更改。
2: 该分频器的输入时钟为由 CLKSEL<1:0>位所选的时钟输入, 再进行分频。

dsPIC33/PIC24 系列参考手册

寄存器 3-2: DACCTRL2H: DAC 控制 2 高位字寄存器

| | | | | | | | |
|------------------------------|-------|-------|-------|-------|-------|------------------------------|-------|
| U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | R/W-0 | R/W-0 |
| — | — | — | — | — | — | SSTIME<9:8> ^(1,2) | |
| bit 15 | | | | | | bit 8 | |
| R/W-1 | R/W-0 | R/W-0 | R/W-0 | R/W-1 | R/W-0 | R/W-1 | R/W-0 |
| SSTIME<7:0> ^(1,2) | | | | | | | |
| bit 7 | | | | | | bit 0 | |

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零

bit 15-10 **未实现:** 读为 0

bit 9-0 **SSTIME<9:0>:** 从切换模式启动到使能稳态滤波器的时间位^(1,2)

注 1: SSTIME<9:0> 的值应大于 TMODTIME<9:0> 的值。

2: SSTIME<9:0> 的默认值 = 0x8A。

寄存器 3-3: DACCTRL2L: DAC 控制 2 低位字寄存器

| | | | | | | | |
|--------------------------------|-------|-------|-------|-------|-------|--------------------------------|-------|
| U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | R/W-0 | R/W-0 |
| — | — | — | — | — | — | TMODTIME<9:8> ^(1,2) | |
| bit 15 | | | | | | bit 8 | |
| R/W-0 | R/W-1 | R/W-0 | R/W-1 | R/W-0 | R/W-1 | R/W-0 | R/W-1 |
| TMODTIME<7:0> ^(1,2) | | | | | | | |
| bit 7 | | | | | | bit 0 | |

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零

bit 15-10 **未实现:** 读为 0

bit 9-0 **TMODTIME<9:0>:** 切换模式持续时间位^(1,2)

注 1: TMODTIME<9:0> 的值应小于 SSTIME<9:0> 的值。

2: TMODTIME<9:0> 的默认值 = 0x55。

高速模拟比较器模块

寄存器 3-4: DACxCONH: DACx控制高位字寄存器

| | | | | | | | |
|-----------|-------|-------|-------|-------|-------|-----------|-------|
| U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | R/W-0 | R/W-0 |
| — | — | — | — | — | — | TMCB<9:8> | |
| bit 15 | | | | | | bit 8 | |
| R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| TMCB<7:0> | | | | | | | |
| bit 7 | | | | | | bit 0 | |

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为0
 -n = POR时的值 1 = 置1 0 = 清零

bit 15-10 **未实现:** 读为0

bit 9-0 **TMCB<9:0>:** DACx前沿消隐位

该寄存器指定通过寄存器3-9中的HCFSEL<3:0>位选择的输入信号发生状态变化(Change-of-State, COS)期间DACx输出变化后比较器的消隐周期。

寄存器 3-5: DACxCONL: DACx控制低位字寄存器

| | | | | | | | |
|---------|------------------------|------------------------|--------|--------|--------|---------|---------|
| R/W-0 | R/W-0 | R/W-0 | U-0 | U-0 | R/W-0 | R/W-0 | R/W-0 |
| DACEN | IRQM1 ^(1,2) | IRQM0 ^(1,2) | — | — | CBE | DACOEN | FLTREN |
| bit 15 | | | | | | bit 8 | |
| R-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| CMPSTAT | CMPPOL | INSEL2 | INSEL1 | INSEL0 | HYSPOL | HYSSEL1 | HYSSEL0 |
| bit 7 | | | | | | bit 0 | |

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为0
 -n = POR时的值 1 = 置1 0 = 清零

bit 15 **DACEN:** DACx模块单独使能位

1 = 使能DACx模块

0 = 禁止DACx模块并禁止FSCM时钟以降低功耗; 清除任何待处理的斜率模式和/或下溢条件

bit 14-13 **IRQM<1:0>:** 中断模式选择位^(1,2)

11 = 在检测到上升沿或下降沿时产生中断

10 = 在检测到下降沿时产生中断

01 = 在检测到上升沿时产生中断

00 = 禁止中断

bit 12-11 **未实现:** 读为0

注 1: 在操作期间更改这些位可能会产生虚假中断。

注 2: 边沿选择由通过CMPPOL位选择的极性选择决定。

dsPIC33/PIC24 系列参考手册

寄存器 3-5: DACxCONL: DACx 控制低位字寄存器 (续)

| | |
|---------|--------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|
| bit 10 | CBE: 比较器消隐使能位 1 = 在斜率操作完成后的恢复切换期间, 使模拟比较器输出处于消隐状态 (断开) 0 = 禁止模拟比较器的消隐信号; 因此, 模拟比较器输出始终有效 |
| bit 9 | DACOEN: DACx 输出缓冲器使能位 1 = DACx 模拟电压连接到 DACOUT1 引脚 0 = DACx 模拟电压未连接到 DACOUT1 引脚 |
| bit 8 | FLTREN: 比较器数字滤波器使能位 1 = 使能数字滤波器 0 = 禁止数字滤波器 |
| bit 7 | CMPSTAT: 比较器状态位 比较器输出的当前状态 (包括 CMPPOL 选择)。 |
| bit 6 | CMPPOL: 比较器输出极性控制位 1 = 输出反相 0 = 输出不反相 |
| bit 5-3 | INSEL<2:0>: 比较器输入源选择位 <u>主:</u> 111 = 保留 110 = 保留 101 = SPGA2 输出 100 = SPGA1 输出 011 = CMPxD 输入引脚 010 = 保留 001 = CMPxB 输入引脚 000 = CMPxA 输入引脚 <u>从:</u> 111 = 保留 110 = 保留 101 = SPGA2 输出 100 = SPGA1 输出 011 = S1CMPxD 输入引脚 010 = 保留 001 = S1CMPxB 输入引脚 000 = S1CMPxA 输入引脚 |
| bit 2 | HYSPOL: 比较器滞后极性选择位 1 = 在比较器输出的下降沿应用滞后 0 = 在比较器输出的上升沿应用滞后 |
| bit 1-0 | HYSSEL<1:0>: 比较器滞后选择位 11 = 45 mv 滞后 10 = 30 mv 滞后 01 = 15 mv 滞后 00 = 未选择任何滞后 |

- 注 1:** 在操作期间更改这些位可能会产生虚假中断。
2: 边沿选择由通过 CMPPOL 位选择的极性选择决定。

寄存器3-6: DACxDATH: DACx数据高位字寄存器

| | | | | | | | |
|-------------|-------|-------|-------|--------------|-------|-------|-------|
| U-0 | U-0 | U-0 | U-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| — | — | — | — | DACDAT<11:8> | | | |
| bit 15 | | | | bit 8 | | | |
| R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| DACDAT<7:0> | | | | | | | |
| bit 7 | | | | bit 0 | | | |

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为0
 -n = POR时的值 1 = 置1 0 = 清零

bit 15-12 **未实现:** 读为0
 bit 11-0 **DACDAT<11:0>:** DACx数据高位字位
 该寄存器指定DACx数据值高位字。
 $111111111111 = [\text{DACDAT} * (\text{AVDD})/4095]$
 •
 •
 $000000000000 = 0.0\text{V}$

寄存器3-7: DACxDATL: DACx数据低位字寄存器

| | | | | | | | |
|-------------|-------|-------|-------|--------------|-------|-------|-------|
| U-0 | U-0 | U-0 | U-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| — | — | — | — | DACLOW<11:8> | | | |
| bit 15 | | | | bit 8 | | | |
| R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| DACLOW<7:0> | | | | | | | |
| bit 7 | | | | bit 0 | | | |

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为0
 -n = POR时的值 1 = 置1 0 = 清零

bit 15-12 **未实现:** 读为0
 bit 11-0 **DACLOW<11:0>:** DACx数据低位字位
 在滞后模式、斜率生成器模式和三角波模式下, 该寄存器指定数据值和/或DACx模块限值的低位字。

dsPIC33/PIC24 系列参考手册

寄存器 3-8: SLPxCONH: DACx 斜率控制高位寄存器

| | | | | | | | |
|--------|-----|-----|-----|--------------------|---------------------|-------|-------|
| R/W-0 | U-0 | U-0 | U-0 | R/W-0 | R/W-0 | R/W-0 | U-0 |
| SLOPEN | — | — | — | HME ⁽¹⁾ | TWME ⁽²⁾ | PSE | — |
| bit 15 | | | | | | | bit 8 |

| | | | | | | | |
|-------|-----|-----|-----|-----|-----|-----|-------|
| U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 |
| — | — | — | — | — | — | — | — |
| bit 7 | | | | | | | bit 0 |

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0
 -n = POR 时的值 1 = 置 1 0 = 清零

- bit 15 **SLOPEN:** 斜率功能使能/开启位
 1 = 使能斜率功能
 0 = 禁止斜率功能; 禁止斜率累加器以降低功耗
- bit 14-12 **未实现:** 读为 0
- bit 11 **HME:** 滞后模式使能位⁽¹⁾
 1 = 使能 DACx 滞后模式
 0 = 禁止 DACx 滞后模式
- bit 10 **TWME:** 三角波模式使能位⁽²⁾
 1 = 使能 DACx 三角波模式
 0 = 禁止 DACx 三角波模式
- bit 9 **PSE:** 正斜率模式使能位
 1 = 正斜率模式 (增加)
 0 = 负斜率模式 (降低)
- bit 8-0 **未实现:** 读为 0

注 1: HME 模式需要用户禁止斜率功能 (SLOPEN = 0)。
 注 2: TWME 模式需要用户使能斜率功能 (SLOPEN = 1)。

寄存器 3-9: SLPxCONL: DACx斜率控制低位字寄存器⁽¹⁾

| | | | | | | | |
|---------|---------|---------|---------|-----------|-----------|-----------|-----------|
| R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| HCFSEL3 | HCFSEL2 | HCFSEL1 | HCFSEL0 | SLPSTOPA3 | SLPSTOPA2 | SLPSTOPA1 | SLPSTOPA0 |
| bit 15 | | | | | | | bit 8 |

| | | | | | | | |
|-----------|-----------|-----------|-----------|----------|----------|----------|----------|
| R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| SLPSTOPB3 | SLPSTOPB2 | SLPSTOPB1 | SLPSTOPB0 | SLPSTRT3 | SLPSTRT2 | SLPSTRT1 | SLPSTRT0 |
| bit 7 | | | | | | | bit 0 |

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为0
 -n = POR时的值 '1' = 置1 0 = 清零

bit 15-12 HCFSEL<3:0>: 比较器滞后功能输入选择位

选定的输入信号控制DACx上限 (DACxDATH) 和DACx下限 (DACxDATL) 之间的切换, 作为PDM DAC的数据源; 它修改比较器的极性, 上升沿和下降沿启动LEB计数器开始计数 (寄存器3-4中的TMCB<9:0位)。

| 输入选择 | 主 | 从 |
|------|---------|---------|
| 1111 | 1 | 1 |
| 1110 | 0 | 0 |
| 1101 | 0 | 0 |
| 1100 | 0 | PWM4H |
| 1011 | 0 | PWM3H |
| 1010 | 0 | PWM2H |
| 1001 | 0 | PWM1H |
| 1000 | S1PWM4H | S1PWM8H |
| 0111 | S1PWM3H | S1PWM7H |
| 0110 | S1PWM2H | S1PWM6H |
| 0101 | S1PWM1H | S1PWM5H |
| 0100 | PWM4H | S1PWM4H |
| 0011 | PWM3H | S1PWM3H |
| 0010 | PWM2H | S1PWM2H |
| 0001 | PWM1H | S1PWM1H |
| 0000 | 0 | 0 |

注 1: 有关可用的PWM和CMP信号, 请参见具体器件的数据手册。

dsPIC33/PIC24 系列参考手册

寄存器 3-9: SLPxCONL: DACx 斜率控制低位字寄存器⁽¹⁾ (续)

bit 11-8 SLPSTOPA<3:0>: 斜率停止 A 信号选择位

选定的斜率停止 A 信号与选定的斜率停止 B 信号进行逻辑或运算, 以终止斜率功能。

| 斜率停止 A 信号选择 | 主 | 从 |
|-------------|---------------|---------------|
| 1111 | 1 | 1 |
| 1110 | 从 PWM2 触发信号 2 | 主 PWM2 触发信号 2 |
| 1101 | 从 PWM1 触发信号 2 | 主 PWM1 触发信号 2 |
| 1100-1001 | 0 | 0 |
| 1000 | 主 PWM4 触发信号 2 | 从 PWM8 触发信号 2 |
| 0111 | 主 PWM3 触发信号 2 | 从 PWM7 触发信号 2 |
| 0110 | 主 PWM2 触发信号 2 | 从 PWM6 触发信号 2 |
| 0101 | 主 PWM1 触发信号 2 | 从 PWM5 触发信号 2 |
| 0100 | 主 PWM4 触发信号 1 | 从 PWM4 触发信号 2 |
| 0011 | 主 PWM3 触发信号 1 | 从 PWM3 触发信号 2 |
| 0010 | 主 PWM2 触发信号 1 | 从 PWM2 触发信号 2 |
| 0001 | 主 PWM1 触发信号 1 | 从 PWM1 触发信号 2 |
| 0000 | 0 | 0 |

bit 7-4 SLPSTOPB<3:0>: 斜率停止 B 信号选择位

选定的斜率停止 B 信号与选定的斜率停止 A 信号进行逻辑或运算, 以终止斜率功能。

| 斜率停止 B 信号选择 | 主 | 从 |
|-------------|-----------|-----------|
| 1111 | 1 | 1 |
| 1110-0101 | 0 | 0 |
| 0100 | S1CMP3 输出 | CMP1 输出 |
| 0011 | S1CMP2 输出 | S1CMP3 输出 |
| 0010 | S1CMP1 输出 | S1CMP2 输出 |
| 0001 | CMP1 输出 | S1CMP1 输出 |
| 0000 | 0 | 0 |

注 1: 有关可用的 PWM 和 CMP 信号, 请参见具体器件的数据手册。

寄存器 3-9: SLPxCONL: DACx斜率控制低位字寄存器⁽¹⁾ (续)

bit 3-0 **SLPSTRT<3:0>**: 斜率开始信号选择位

| 斜率开始信号选择 | 主 | 从 |
|-----------|------------|------------|
| 1111 | 1 | 1 |
| 1110 | 从PWM2触发信号1 | 主PWM2触发信号1 |
| 1101 | 从PWM1触发信号1 | 主PWM1触发信号1 |
| 1100-1001 | 0 | 0 |
| 1000 | 主PWM4触发信号2 | 从PWM8触发信号1 |
| 0111 | 主PWM3触发信号2 | 从PWM7触发信号1 |
| 0110 | 主PWM2触发信号2 | 从PWM6触发信号1 |
| 0101 | 主PWM1触发信号2 | 从PWM5触发信号1 |
| 0100 | 主PWM4触发信号1 | 从PWM4触发信号1 |
| 0011 | 主PWM3触发信号1 | 从PWM3触发信号1 |
| 0010 | 主PWM2触发信号1 | 从PWM2触发信号1 |
| 0001 | 主PWM1触发信号1 | 从PWM1触发信号1 |
| 0000 | 0 | 0 |

注 1: 有关可用的PWM和CMP信号, 请参见具体器件的数据手册。

寄存器 3-10: SLPxDAT: DACx斜率数据寄存器⁽¹⁾

| | | | | | | | |
|--------------|-------|-------|-------|-------|-------|-------|-------|
| R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| SLPDAT<15:8> | | | | | | | |
| bit 15 | | | | bit 8 | | | |

| | | | | | | | |
|-------------|-------|-------|-------|-------|-------|-------|-------|
| R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| SLPDAT<7:0> | | | | | | | |
| bit 7 | | | | bit 0 | | | |

图注:

| | | |
|-------------|---------|---------------|
| R = 可读位 | W = 可写位 | U = 未实现位, 读为0 |
| -n = POR时的值 | 1 = 置1 | 0 = 清零 |

bit 15-0 **SLPDAT<15:0>**: 采用 12.4 格式的斜率值位

注 1: 寄存器左对齐。

4.0 配置高速模拟比较器模块

高速模拟比较器模块由比较器和DAC等各种模块组成。本节将讨论不同模块的功能和配置。

4.1 比较器输入

比较器模块的输入通过DACxCONL寄存器配置。每个比较器最多有5个输入源：3个外部输入和2个内部可编程增益放大器（Programmable Gain Amplifier, PGA）输入。INSEL<2:0>位（DACxCONL<5:3>）用于选择比较器输入源。比较器的同相输入连接到所选输入源之一，反相输入在内部连接到DAC输出。

4.2 PDM DAC

高速模拟比较器模块中的每个比较器都有一个专用DAC，用于通过DACxDATH寄存器编程比较器阈值电压。DAC包含一个数字脉冲密度调制（PDM）模块，后跟一个多级RC滤波器。PDM模块生成高频输出信号，信号密度与DACxDATH寄存器值成比例。PDM模块时钟通过DACCTRL1L寄存器的CLKSEL<1:0>和CLKDIV<1:0>位选择。时钟选择对于DAC模块的动态性能有重要影响。

DACxDATH寄存器值的限值为0x0和0xFFFF。值0x0将提供0.0V的DAC输出，而0xFFFF将产生AVDD。对于寄存器中任何介于0x0和0xFFFF之间的中间值，DAC的输出电压将与之成比例。寄存器3-6给出了基于AVDD电压源计算DAC输出电压的公式。DAC电压可以 $AVDD/(2^N - 1)$ 的步长变化，其中N为DAC位数（N = 12）。DAC模块由DAICON位（DACCTRL1L<15>）控制。DAICON位用于使能或禁止相应内核上实现的所有比较器模块。DACEN位（DACxCONL<15>）为各DAC模块提供单独控制。各个DAC寄存器都有一个输出使能位DACOEN（DACxCONL<8>），用于使能DAC输出电压连接到外部输出引脚DACOUT1。在任意给定时间，DACOUT1引脚只能与单个DAC或PGA输出相关联。如果多个DACOEN位置1或者PGA输出使能位（PGAEN）和DACOEN位均置1，则DACOUT1将是信号的组合。例4-1给出了设置DAC输出电压的配置示例。

例4-1: DAC寄存器的配置

```
/* DAC Register Settings */
DAC1DATHbits.DACDATH = 0x4D9;          /* DAC Output set to 1V (AVDD = 3.3V) */
DAC1CONLbits.DACOEN = 1;                /* Enable DAC 1 output on pin DACOUT1 */
DAC1CONLbits.DACEN = 1;                 /* Enable Master DAC 1 */
DACCTRL1Lbits.DAICON = 1;              /* Turn ON all Master DACs */
```

4.3 斜率生成器

斜率生成器的作用是以用户定义速率改变DAC数据值以达到理想的终点值。斜率生成器与DAC搭配使用，具有三种工作模式：斜率生成模式、滞后模式和三角波模式。

4.3.1 斜率生成模式

斜率生成器功能可在需要斜率补偿的峰值电流模式控制电源应用中使用。斜率功能用于以用户定义速率重复修改非斜率PDM DAC值，直至DAC数据值达到其终点。斜率生成功能可通过SLOPEN位（SLPxCONH<15>）使能或禁止。斜率由SLPxDAT寄存器中的数据控制。斜率方向（正或负）由PSE位（SLPxCONH<9>）控制。对于正斜率和负斜率，DACxDATH均保存标称非斜率计数，而DACxDATL寄存器保持斜率结束时对应的计数。

斜率生成操作的启动由SLPSTRT<3:0>（SLPxCONL<3:0>）位控制。根据SLPSTRT<3:0>的值，选定的PWM触发信号将用于启动斜率生成操作。通过先进入切换模式再进入稳态模式，将DAC输出电压变为DACxDATH寄存器中的值。在切换模式下，滤波器尽可能快地响应新的数据值。切换模式持续时间由TMODTIME<9:0>位（DACCTRL2L<9:0>）指定。DAC操作的时钟源由CLKSEL<1:0>位选择，工作频率（ F_{DAC} ）由DACCTRL1寄存器的分频比位CLKDIV<1:0>设置。切换模式的持续时间 T_{TR} 由以下公式计算：

公式4-1:

$$T_{TR} = T_{MODTIME} < 9:0 > * 2 / F_{DAC} (s)$$

其中：
 $F_{DAC} = DAC \text{ 频率 (Hz)}$

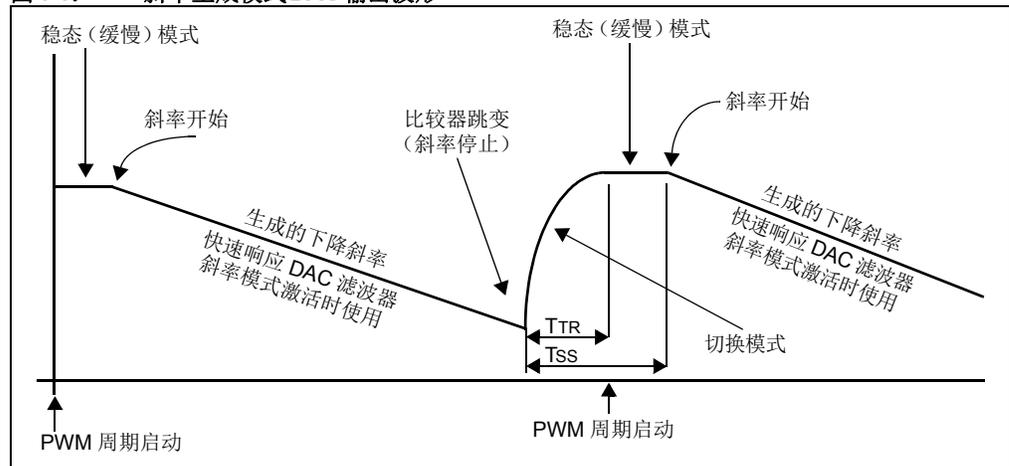
由SSTIME<9:0>位指定的稳态定时器与切换模式定时器同时启动。切换模式结束后，稳态模式立即启动，期间DAC输出电压稳定到新值。稳态时间 T_{SS} 由以下公式计算：

公式4-2:

$$T_{SS} = S_{SS} < 9:0 > * 2 / F_{DAC} (s)$$

请注意，SSTIME<9:0>计数应始终大于TMODTIME<9:0>计数（图4-1）。在稳态模式结束时，DAC值稳定在新值，准备好生成斜率。SLPSTRT<3:0>信号触发斜率生成过程。斜率随SLPxDAT寄存器中指定的速率而变化。

图4-1: 斜率生成模式DAC输出波形



当两个停止信号中的一个置为有效时，斜率生成操作终止。6个控制寄存器位 SLPSTOPA<3:0>（SLPxCONL<11:8>）和 SLPSTOPB<3:0>（SLPxCONL<7:4>）用于选择终止斜率生成操作的控制信号。停止信号进行逻辑或运算，以便在发生其中一个触发事件时终止斜率。在大多数电源应用中，SLPSTOPA<3:0>可配置为在PWM周期结束时终止斜率，而 SLPSTOPB<3:0>可配置为当电流达到正常或故障条件下的限值时触发。应注意，停止信号必须在下一个PWM周期开始之前至少将斜率终止 Tss（稳态时间）。要在下一个周期开始之前使DAC值达到并稳定在 DACxDATH 寄存器指定的稳态值，这一点十分必要。

在 SLPxDAT 寄存器中指定的斜率值取决于由 DACxDATH 和 DACxDATL 寄存器指定的斜率的开始值和结束值、PWM 时间周期、DAC 时钟频率和 SSTIME<9:0> 位值。SLPxDAT 值可通过 [公式4-3](#) 确定。

公式4-3: 确定 SLPxDAT 值⁽¹⁾

$$SLPxDAT = \frac{(DACxDATH - DACxDATL) \cdot 16}{(TSLOPE_DURATION)/TDAC}$$

其中：

DACxDATH = 斜率开始时的 DAC 值

DACxDATL = 斜率结束时的 DAC 值

TSLOPE_DURATION = 斜率持续时间 (s)

TDAC = 2/FDAC (s)

注 1： 乘以 16 将以 12.4 格式设置 SLPxDAT 值。

[例4-2](#)给出了将DAC设置为斜率生成模式的配置示例。SLPSTRTx信号控制斜率生成操作的启动。斜率可以在新的PWM周期开始后的任何时间开始。斜率持续时间由两个停止信号控制：SLPSTOPAx和 SLPSTOPBx。斜率的最长持续时间由两个停止信号之一（[例4-2](#)中的 SLPSTOPAx）控制。最长停止时间必须在PWM周期结束的Tss秒前结束，以允许DAC输出在新的PWM周期开始时稳定在新值。由于存在此限制，最长斜率持续时间必须小于TPWM – Tss秒。SLPxDAT值的计算公式如[公式4-3](#)所示。

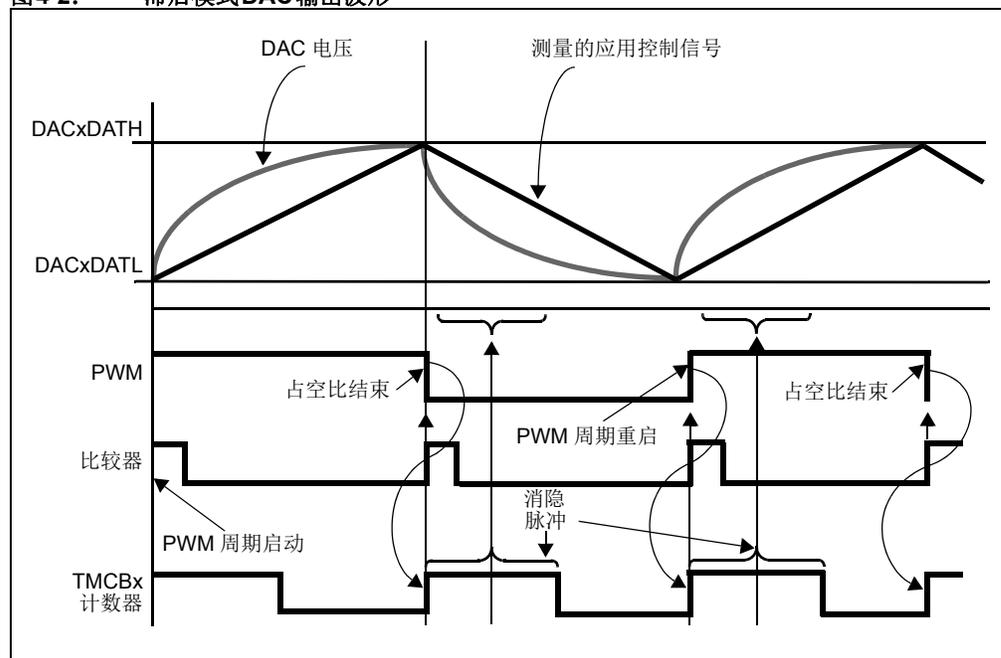
例4-2: 斜率生成模式配置

```
/* Slope Generation Settings */
SLP1CONLbits.SLPSTRT = 1; /* Master PWM1 trigger 1 */
SLP1CONLbits.SLPSTOPA = 5; /* Master PWM1 trigger 2 */
SLP1CONLbits.SLPSTOPB = 1; /* CMP1 Output */
SLP1DATbits.SLPDAT = 23; /* Slope = (3723-372)*16/((9.45u-0.1u)/(2/500 MHz)) */
SLP1CONHbits.SLOPEN = 1; /* Enable Slope compensation */
DAC1DATHbits.DACDATH = 3723; /* DAC value at the start of PWM cycle */
DAC1DATLbits.DACDATL = 372; /* DAC value at the end of PWM cycle */
```

4.3.2 滞后模式

滞后模式控制有时称为“Bang-Bang”控制，其中电源转换器内的信号被控制在截止上限和截止下限范围内。滞后模式在利用滞后控制的电源应用（如LED驱动器）中使用。滞后模式通过HME位（SLPxCONH<11>）使能，需要清零SLOPEN位。滞后控制模式支持通过单个DAC和比较器监视信号的上限和下限。DACxDATH寄存器提供上限值，而DACxDATL寄存器提供下限值。当DAC改变方向时，DAC使用切换模式进行响应并尽快达到新值。在滞后模式下，比较器实际上用作窗口比较器。在应用电路中，DAC输出变化率高于所监视的电压。在DAC切换为新值时，比较器输出通过TMCB<9:0>位（DACxCONH<9:0>）“消隐”以防止虚假响应。通过由SLPxCONL寄存器的HCFSEL<3:0>位控制的输入多路开关监视PWM输出的状态。该模块监视PWM输出的实际状态，而不是做出可能会损坏应用电路的假设。

图4-2: 滞后模式DAC输出波形



例4-3给出了设置滞后模式的配置示例。

例4-3: 滞后模式的配置

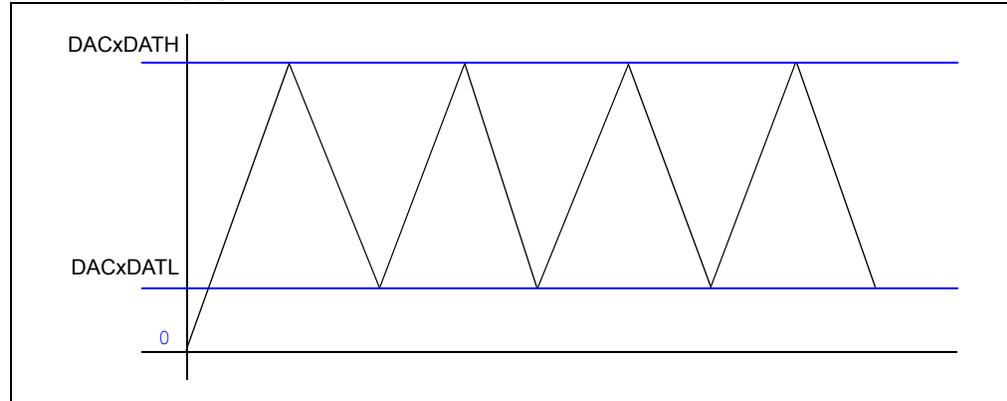
```

/* Hysteretic Mode Settings */
DAC1DATLbits.DACDATL = 0x400;          /* Lower data for HM */
DAC1DATHbits.DACDATH = 0x800;          /* Higher data for HM */
DAC1CONHbits.TMCB = 10;                 /* TMCB = DAC LEB duration/TDAC */
SLP1CONLbits.HCFSEL = 1;                /* 1 for PWM1H */
SLP1CONHbits.SLOPEN = 0;                /* Disable Slope compensation */
SLP1CONHbits.HME = 1;                   /* Enable Hysteretic Mode */
    
```

4.3.3 三角波模式

三角波模式会产生一个以三角波形式上升和下降的输出电压。三角波模式由TWME位（SLPxCONH<10>）使能，需要将SLOPEN设置为1。波形的最高点和最低点通过DACxDATH和DACxDATL寄存器指定。上升时间和下降时间以及三角波的频率都通过SLPxDAT寄存器进行控制。斜率过程的第一个时钟周期选择调整后的SLPxDAT值（而不是指定值），以便为DAC轨迹提供迅速的DAC响应。对于斜率过程的所有后续时钟周期，斜率生成器使用指定的SLPxDAT数据值递增/递减DAC数据值。快速DAC模式专为三角波模式所独有，用于提供快速响应。达到DACxDATH或DACxDATL值后，斜率自动改变方向。三角波模式在数字音频应用中非常有用，其中模拟输入信号通过模拟比较器使用三角波参考信号（图4-3）进行采样。

图4-3: 三角波模式



例4-4给出了设置三角波模式的配置示例。

例4-4: 三角波模式的配置⁽¹⁾

```
/* Triangle Wave Mode Settings */
DAC1DATLbits.DACDATL = 0x001;          /* Lower data for TWM */
DAC1DATHbits.DACDATH = 0xFFE;         /* Upper data for TWM */
SLP1DATbits.SLPDAT = 0x1;             /* Slope data rate */
SLP1CONHbits.TWME = 1;                /* Enable Triangle Mode */
SLP1CONHbits.SLOPEN = 1;              /* Enable Slope */
```

注 1: DACxDATH 的最大值必须设置为 $0xFFFF - SLPxDAT$ ，DACxDATL 的最小值必须设置为 $SLPxDAT$ 。

4.4 脉冲延展器

高速模拟比较器可以响应非常快速的瞬态信号。为了避免比较器故障，使用CMPOL位（DACxCONL<6>）选择比较器输出极性后，信号将被传送到脉冲延展电路。脉冲延展电路等待比较器输出切换到高电平状态或低电平状态，然后将信号延长3个时钟周期。例如，比较器输出信号01000101000将被脉冲延展器电路修改为01110111110。脉冲延展器时钟的工作频率为 $F_{DAC}/2$ ，它使用DAC时钟设置位CLKSELx和CLKDIVx。例4-5给出了设置脉冲延展器的配置示例。

例4-5: 脉冲延展器的配置

```
/* Pulse Stretcher Configuration */
DAC1CONLbits.CMPOL = 0;          /* Non inverted comparator output*/
DACCTRL1Lbits.CLKSEL = 2;        /* FDAC = AFPLL Auxillary PLL out */
DACCTRL1Lbits.CLKDIV = 1;       /* Divide by 2 */
```

4.5 数字滤波器

在许多电机和电源控制应用中，模拟比较器输入信号可能被外部开关功率晶体管产生的较大电磁场损坏。损坏比较器的模拟输入信号可能导致意外的比较器输出切换。数字输出滤波器可以最大程度减小输入信号损坏的影响。数字滤波器处理来自脉冲延展器电路的比较器信号。数字滤波器由FLTREN位（DACxCONL<8>）使能。数字滤波器的工作时钟由CLKSEL<1:0>位（DACCTRL1L<7:6>）和FCLKDIV<2:0>位（DACCTRL1L<2:0>）选择。脉冲延展器输出信号必须在高电平或低电平状态保持稳定，持续时间至少为选定滤波器时钟频率所对应周期的3倍，这样它才能通过数字滤波器。假设当前状态为0，则比较器输出字符串0011110000000000将被脉冲延展器修改为0011111100000000，并且如果滤波器时钟频率进行2分频，则将被数字滤波器修改为0000000001111110。由于滤波器需要三个相似的连续状态，因此选定的数字滤波器时钟周期不得超过所需最长比较器响应时间的三分之一。在休眠模式或空闲模式下，数字滤波器将被旁路以使得能从比较器传送到中断控制器的异步信号。该异步信号可用于将处理器从休眠模式或空闲模式唤醒。例4-6给出了使能数字滤波器的配置示例。

例4-6: 数字滤波器的配置

```
DACCTRL1Lbits.FCLKDIV = 1; /* Filter Clk Divide by 2 */
DAC1CONLbits.FLTREN = 1; /* Filter enabled */
```

4.6 比较器输出

比较器输出可用于触发PWM模块或中断，以便基于比较器事件进行操作。当数字滤波器禁止时，比较器信号可作为限流和/或故障信号直接供PWM模块使用。这可以确保电流模式应用和时间关键（安全）型应用的延时最短。状态信号和中断请求信号将由脉冲延展器电路处理。当数字滤波器使能时，PWM触发信号、状态信号和中断请求信号全部由脉冲延展器和数字滤波器逻辑处理。这会导致电流限制/故障限制事件发生延迟。比较器输出的极性通过配置CMPPOL位（DACxCONL<6>）来选择。可通过配置外设引脚选择（Peripheral Pin Select, PPS）寄存器在I/O引脚上监视比较器输出。

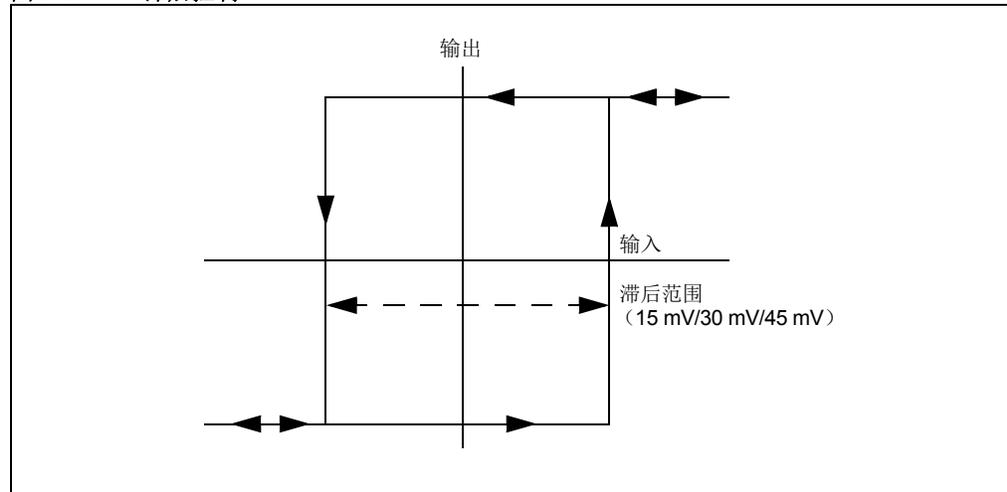
4.7 比较器中断

模拟比较器中断可用于处理比较器开关事件，并且可通过中断控制器允许或禁止。可通过设置IRQM<1:0>位（DACxCONL<14:13>）将模拟比较器中断配置为在上升沿、下降沿或边沿中断。在通过CMPPOL位（DACxCONL<6>）进行极性处理并且通过脉冲延展器和数字滤波器逻辑进行后续处理之后，将在比较器输出的选定边沿上生成比较器中断信号。如果CMPPOL位在操作期间更改，则该位的更改不会导致中断。只有使比较器输出状态实际改变的选定边沿才会引起中断。

4.8 比较器滞后控制

DACxCONL寄存器中的HYSSEL<1:0>位指定模拟比较器的滞后量。HYSPOL位指定滞后应用于信号的上升沿还是下降沿。滞后配置有助于比较器避免振荡（即翻转比较器输出），振荡可能由正输入端的噪声引起。

图4-4: 滞后控制



4.9 休眠模式和空闲模式下的工作

休眠模式期间，高速模拟比较器会以精简功能工作，从而允许器件在有效信号应用到比较器输入时唤醒。为了降低器件进入空闲模式时的功耗，可通过将DACSIDL位（DACCTRL1L<13>）置1来禁止比较器模块。DACSIDL位控制由主从内核控制的所有比较器。如果从DACCTRL1L寄存器中的DACSIDL位置1，则在空闲模式下，整组由从内核控制的比较器将被禁止。

5.0 应用信息

高速模拟比较器模块可用于许多电源转换应用中。比较器模块的输出可用于执行以下功能：

- 产生中断
- 触发ADC采样和转换过程
- 截断PWM信号（电流限制）
- 截断PWM周期（电流复位）
- 扩展PWM周期（前馈）
- 禁止PWM输出（故障锁定）

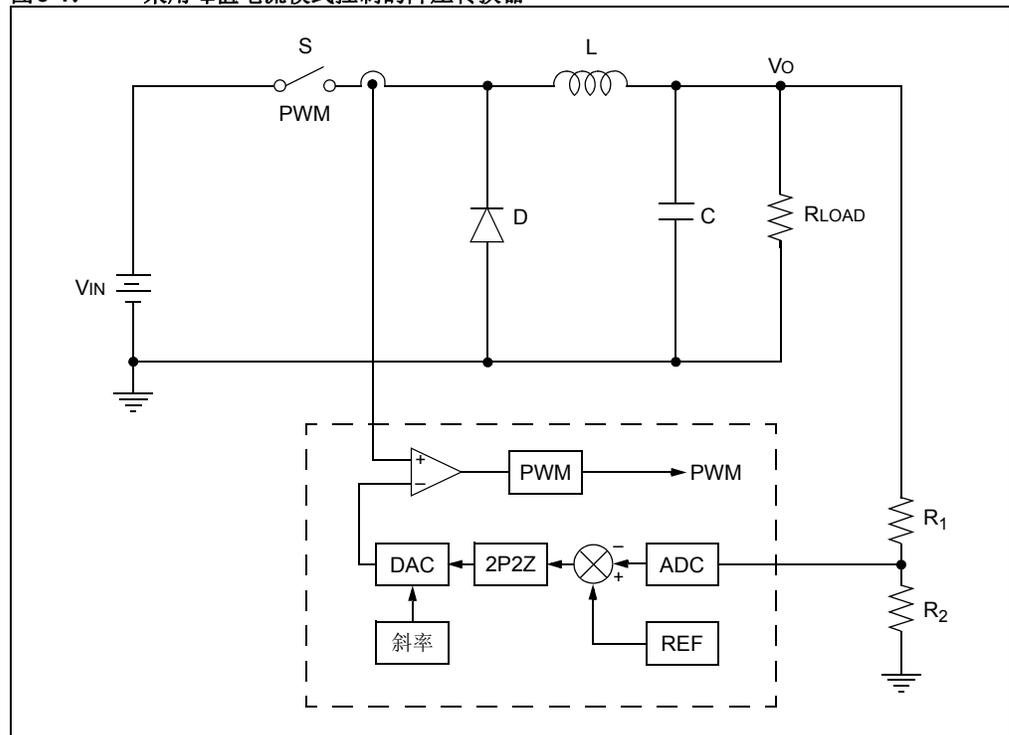
比较器模块的输出可同时用于多种模式。例如，可以使用比较器输出来产生中断，触发ADC进行采样并转换，以及截断PWM输出，所有这些都可以在检测到电压超出预期值时进行响应。当模拟输入电压超出设定的阈值电压时，SMPS模拟比较器模块还可用于将系统从休眠或空闲模式唤醒。斜率补偿模块允许用户在SMPS应用中利用基于内置硬件的斜率补偿。比较器模块的潜在应用丰富而多样。

下节说明了比较器模块在电源转换电路中的典型应用。

5.1 峰值电流模式控制

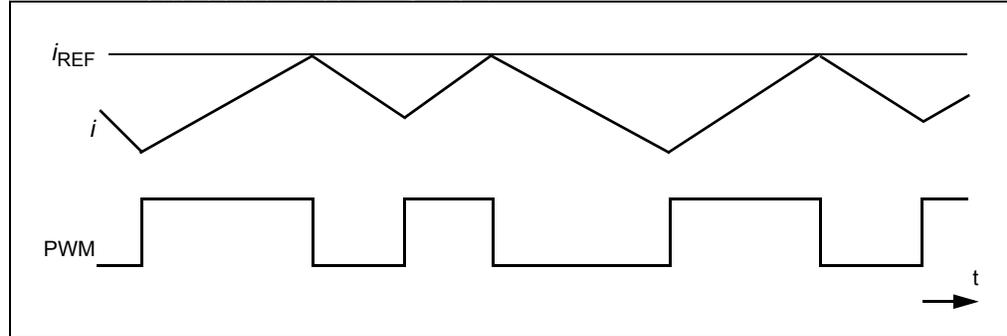
当采用峰值电流模式进行控制时，SMPS拓扑（如降压、升压和升降压）会产生次谐波振荡。这些振荡在特定条件下发生，如连续电流模式和占空比大于50%的条件下。次谐波振荡可以通过使用斜率补偿来衰减。模拟比较器模块可用于此类应用，无需额外的外部模拟电路来执行斜率补偿。比较器模块与PWM模块一起使用以产生电流模式PWM信号。图5-1给出了典型的峰值电流降压模式电源。

图5-1: 采用峰值电流模式控制的降压转换器



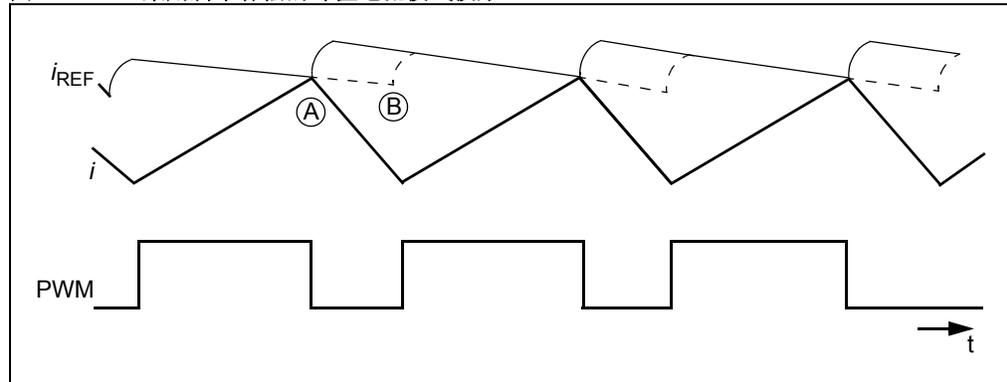
模拟比较器模块配置为当测量的电感电流峰值达到由外部控制环确定的电流大小时复位PWM模块。外部控制环包含由ADC测量的输出电压，该电压将与所需的参考电压进行比较。产生的误差计数将通过补偿器增益处理，以达到当前PWM周期的峰值电流大小。峰值电流大小应用于DAC后可生成等效模拟信号，比较器会将该模拟信号与实际电感电流进行比较。峰值电流模式控制的波形如图5-2所示。请注意，即使参考电流 i_{REF} 恒定，脉冲宽度在连续的周期中也不相同。

图 5-2: 没有斜率补偿的峰值电流模式波形



斜率补偿模块可以改变DAC输出电压斜率，进而改变内部电流环的参考。在没有斜率补偿模块的情况下，DAC的输出在给定的PWM周期内保持不变（如图5-2所示）。斜率生成模块根据寄存器中设置的值使参考电流产生斜率。虽然通常使用负斜率，但斜率方向可以根据应用设置为正或负。斜率由SLPxDAT寄存器决定。寄存器DACxDATH在PWM周期开始时保存DAC值，寄存器DACxDATL在PWM周期结束时保存DAC值。图5-3给出了采用斜率补偿的峰值电流模式控制的波形。请注意，参考电流 i_{REF} 恒定时，所有周期内的脉冲宽度均相同。

图 5-3: 采用斜率补偿的峰值电流模式波形



例5-1所示为用于生成斜率补偿波形的模拟比较器模块的设置。该设计中的降压转换器在5V输入电压、3.3V输出电压和1A输出电流下工作。转换器的工作频率为400 kHz。PWM的周期定时器设置为400 kHz，占空比设置为95%。DAC模块的时钟频率设置为500 MHz。电流测量与比较器的同相输入连接。DAC为峰值电流跳变提供参考电流，在内部连接到比较器的反相输入。参考电流通常是补偿器（数字滤波器）的输出，它作用于外部电压环误差信号。PWM周期在测量的输入电流超过DAC参考电流 i_{REF} 时终止，如图5-3中的A点所示。这是因为受图5-1中SLPSTOPBx触发信号配置的影响。如果SLPSTOPBx未触发，则虚线表示参考电流 i_{REF} 。在这种情况下， i_{REF} 一直持续至SLPSTOPAx信号被触发，如图5-3中的B点所示。

例5-1: 初始化DAC与斜率补偿

```

/* Initialize DAC with slope compensation */

PG1CONLbits.ON = 0;          /* PWM module is disabled*/

/*Clock and Mode Selection*/
PCLKCONbits.MCLKSEL = 3;    /* Master clock source */
PG1CONLbits.CLKSEL = 1;    /* Clock selected by MCLKSEL */
PG1CONLbits.MODSEL = 0b000; /* Independent edge PWM mode */
PG1IOCONH = 0x000C;        /* PWM generator controls output pins */

PG1CONH = 0x0000;          /* Update at SOC, Single trigger mode, Local EOC */

/*PWM DATA REGISTERS*/
PG1PER = 2500;              /* PWM frequency is 400kHz*/
PG1DC = 2375;               /* 95% duty cycle*/
PG1PHASE = 0;               /* Phase offset in rising edge of PWM*/
PG1DTH = 10;                /* Dead-time on PWM1H */
PG1DTL = 10;                /* Dead-time on PWM1L*/
PG1LEBH = 0x0008;          /* PHR=1, Rising edge of PWM1H will trigger the LEB counter*/
PG1LEBL = 20;              /* LEB=20*/

/*PCI logic configuration for current limit cycle by cycle mode, comparator 1 output as PCI source*/
PG1IOCONL = 0x0010;         /* 1 on PWM1L and 0 on PWM1H if CLMT event is active */
PG1CLPCIL = 0x123B;         /* ACMP1 out selected as PCI input, latched PCI acceptance */
PG1CLPCIH = 0x0300;         /* Latched PCI as acceptance qualifier, no termination qualifier */

/* Triggers for slope compensation */
PG1TRIGA = 1250;            /* Generate Trigger 1 at 1.25  $\mu$ S */
PG1TRIGB = 2000;           /* Generate Trigger 2 towards end of cycle (2.5u - 0.5u for
                             transition mode)*/
PG1EVTL = 0x0118;          /* Trigger1 updated by TrigA, Auto update of UPTRG */
PG1EVTH = 0x0340;          /* Trigger1 updated by TrigB, Disable interrupts */

/* Enable PWM macro*/
PG1CONLbits.ON = 1;         /*PWM module is enabled*/

/* DAC Configuration */
DACCTRL1Lbits.CLKSEL = 0;   /* APLL VCODIVMUX set at 500MHz */
DACCTRL2Hbits.SSTIME = 0x8A; /* 0x8A default value 552ns @ 500MHz */
DACCTRL2Lbits.TMODTIME = 0x55; /* 0x55 default value 340ns @ 500MHz */

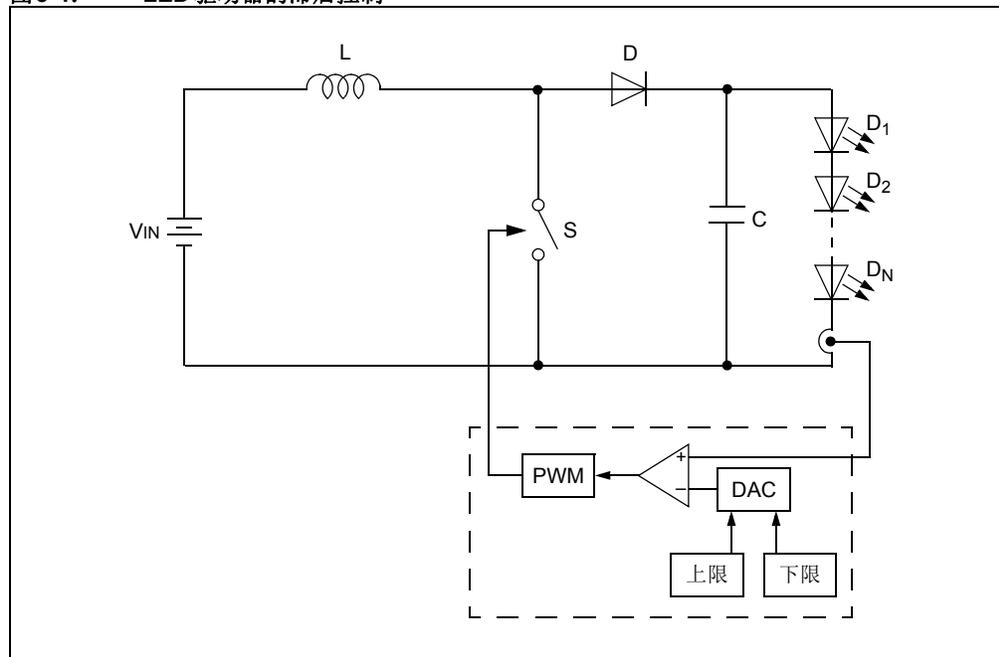
/* Slope Generation Settings */
SLP1CONLbits.SLPSTRT = 1;   /* Master PWM1 trigger 1 */
SLP1CONLbits.SLPSTOPA = 5;  /* Master PWM1 trigger 2 */
SLP1CONLbits.SLPSTOPB = 1;  /* CMP1 Output */
SLP1DATbits.SLPDAT = 135;   /* Slope = (2703-1113)*16/((2u-1.25u)/4n) */
SLP1CONHbits.SLOPEN = 1;    /* Enable Slope compensation */
DAC1DATHbits.DACDATH = 2703; /* DAC value at the start of PWM cycle */
DAC1DATLbits.DACDATL = 1113; /* DAC value at the end of PWM cycle */
DAC1CONLbits.DACEN = 1;     /* Enable Master DAC 1 */
DACCTRL1Lbits.DACON = 1;    /* Turn ON all Master DACs */

```

5.2 LED 驱动器的滞后控制

滞后控制可为不断变化的参数（例如电压或电流）提供最快速的响应。滞后控制在LED应用中广泛使用，这类应用要求电流处于平均值附近的有限范围内。滞后拓扑的缺点是工作频率是变化的。图5-4给出了一个示例电路，其中LED电流被控制在一个容差由寄存器值决定的平均值。

图5-4: LED驱动器的滞后控制



比较器对此类应用使用滞后模式。滞后模式由SLPxCONH寄存器中的HME位控制。要能使滞后模式，HME位必须置1，SLOPEN位必须清零。滞后控制的上限由DACxDATH寄存器定义，下限则由DACxDATL寄存器定义。滞后模式的DAC设置如例5-2所示。

例5-2: 滞后模式的DAC设置

```
/* Clock Selection */
PCLKCONbits.MCLKSEL = 3;          /* Master Clock Source */
PG1CONLbits.CLKSEL = 1;          /* Clock selected by MCLKSEL */

/*PWM DATA REGISTER*/
PG1DC = 0;                        /*PWM duty cycle set to 0*/

/*PCI logic configuration for Hysteretic mode, comparator 1 output as PCI source*/
PG1CLPCIL = 0x123B;              /* ACMP1 out selected as PCI input, latched PCI acceptance */
PG1CLPCIH = 0x0300;              /* Latched PCI signal as acceptance criteria */
PG1LEBL = 0x0100;                /* LEB Count = 0x100 */

/*Enable PWM macro*/
PG1CONLbits.ON = 1;              /*PWM module is enabled*/

/*DAC DATA REGISTERS*/
DACCTRL1Lbits.CLKSEL = 0;        /* APLL VCODIVMUX set at 500MHz */

DAC1DATLbits.DACDATL = 0x400;     /* Lower data for HM */
DAC1DATHbits.DACDATH = 0xC00;    /* Upper data for HM */

DAC1CONHbits.TMCB = 100;         /* DAC LEB data */

SLP1CONLbits.HCFSEL = 1;         /* 1 for PWM1H */
SLP1CONHbits.SLOPEN = 0;        /* Disable Slope compensation */
SLP1CONHbits.HME = 1;           /* Enable Hysteretic Mode */

DAC1CONLbits.INSEL = 1;          /* Select CMP1B input */
DAC1CONLbits.DACEN = 1;          /* Enable Master DAC */
DACCTRL1Lbits.DACON = 1;        /* Enable DAC1 */
```

6.0 限制

6.1 比较器输入范围

高速模拟比较器有一个限制，即不能超出输入共模范围（Common-Mode Range, CMR）（ $AV_{DD} + 0.2V$ ）。这意味着比较器的输入（选定的CMPx输入引脚）应处于此范围内。只要输入处于CMR以内，比较器输出就是正确的。超出CMR限制的任何输入都将导致比较器输入饱和。

7.0 寄存器映射

表7-1中提供了与高速模拟比较器模块相关的寄存器汇总。

表 7-1: 高速模拟比较器寄存器

| 寄存器名称 | Bit 15 | Bit 14 | Bit 13 | Bit 12 | Bit 11 | Bit 10 | Bit 9 | Bit 8 | Bit 7 | Bit 6 | Bit 5 | Bit 4 | Bit 3 | Bit 2 | Bit 1 | Bit 0 |
|-----------|--------------|---------|---------|---------|--------------|-----------|---------------|-----------|-----------|-----------|-----------|-----------|----------|----------|----------|----------|
| DACCTRL1L | DACON | — | DACSIDL | — | — | — | — | — | CLKSEL1 | CLKSEL0 | CLKDIV1 | CLKDIV0 | — | FCLKDIV2 | FCLKDIV1 | FCLKDIV0 |
| DACCTRL2H | — | — | — | — | — | — | SSTIME<9:0> | | | | | | | | | |
| DACCTRL2L | — | — | — | — | — | — | TMODTIME<9:0> | | | | | | | | | |
| DACxCONH | — | — | — | — | — | — | TMCB<9:0> | | | | | | | | | |
| DACxCONL | DACEN | IRQM1 | IRQM0 | — | — | CBE | DACOEN | FLTREN | CMPSTAT | CMPPOL | INSEL2 | INSEL1 | INSEL0 | HYSPOL | HYSSEL1 | HYSSEL0 |
| DACxDATH | — | — | — | — | DACDAT<11:0> | | | | | | | | | | | |
| DACxDATL | — | — | — | — | DACLOW<11:0> | | | | | | | | | | | |
| SLPxCONH | SLOPEN | — | — | — | HME | TWME | PSE | — | — | — | — | — | — | — | — | — |
| SLPxCONL | HCFSEL3 | HCFSEL2 | HCFSEL1 | HCFSEL0 | SLPSTOPA3 | SLPSTOPA2 | SLPSTOPA1 | SLPSTOPA0 | SLPSTOPB3 | SLPSTOPB2 | SLPSTOPB1 | SLPSTOPB0 | SLPSTRT3 | SLPSTRT2 | SLPSTRT1 | SLPSTRT0 |
| SLPxDAT | SLPDAT<15:0> | | | | | | | | | | | | | | | |

图注: — = 未实现, 读为0; 对于主模块, x = 1; 对于从模块, x = 1-3。

8.0 相关应用笔记

本节列出了与手册本章内容相关的应用笔记。这些应用笔记可能并不是专为dsPIC33/PIC24器件系列而编写的，但是概念是相关的，通过适当修改即可使用，但在使用中可能会受到一定限制。当前与高速模拟比较器模块相关的应用笔记有：

| 标题 | 应用笔记编号 |
|--------------|--------|
| 目前没有相关的应用笔记。 | N/A |

注： 如需获取更多关于 dsPIC33/PIC24 系列器件的应用笔记和代码示例，请访问 Microchip 网站 (www.microchip.com)。

9.0 版本历史

版本A（2016年7月）

这是本文档的初始版本。

版本B（2018年6月）

将器件系列名称更改为dsPIC33/PIC24。

删除了页脚中的“超前信息”水印。

注:

请注意以下有关 Microchip 器件代码保护功能的要点：

- Microchip 的产品均达到 Microchip 数据手册中所述的技术指标。
- Microchip 确信：在正常使用的情况下，Microchip 系列产品是当今市场上同类产品中最安全的产品之一。
- 目前，仍存在着恶意、甚至是非法破坏代码保护功能的行为。就我们所知，所有这些行为都不是以 Microchip 数据手册中规定的操作规范来使用 Microchip 产品的。这样做的人极可能侵犯了知识产权。
- Microchip 愿与那些注重代码完整性的客户合作。
- Microchip 或任何其他半导体厂商均无法保证其代码的安全性。代码保护并不意味着我们保证产品是“牢不可破”的。

代码保护功能处于持续发展中。Microchip 承诺将不断改进产品的代码保护功能。任何试图破坏 Microchip 代码保护功能的行为均可视为违反了《数字千年版权法案 (Digital Millennium Copyright Act)》。如果这种行为导致他人在未经授权的情况下，能访问您的软件或其他受版权保护的成果，您有权依据该法案提起诉讼，从而制止这种行为。

提供本文档的中文版本仅为了便于理解。请勿忽视文档中包含的英文部分，因为其中提供了有关 Microchip 产品性能和使用情况的有用信息。Microchip Technology Inc. 及其分公司和相关公司、各级主管与员工及事务代理机构对译文中可能存在的任何差错不承担任何责任。建议参考 Microchip Technology Inc. 的英文原版文档。

本出版物中所述的器件应用信息及其他类似内容仅为您提供便利，它们可能由更新之信息所替代。确保应用符合技术规范，是您自身应负的责任。Microchip 对这些信息不作任何明示或暗示、书面或口头、法定或其他形式的声明或担保，包括但不限于针对其使用情况、质量、性能、适销性或特定用途的适用性的声明或担保。Microchip 对因这些信息及使用这些信息而引起的后果不承担任何责任。如果将 Microchip 器件用于生命维持和 / 或生命安全应用，一切风险由买方自负。买方同意在由此引发任何一切伤害、索赔、诉讼或费用时，会维护和保障 Microchip 免于承担法律责任，并加以赔偿。除非另外声明，在 Microchip 知识产权保护下，不得暗或以其他方式转让任何许可证。

Microchip 位于美国亚利桑那州 Chandler 和 Tempe 与位于俄勒冈州 Gresham 的全球总部、设计和晶圆生产厂及位于美国加利福尼亚州和印度的设计中心均通过了 ISO/TS-16949:2009 认证。Microchip 的 PIC® MCU 与 dsPIC® DSC、KeeLoq® 跳码器件、串行 EEPROM、单片机外设、非易失性存储器 and 模拟产品严格遵守公司的质量体系流程。此外，Microchip 在开发系统的设计和生产方面的质量体系也已通过了 ISO 9001:2000 认证。

QUALITY MANAGEMENT SYSTEM
CERTIFIED BY DNV
== ISO/TS 16949 ==

商标

Microchip 的名称和徽标组合、Microchip 徽标、AnyRate、AVR、AVR 徽标、AVR Freaks、BitCloud、chipKIT、chipKIT 徽标、CryptoMemory、CryptoRF、dsPIC、FlashFlex、flexPWR、Heldo、JukeBlox、KeeLoq、Kleer、LANCheck、LINK MD、maXStylus、maXTouch、MediaLB、megaAVR、MOST、MOST 徽标、MPLAB、OptoLyzer、PIC、picoPower、PICSTART、PIC32 徽标、Prochip Designer、QTouch、SAM-BA、SpyNIC、SST、SST 徽标、SuperFlash、tinyAVR、UNI/O 及 XMEGA 均为 Microchip Technology Inc. 在美国和其他国家或地区的注册商标。

ClockWorks、The Embedded Control Solutions Company、EtherSynch、Hyper Speed Control、HyperLight Load、IntelliMOS、mTouch、Precision Edge 和 Quiet-Wire 均为 Microchip Technology Inc. 在美国的注册商标。

Adjacent Key Suppression、AKS、Analog-for-the-Digital Age、Any Capacitor、AnyIn、AnyOut、BodyCom、CodeGuard、CryptoAuthentication、CryptoAutomotive、CryptoCompanion、CryptoController、dsPICDEM、dsPICDEM.net、Dynamic Average Matching、DAM、ECAN、EtherGREEN、In-Circuit Serial Programming、ICSP、INICnet、Inter-Chip Connectivity、JitterBlocker、KleerNet、KleerNet 徽标、memBrain、Mindi、MiWi、motorBench、MPASM、MPF、MPLAB Certified 徽标、MPLIB、MPLINK、MultiTRAK、NetDetach、Omniscient Code Generation、PICDEM、PICDEM.net、PICkit、PICtail、PowerSmart、PureSilicon、QMatrix、REAL ICE、Ripple Blocker、SAM-ICE、Serial Quad I/O、SMART-I.S.、SQI、SuperSwitcher、SuperSwitcher II、Total Endurance、TSHARC、USBCheck、VariSense、ViewSpan、WiperLock、Wireless DNA 和 ZENA 均为 Microchip Technology Inc. 在美国和其他国家或地区的商标。

SQTP 为 Microchip Technology Inc. 在美国的服务标记。

Silicon Storage Technology 为 Microchip Technology Inc. 在除美国外的国家或地区的注册商标。

GestIC 为 Microchip Technology Inc. 的子公司 Microchip Technology Germany II GmbH & Co. & KG 在除美国外的国家或地区的注册商标。

在此提及的所有其他商标均为各持有公司所有。

© 2018, Microchip Technology Inc. 版权所有。

ISBN: 978-1-5224-3317-0

全球销售及及服务网点

美洲

公司总部 **Corporate Office**
2355 West Chandler Blvd.
Chandler, AZ 85224-6199
Tel: 1-480-792-7200
Fax: 1-480-792-7277

技术支持:
<http://www.microchip.com/support>

网址: www.microchip.com

亚特兰大 Atlanta
Duluth, GA

Tel: 1-678-957-9614
Fax: 1-678-957-1455

奥斯汀 Austin, TX
Tel: 1-512-257-3370

波士顿 Boston
Westborough, MA
Tel: 1-774-760-0087
Fax: 1-774-760-0088

芝加哥 Chicago
Itasca, IL
Tel: 1-630-285-0071
Fax: 1-630-285-0075

达拉斯 Dallas
Addison, TX
Tel: 1-972-818-7423
Fax: 1-972-818-2924

底特律 Detroit
Novi, MI
Tel: 1-248-848-4000

休斯敦 Houston, TX
Tel: 1-281-894-5983

印第安纳波利斯 Indianapolis
Noblesville, IN
Tel: 1-317-773-8323
Fax: 1-317-773-5453
Tel: 1-317-536-2380

洛杉矶 Los Angeles
Mission Viejo, CA
Tel: 1-949-462-9523
Fax: 1-949-462-9608
Tel: 1-951-273-7800

罗利 Raleigh, NC
Tel: 1-919-844-7510

纽约 New York, NY
Tel: 1-631-435-6000

圣何塞 San Jose, CA
Tel: 1-408-735-9110
Tel: 1-408-436-4270

加拿大多伦多 Toronto
Tel: 1-905-695-1980
Fax: 1-905-695-2078

亚太地区

中国 - 北京
Tel: 86-10-8569-7000

中国 - 成都
Tel: 86-28-8665-5511

中国 - 重庆
Tel: 86-23-8980-9588

中国 - 东莞
Tel: 86-769-8702-9880

中国 - 广州
Tel: 86-20-8755-8029

中国 - 杭州
Tel: 86-571-8792-8115

中国 - 南京
Tel: 86-25-8473-2460

中国 - 青岛
Tel: 86-532-8502-7355

中国 - 上海
Tel: 86-21-3326-8000

中国 - 沈阳
Tel: 86-24-2334-2829

中国 - 深圳
Tel: 86-755-8864-2200

中国 - 苏州
Tel: 86-186-6233-1526

中国 - 武汉
Tel: 86-27-5980-5300

中国 - 西安
Tel: 86-29-8833-7252

中国 - 厦门
Tel: 86-592-238-8138

中国 - 香港特别行政区
Tel: 852-2943-5100

中国 - 珠海
Tel: 86-756-321-0040

台湾地区 - 高雄
Tel: 886-7-213-7830

台湾地区 - 台北
Tel: 886-2-2508-8600

台湾地区 - 新竹
Tel: 886-3-577-8366

亚太地区

澳大利亚 Australia - Sydney
Tel: 61-2-9868-6733

印度 India - Bangalore
Tel: 91-80-3090-4444

印度 India - New Delhi
Tel: 91-11-4160-8631

印度 India - Pune
Tel: 91-20-4121-0141

日本 Japan - Osaka
Tel: 81-6-6152-7160

日本 Japan - Tokyo
Tel: 81-3-6880-3770

韩国 Korea - Daegu
Tel: 82-53-744-4301

韩国 Korea - Seoul
Tel: 82-2-554-7200

马来西亚 Malaysia - Kuala Lumpur
Tel: 60-3-7651-7906

马来西亚 Malaysia - Penang
Tel: 60-4-227-8870

菲律宾 Philippines - Manila
Tel: 63-2-634-9065

新加坡 Singapore
Tel: 65-6334-8870

泰国 Thailand - Bangkok
Tel: 66-2-694-1351

越南 Vietnam - Ho Chi Minh
Tel: 84-28-5448-2100

欧洲

奥地利 Austria - Wels
Tel: 43-7242-2244-39
Fax: 43-7242-2244-393

丹麦 Denmark - Copenhagen
Tel: 45-4450-2828
Fax: 45-4485-2829

芬兰 Finland - Espoo
Tel: 358-9-4520-820

法国 France - Paris
Tel: 33-1-69-53-63-20
Fax: 33-1-69-30-90-79

德国 Germany - Garching
Tel: 49-8931-9700

德国 Germany - Haan
Tel: 49-2129-3766400

德国 Germany - Heilbronn
Tel: 49-7131-67-3636

德国 Germany - Karlsruhe
Tel: 49-721-625370

德国 Germany - Munich
Tel: 49-89-627-144-0
Fax: 49-89-627-144-44

德国 Germany - Rosenheim
Tel: 49-8031-354-560

以色列 Israel - Ra'anana
Tel: 972-9-744-7705

意大利 Italy - Milan
Tel: 39-0331-742611
Fax: 39-0331-466781

意大利 Italy - Padova
Tel: 39-049-7625286

荷兰 Netherlands - Drunen
Tel: 31-416-690399
Fax: 31-416-690340

挪威 Norway - Trondheim
Tel: 47-7289-7561

波兰 Poland - Warsaw
Tel: 48-22-3325737

罗马尼亚 Romania - Bucharest
Tel: 40-21-407-87-50

西班牙 Spain - Madrid
Tel: 34-91-708-08-90
Fax: 34-91-708-08-91

瑞典 Sweden - Gothenberg
Tel: 46-31-704-60-40

瑞典 Sweden - Stockholm
Tel: 46-8-5090-4654

英国 UK - Wokingham
Tel: 44-118-921-5800
Fax: 44-118-921-5820