

特性

SPI接口具备错误检测功能

包括CRC、无效读取/写入地址和SCLK计数错误检测

支持突发模式和菊花链模式

兼容业界标准SPI模式0和SPI模式3接口

轮询模式支持与并行接口相当的开关时间

通用数字输出控制其他器件, 如ADI并行开关

导通电阻(25°C): 4 Ω (典型值)

导通电阻平坦度(25°C): 0.5 Ω (典型值)

通道间导通电阻匹配(25°C): 0.2 Ω (典型值)

模拟信号范围: V_{SS}至V_{DD}

额定电源电压: ±15 V、±5 V和12 V

施加V_L和数字/模拟输入之前, 上电顺序为V_{DD}、V_{SS}和GND

1.8 V逻辑兼容性, 2.7 V ≤ V_L ≤ 3.3 V

24引脚LFCSP封装

应用

自动测试设备

数据采集系统

电池供电系统

采样保持系统

音频信号路由

视频信号路由

通信系统

继电器替代方案

概述

ADGS1408/ADGS1409均为模拟多路复用器, 分别内置8个单通道和4个差分通道开关。一个串行外设接口(SPI)控制这些开关。该SPI接口具有强大的错误检测功能, 例如: 循环冗余校验(CRC)错误检测、无效读取/写入地址检测和SCLK计数错误检测。

可将多个ADGS1408/ADGS1409器件通过菊花链连接在一起。菊花链模式支持以极少的数字走线实现多个器件的配置。ADGS1408/ADGS1409还可在突发模式下工作, 从而减少SPI命令之间的时间。

iCMOS结构可确保功耗极低, 因而该器件非常适合便携式电池供电仪表。

接通时, 各开关在两个方向的导电性能相同, 输入信号范围可扩展至电源电压范围。在断开条件下, 高至电源电压的信号电平被阻止。

Rev. 0

Document Feedback

Information furnished by Analog Devices is believed to be accurate and reliable. However, no responsibility is assumed by Analog Devices for its use, nor for any infringements of patents or other rights of third parties that may result from its use. Specifications subject to change without notice. No license is granted by implication or otherwise under any patent or patent rights of Analog Devices. Trademarks and registered trademarks are the property of their respective owners.

功能框图

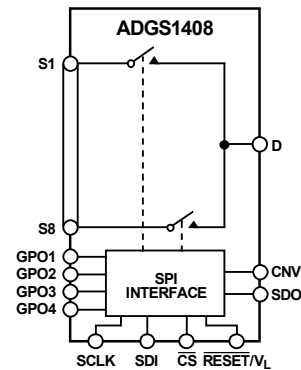


图1. ADGS1408功能框图

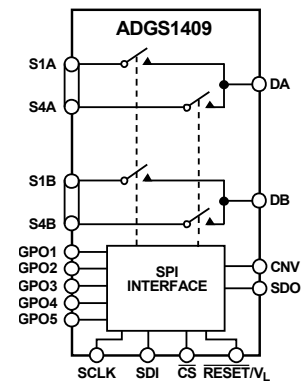


图2. ADGS1409功能框图

导通电阻曲线在整个模拟输入范围内都很平坦, 可确保开关音频信号时拥有线性和低失真性能。

产品特色

1. SPI接口无需并行转换和逻辑连线, 而且还可减少GPIO通道数。
2. 使用多个器件时, 菊花链模式可去除额外的逻辑连线。
3. CRC错误检测、无效读取/写入地址检测和SCLK计数错误检测可确保数字接口稳定可靠地工作。
4. CRC和错误检测能力使ADGS1408/ADGS1409可用于安全关键型系统应用。
5. 最低失真。

目录

特性	1	突发模式	24
应用	1	软件复位	24
功能框图	1	菊花链模式	24
概述	1	上电复位	25
产品特点	1	轮询模式	26
修订历史	2	通用输出(GPO)	27
技术规格	3	应用信息	28
±15 V双电源	3	数字输入缓冲器	28
±5 V双电源	5	供电轨	28
12 V单电源	7	电源建议	28
每通道连续电流, Sx或Dx	9	电源序列	28
时序特性	10	寄存器汇总	29
绝对最大额定值	12	寄存器详解	30
热阻	12	开关数据寄存器	30
ESD警告	12	错误配置寄存器	31
引脚配置和功能描述	13	错误标志寄存器	31
典型性能参数	15	突发使能寄存器	32
测试电路	19	轮询使能寄存器	32
术语	22	轮询通道配置寄存器	32
工作原理	23	CNV边缘选择寄存器	33
寻址模式	23	软件复位寄存器	33
错误检测功能	23	外形尺寸	34
错误标志寄存器清零	24	订购指南	34

修订历史

2018年6月—修订版0：初始版

技术规格

±15 V双电源

除非另有说明， $V_{DD} = +15\text{ V} \pm 10\%$ ， $V_{SS} = -15\text{ V} \pm 10\%$ ， $V_L = 2.7\text{ V}$ 至 5.5 V ， $GND = 0\text{ V}$ 。

表1.

参数	+25°C	-40°C至+85°C	-40°C至+125°C	单位	测试条件/注释
模拟开关					
模拟信号范围			V_{DD} 至 V_{SS}	V	
导通电阻, R_{ON}	4			Ω (典型值)	$V_S = \pm 10\text{ V}$, $I_S = -10\text{ mA}$, 参见图32
	4.7	5.7	6.7	Ω (最大值)	$V_{DD} = +13.5\text{ V}$, $V_{SS} = -13.5\text{ V}$
通道间导通电阻匹配, ΔR_{ON}	0.2			Ω (典型值)	$V_S = \pm 10\text{ V}$, $I_S = -10\text{ mA}$
	0.78	0.85	1.1	Ω (最大值)	
导通电阻平坦度, $R_{FLAT(ON)}$	0.5			Ω (典型值)	$V_S = \pm 10\text{ V}$, $I_S = -10\text{ mA}$
	0.72	0.77	0.92	Ω (最大值)	
漏电流					$V_{DD} = +16.5\text{ V}$, $V_{SS} = -16.5\text{ V}$
源极关断漏电流 I_S (Off)	± 0.04			nA (典型值)	$V_S = \pm 10\text{ V}$, $V_D = 10\text{ V}$, 参见图35
	± 0.2	± 0.6	± 5.0	nA (最大值)	
漏极关断漏电流 I_D (Off)	± 0.04			nA (典型值)	$V_S = \pm 10\text{ V}$, $V_D = 10\text{ V}$, 参见图35
	± 0.45	± 2.0	± 30.0	nA (最大值)	
通道导通漏电流 I_D (On)、 I_S (On)	± 0.1			nA (典型值)	$V_S = V_D = \pm 10\text{ V}$, 参见图31
	± 1.5	± 3.0	± 30.0	nA (最大值)	
数字输出					
SDO					
输出电压					
低电平, V_{OL}			0.4	V (最大值)	$I_{SINK} = 5\text{ mA}$
			0.2	V (最大值)	$I_{SINK} = 1\text{ mA}$
高阻抗漏电流	0.001			μA (典型值)	$V_{OUT} = V_{GND}$ 或 V_L
			± 0.1	μA (最大值)	
高阻抗输出电容	4			pF (典型值)	
GPOx					
输出电压					
高电平, V_{OH}			$V_L - 0.2\text{ V}$	V (最小值)	$I_{SOURCE} = 100\ \mu\text{A}$
低电平, V_{OL}			0.2	V (最大值)	$I_{SINK} = 100\ \mu\text{A}$
时序					
t_{ON} (GPO)	95			ns (典型值)	$C_L = 15\text{ pF}$, 参见图43
	115	115	115	ns (最大值)	
t_{OFF} (GPO)	15			ns (典型值)	$C_L = 15\text{ pF}$, 参见图43
	20	25	25	ns (最大值)	
先开后合时间延迟, t_D	50			ns (典型值)	$C_L = 15\text{ pF}$, 参见图44
			35	ns (最小值)	
数字输入					
输入电压					
高电平, V_{INH}			2	V (最小值)	$3.3\text{ V} < V_L \leq 5.5\text{ V}$
			1.35	V (最小值)	$2.7\text{ V} \leq V_L \leq 3.3\text{ V}$
低电平, V_{INL}			0.8	V (最大值)	$3.3\text{ V} < V_L \leq 5.5\text{ V}$
			0.8	V (最大值)	$2.7\text{ V} \leq V_L \leq 3.3\text{ V}$
输入电流, I_{INL} 或 I_{INH}	0.001			μA (典型值)	$V_{IN} = V_{GND}$ 或 V_L
			± 0.1	μA (最大值)	
数字输入电容, C_{IN}	4			pF (典型值)	

参数	+25°C	-40°C至+85°C	-40°C至+125°C	单位	测试条件/注释
动态特性 ¹					
转换时间, $t_{\text{TRANSITION}}$	145			ns (典型值)	$R_L = 100 \Omega$, $C_L = 35 \text{ pF}$
	185	220	245	ns (最大值)	$V_S = 10 \text{ V}$, 参见图40
$t_{\text{ON}}(\text{EN})$	120			ns (典型值)	$R_L = 100 \Omega$, $C_L = 35 \text{ pF}$
	165	185	200	ns (最大值)	$V_S = 10 \text{ V}$, 参见图41
$t_{\text{OFF}}(\text{EN})$	125			ns (典型值)	$R_L = 100 \Omega$, $C_L = 35 \text{ pF}$
	155	175	195	ns (最大值)	$V_S = 10 \text{ V}$, 参见图41
先开后合时间延迟, t_D	40			ns (典型值)	$R_L = 100 \Omega$, $C_L = 35 \text{ pF}$
			20	ns (最小值)	$V_{S1} = V_{S2} = 10 \text{ V}$, 参见图39
电荷注入, Q_{INJ}	-50			pC (典型值)	$V_S = 0 \text{ V}$, $R_S = 0 \Omega$, $C_L = 1 \text{ nF}$, 参见图42
关断隔离	-64			dB (典型值)	$R_L = 50 \Omega$, $C_L = 5 \text{ pF}$, $f = 1 \text{ MHz}$, 参见图34
通道间串扰	-70			dB (典型值)	$R_L = 50 \Omega$, $C_L = 5 \text{ pF}$, $f = 1 \text{ MHz}$, 参见图33
总谐波失真+噪声	0.025			% (典型值)	$R_L = 110 \Omega$, 15 V p-p , $f = 20 \text{ Hz}$ 至 20 kHz , 参见图36
-3 dB带宽					$R_L = 50 \Omega$, $C_L = 5 \text{ pF}$, 参见图37
ADGS1408	60			MHz (典型值)	
ADGS1409	115			MHz (典型值)	
插入损耗	0.24			dB (典型值)	$R_L = 50 \Omega$, $C_L = 5 \text{ pF}$, $f = 1 \text{ MHz}$, 参见图26和图27
$C_S(\text{Off})$	14			pF (典型值)	$V_S = 0 \text{ V}$, $f = 1 \text{ MHz}$
$C_D(\text{Off})$					$V_S = 0 \text{ V}$, $f = 1 \text{ MHz}$
ADGS1408	80			pF (典型值)	
ADGS1409	40			pF (典型值)	
$C_D(\text{On})$, $C_S(\text{On})$					$V_S = 0 \text{ V}$, $f = 1 \text{ MHz}$
ADGS1408	135			pF (典型值)	
ADGS1409	90			pF (典型值)	
电源要求					$V_{\text{DD}} = +16.5 \text{ V}$, $V_{\text{SS}} = -16.5 \text{ V}$
I_{DD}	0.002			μA (典型值)	所有开关断开
			1	μA (最大值)	
	220			μA (典型值)	S8/S4A闭合, $V_L = 5.5 \text{ V}$
			380	μA (最大值)	
	270			μA (典型值)	S8/S4A闭合, $V_L = 2.7 \text{ V}$
			440	μA (最大值)	
I_L					
无效	6.3			μA (典型值)	数字输入 = 0 V或 V_L
			8.0	μA (最大值)	
无效, SCLK = 1 MHz	14			μA (典型值)	$\overline{\text{CS}} = V_L$ 且SDI = 0 V或 V_L , $V_L = 5 \text{ V}$
	7			μA (典型值)	$\overline{\text{CS}} = V_L$ 且SDI = 0 V或 V_L , $V_L = 3 \text{ V}$
SCLK = 50 MHz	390			μA (典型值)	$\overline{\text{CS}} = V_L$ 且SDI = 0 V或 V_L , $V_L = 5 \text{ V}$
	210			μA (典型值)	$\overline{\text{CS}} = V_L$ 且SDI = 0 V或 V_L , $V_L = 3 \text{ V}$
无效, SDI = 1 MHz	15			μA (典型值)	$\overline{\text{CS}}$ 且SCLK = 0V或 V_L , $V_L = 5 \text{ V}$
	7.5			μA (典型值)	$\overline{\text{CS}}$ 且SCLK = 0V或 V_L , $V_L = 3 \text{ V}$
SDI = 25 MHz	230			μA (典型值)	$\overline{\text{CS}}$ 且SCLK = 0V或 V_L , $V_L = 5 \text{ V}$
	120			μA (典型值)	$\overline{\text{CS}}$ 且SCLK = 0V或 V_L , $V_L = 3 \text{ V}$
有效 (50 MHz时)	1.8			mA (典型值)	数字输入在0 V和 V_L 之间切换, $V_L = 5.5 \text{ V}$
			2.1	mA (最大值)	
	0.7			mA (典型值)	数字输入在0 V和 V_L 之间切换, $V_L = 2.7 \text{ V}$
			1.0	mA (最大值)	

参数	+25°C	-40°C至+85°C	-40°C至+125°C	单位	测试条件/注释
I_{SS}	0.002		1	μA (典型值)	数字输入 = 0 V或 V_L
V_{DD}/V_{SS}			± 4.5 ± 16.5	μA (最大值) V (最小值) V (最大值)	GND = 0 V GND = 0 V

¹ 通过设计保证；未经生产测试。

±5 V双电源

除非另有说明， $V_{DD} = +5\text{ V} \pm 10\%$ ， $V_{SS} = -5\text{ V} \pm 10\%$ ， $V_L = 2.7\text{ V}$ 至 5.5 V ， $GND = 0\text{ V}$ 。

表2.

参数	+25°C	-40°C至+85°C	-40°C至+125°C	单位	测试条件/注释
模拟开关					
模拟信号范围			V_{DD} 至 V_{SS}	V	
导通电阻, R_{ON}	7.4			Ω (典型值)	$V_S = \pm 4.5\text{ V}$, $I_S = -10\text{ mA}$, 参见图32
	9	10.5	12	Ω (最大值)	$V_{DD} = +4.5\text{ V}$, $V_{SS} = -4.5\text{ V}$
通道间导通电阻匹配, ΔR_{ON}	0.3			Ω (典型值)	$V_S = \pm 4.5\text{ V}$, $I_S = -10\text{ mA}$
	0.78	0.91	1.1	Ω (最大值)	
导通电阻平坦度, $R_{FLAT(ON)}$	1.5			Ω (典型值)	$V_S = \pm 4.5\text{ V}$, $I_S = -10\text{ mA}$
	2.5	2.5	2.8	Ω (最大值)	
漏电流					$V_{DD} = +5.5\text{ V}$, $V_{SS} = -5.5\text{ V}$
源极关断漏电流 I_S (Off)	± 0.02			nA (典型值)	$V_S = \pm 4.5\text{ V}$, $V_D = 4.5\text{ V}$, 参见图35
	± 0.2	± 0.6	± 5.0	nA (最大值)	
漏极关断漏电流 I_D (Off)	± 0.02			nA (典型值)	$V_S = \pm 4.5\text{ V}$, $V_D = 4.5\text{ V}$, 参见图35
	± 0.45	± 0.8	± 20.0	nA (最大值)	
通道导通漏电流 I_D (On)、 I_S (On)	± 0.04			nA (典型值)	$V_S = V_D = \pm 4.5\text{ V}$, 参见图31
	± 0.3	± 1.1	± 22.0	nA (最大值)	
数字输出					
SDO					
输出电压					
低电平, V_{OL}			0.4	V (最大值)	$I_{SINK} = 5\text{ mA}$
			0.2	V (最大值)	$I_{SINK} = 1\text{ mA}$
高阻抗漏电流	0.001			μA (典型值)	$V_{OUT} = V_{GND}$ 或 V_L
			± 0.1	μA (最大值)	
高阻抗输出电容	4			pF (典型值)	
GPOx					
输出电压					
高电平, V_{OH}			$V_L - 0.2\text{ V}$	V (最小值)	$I_{SOURCE} = 100\ \mu\text{A}$
低电平, V_{OL}			0.2	V (最大值)	$I_{SINK} = 100\ \mu\text{A}$
时序					
t_{ON} (GPO)	95			ns (典型值)	$C_L = 15\text{ pF}$, 参见图43
	115	115	115	ns (最大值)	
t_{OFF} (GPO)	15			ns (典型值)	$C_L = 15\text{ pF}$, 参见图43
	20	25	25	ns (最大值)	
先开后合时间延迟, t_D	50			ns (典型值)	$C_L = 15\text{ pF}$, 参见图44
			35	ns (最小值)	

参数	+25°C	-40°C至+85°C	-40°C至+125°C	单位	测试条件/注释
数字输入					
输入电压					
高电平, V_{INH}			2	V (最小值)	$3.3\text{ V} < V_L \leq 5.5\text{ V}$
			1.35	V (最小值)	$2.7\text{ V} \leq V_L \leq 3.3\text{ V}$
低电平, V_{INL}			0.8	V (最大值)	$3.3\text{ V} < V_L \leq 5.5\text{ V}$
			0.8	V (最大值)	$2.7\text{ V} \leq V_L \leq 3.3\text{ V}$
输入电流, I_{INL} 或 I_{INH}	0.001		± 0.1	μA (典型值) μA (最大值)	$V_{IN} = V_{GND}$ 或 V_L
数字输入电容, C_{IN}	4			pF (典型值)	
动态特性 ¹					
转换时间, $t_{TRANSITION}$	320 440	515	570	ns (典型值) ns (最大值)	$R_L = 100\ \Omega$, $C_L = 35\ \text{pF}$ $V_S = 3\ \text{V}$, 参见图40
t_{ON} (EN)	265 365	425	470	ns (典型值) ns (最大值)	$R_L = 100\ \Omega$, $C_L = 35\ \text{pF}$ $V_S = 3\ \text{V}$, 参见图41
t_{OFF} (EN)	245 330	370	400	ns (典型值) ns (最大值)	$R_L = 100\ \Omega$, $C_L = 35\ \text{pF}$ $V_S = 3\ \text{V}$, 参见图41
先开后合时间延迟, t_D	95		55	ns (典型值) ns (最小值)	$R_L = 100\ \Omega$, $C_L = 35\ \text{pF}$ $V_{S1} = V_{S2} = 3\ \text{V}$, 参见图39
电荷注入, Q_{INJ}	-10			pC (典型值)	$V_S = 0\ \text{V}$, $R_S = 0\ \Omega$, $C_L = 1\ \text{nF}$, 参见图42
关断隔离	-64			dB (典型值)	$R_L = 50\ \Omega$, $C_L = 5\ \text{pF}$, $f = 1\ \text{MHz}$, 参见图34
通道间串扰	-70			dB (典型值)	$R_L = 50\ \Omega$, $C_L = 5\ \text{pF}$, $f = 1\ \text{MHz}$, 参见图33
总谐波失真+噪声	0.06			% (典型值)	$R_L = 110\ \Omega$, $5\ \text{V p-p}$, $f = 20\ \text{Hz}$ 至 $20\ \text{kHz}$, 参见图36
-3 dB带宽					$R_L = 50\ \Omega$, $C_L = 5\ \text{pF}$, 参见图37
ADGS1408	40			MHz (典型值)	
ADGS1409	80			MHz (典型值)	
插入损耗	0.5			dB (典型值)	$R_L = 50\ \Omega$, $C_L = 5\ \text{pF}$, $f = 1\ \text{MHz}$, 参见图26和图27
C_S (Off)	20			pF (典型值)	$V_S = 0\ \text{V}$, $f = 1\ \text{MHz}$
C_D (Off)					$V_S = 0\ \text{V}$, $f = 1\ \text{MHz}$
ADGS1408	130			pF (典型值)	
ADGS1409	65			pF (典型值)	
C_D (On), C_S (On)					$V_S = 0\ \text{V}$, $f = 1\ \text{MHz}$
ADGS1408	180			pF (典型值)	
ADGS1409	120			pF (典型值)	
电源要求					$V_{DD} = +5.5\ \text{V}$, $V_{SS} = -5.5\ \text{V}$
I_{DD}	0.002		1	μA (典型值) μA (最大值)	数字输入 = 0 V或 V_L , $V_L = 5.5\ \text{V}$
	14		20	μA (典型值) μA (最大值)	S8/S4A闭合, $V_L = 2.7\ \text{V}$

参数	+25°C	-40°C至+85°C	-40°C至+125°C	单位	测试条件/注释
I_L					
无效	6.3			μA (典型值)	数字输入 = 0 V或 V_L
			8.0	μA (最大值)	
无效, SCLK = 1 MHz	14			μA (典型值)	$\overline{\text{CS}} = V_L$ 且SDI = 0 V或 V_L , $V_L = 5\text{ V}$
	7			μA (典型值)	$\overline{\text{CS}} = V_L$ 且SDI = 0 V或 V_L , $V_L = 3\text{ V}$
SCLK = 50 MHz	390			μA (典型值)	$\overline{\text{CS}} = V_L$ 且SDI = 0 V或 V_L , $V_L = 5\text{ V}$
	210			μA (典型值)	$\overline{\text{CS}} = V_L$ 且SDI = 0 V或 V_L , $V_L = 3\text{ V}$
无效, SDI = 1 MHz	15			μA (典型值)	$\overline{\text{CS}}$ 且SCLK = 0V或 V_L , $V_L = 5\text{ V}$
	7.5			μA (典型值)	$\overline{\text{CS}}$ 且SCLK = 0V或 V_L , $V_L = 3\text{ V}$
SDI = 25 MHz	230			μA (典型值)	$\overline{\text{CS}}$ 且SCLK = 0V或 V_L , $V_L = 5\text{ V}$
	120			μA (典型值)	$\overline{\text{CS}}$ 且SCLK = 0V或 V_L , $V_L = 3\text{ V}$
有效 (50 MHz时)	1.8			mA (典型值)	数字输入在0 V和 V_L 之间切换, $V_L = 5.5\text{ V}$
			2.1	mA (最大值)	
	0.7			mA (典型值)	数字输入在0 V和 V_L 之间切换, $V_L = 2.7\text{ V}$
I_{SS}	0.002		1.0	mA (最大值)	
			1.0	μA (典型值)	数字输入 = 0 V或 V_L
V_{DD}/V_{SS}			± 4.5	V (最小值)	GND = 0 V
			± 16.5	V (最大值)	GND = 0 V

¹ 通过设计保证, 未经生产测试。

12 V单电源

除非另有说明, $V_{DD} = 12\text{ V} \pm 10\%$, $V_{SS} = 0\text{ V}$, $V_L = 2.7\text{ V}$ 至 5.5 V , GND = 0 V。

表3.

参数	+25°C	-40°C至+85°C	-40°C至+125°C	单位	测试条件/注释
模拟开关					
模拟信号范围			0V至 V_{DD}	V	
导通电阻, R_{ON}	6.7			Ω (典型值)	$V_S = 0\text{ V}$ 至 10 V , $I_S = -10\text{ mA}$, 参见图32
	8.7	10.2	11.7	Ω (最大值)	$V_{DD} = 10.8\text{ V}$, $V_{SS} = 0\text{ V}$
通道间导通电阻匹配, ΔR_{ON}	0.2			Ω (典型值)	$V_S = 0\text{ V}$ 至 10 V , $I_S = -10\text{ mA}$
	0.82	0.85	1.1	Ω (最大值)	
导通电阻平坦度, $R_{FLAT(ON)}$	1.5			Ω (典型值)	$V_S = 0\text{ V}$ 至 10 V , $I_S = -10\text{ mA}$
	2.5	2.5	2.8	Ω (最大值)	
漏电流					$V_{DD} = 13.2\text{ V}$, $V_{SS} = 0\text{ V}$
源极关断漏电流 I_S (Off)	± 0.04			nA (典型值)	$V_S = 1\text{ V}/10\text{ V}$, $V_D = 10\text{ V}/1\text{ V}$, 参见图35
	± 0.2	± 0.6	± 5.0	nA (最大值)	
漏极关断漏电流 I_D (Off)	± 0.04			nA (典型值)	$V_S = 1\text{ V}/10\text{ V}$, $V_D = 10\text{ V}/1\text{ V}$, 参见图35
	± 0.45	± 1.0	± 37.0	nA (最大值)	
通道导通漏电流 I_D (On)、 I_S (On)	± 0.06			nA (典型值)	$V_S = V_D = 1\text{ V}/10\text{ V}$, 参见图31
	± 0.44	± 1.3	± 32.0	nA (最大值)	

参数	+25°C	-40°C至+85°C	-40°C至+125°C	单位	测试条件/注释
数字输出					
SDO					
输出电压					
低电平, V_{OL}			0.4	V (最大值)	$I_{SINK} = 5\text{ mA}$
高阻抗漏电流	0.001		0.2	V (最大值)	$I_{SINK} = 1\text{ mA}$
高阻抗输出电容	4		± 0.1	μA (典型值)	$V_{OUT} = V_{GND}$ 或 V_L
高阻抗输出电容				μA (最大值)	
高阻抗输出电容				pF (典型值)	
GPOx					
输出电压					
高电平, V_{OH}			$V_L - 0.2\text{ V}$	V (最小值)	$I_{SOURCE} = 100\ \mu\text{A}$
低电平, V_{OL}			0.2	V (最大值)	$I_{SINK} = 100\ \mu\text{A}$
时序					
t_{ON} (GPO)	95			ns (典型值)	$C_L = 15\text{ pF}$, 参见图43
	115	115	115	ns (最大值)	
t_{OFF} (GPO)	15			ns (典型值)	$C_L = 15\text{ pF}$, 参见图43
	20	25	25	ns (最大值)	
先开后合时间延迟, t_D	50			ns (典型值)	$C_L = 15\text{ pF}$, 参见图44
			35	ns (最小值)	
数字输入					
输入电压					
高电平, V_{INH}			2	V (最小值)	$3.3\text{ V} < V_L \leq 5.5\text{ V}$
低电平, V_{INL}			1.35	V (最小值)	$2.7\text{ V} \leq V_L \leq 3.3\text{ V}$
输入电流, I_{INL} 或 I_{INH}	0.001		0.8	V (最大值)	$3.3\text{ V} < V_L \leq 5.5\text{ V}$
			0.8	V (最大值)	$2.7\text{ V} \leq V_L \leq 3.3\text{ V}$
数字输入电容, C_{IN}	4		± 0.1	μA (典型值)	$V_{IN} = V_{GND}$ 或 V_L
				μA (最大值)	
				pF (典型值)	
动态特性 ¹					
转换时间, $t_{TRANSITION}$	210			ns (典型值)	$R_L = 100\ \Omega$, $C_L = 35\text{ pF}$
	280	340	385	ns (最大值)	$V_S = 8\text{ V}$, 参见图40
t_{ON} (EN)	195			ns (典型值)	$R_L = 100\ \Omega$, $C_L = 35\text{ pF}$
	250	295	325	ns (最大值)	$V_S = 8\text{ V}$, 参见图41
t_{OFF} (EN)	145			ns (典型值)	$R_L = 100\ \Omega$, $C_L = 35\text{ pF}$
	185	215	240	ns (最大值)	$V_S = 8\text{ V}$, 参见图41
先开后合时间延迟, t_D	90			ns (典型值)	$R_L = 100\ \Omega$, $C_L = 35\text{ pF}$
			50	ns (最小值)	$V_{S1} = V_{S2} = 8\text{ V}$, 参见图39
电荷注入, Q_{INJ}	-12			pC (典型值)	$V_S = 6\text{ V}$, $R_S = 0\ \Omega$, $C_L = 1\text{ nF}$, 参见图42
关断隔离	-64			dB (典型值)	$R_L = 50\ \Omega$, $C_L = 5\text{ pF}$, $f = 1\text{ MHz}$, 参见图34
通道间串扰	-70			dB (典型值)	$R_L = 50\ \Omega$, $C_L = 5\text{ pF}$, $f = 1\text{ MHz}$, 参见图33
-3 dB带宽					$R_L = 50\ \Omega$, $C_L = 5\text{ pF}$, 参见图37
ADGS1408	36			MHz (典型值)	
ADGS1409	72			MHz (典型值)	
插入损耗	0.5			dB (典型值)	$R_L = 50\ \Omega$, $C_L = 5\text{ pF}$, $f = 1\text{ MHz}$, 参见图26和图27
C_S (Off)	20			pF (典型值)	$V_S = 6\text{ V}$, $f = 1\text{ MHz}$
C_D (Off)					$V_S = 6\text{ V}$, $f = 1\text{ MHz}$
ADGS1408	120			pF (典型值)	
ADGS1409	60			pF (典型值)	

参数	+25°C	-40°C至+85°C	-40°C至+125°C	单位	测试条件/注释
C_D (On), C_S (On) ADGS1408 ADGS1409	170 110			pF (典型值) pF (典型值)	$V_S = 6\text{ V}$, $f = 1\text{ MHz}$
电源要求 I_{DD}	0.002		1	μA (典型值) μA (最大值)	$V_{DD} = 13.2\text{ V}$ 所有开关断开
	220		380	μA (典型值) μA (最大值)	S8/S4A闭合, $V_L = 5.5\text{ V}$
	270		440	μA (典型值) μA (最大值)	S8/S4A闭合, $V_L = 2.7\text{ V}$
I_L 无效	6.3		8.0	μA (典型值) μA (最大值)	数字输入 = 0 V或 V_L
无效, SCLK = 1 MHz	14			μA (典型值)	$\overline{CS} = V_L$ 且SDI = 0 V或 V_L , $V_L = 5\text{ V}$
	7			μA (典型值)	$\overline{CS} = V_L$ 且SDI = 0 V或 V_L , $V_L = 3\text{ V}$
SCLK = 50 MHz	390			μA (典型值)	$\overline{CS} = V_L$ 且SDI = 0 V或 V_L , $V_L = 5\text{ V}$
	210			μA (典型值)	$\overline{CS} = V_L$ 且SDI = 0 V或 V_L , $V_L = 3\text{ V}$
无效, SDI = 1 MHz	15			μA (典型值)	\overline{CS} 且SCLK = 0V或 V_L , $V_L = 5\text{ V}$
	7.5			μA (典型值)	\overline{CS} 且SCLK = 0V或 V_L , $V_L = 3\text{ V}$
SDI = 25 MHz	230			μA (典型值)	\overline{CS} 且SCLK = 0V或 V_L , $V_L = 5\text{ V}$
	120			μA (典型值)	\overline{CS} 且SCLK = 0V或 V_L , $V_L = 3\text{ V}$
有效 (50 MHz时)	1.8		2.1	mA (典型值) mA (最大值)	数字输入在0 V和 V_L 之间切换, $V_L = 5.5\text{ V}$
	0.7		1.0	mA (典型值) mA (最大值)	数字输入在0 V和 V_L 之间切换, $V_L = 2.7\text{ V}$
V_{DD}			5	V (最小值)	GND = 0 V, $V_{SS} = 0\text{ V}$
			20	V (最大值)	GND = 0 V, $V_{SS} = 0\text{ V}$

¹ 通过设计保证; 未经生产测试。

每通道连续电流, S_x 或 D_x

表4. ADGS1408, 一个通道导通

参数	25°C	85°C	125°C	单位
连续电流, S_x 或 D_x ¹				
$V_{DD} = 15\text{ V}$, $V_{SS} = -15\text{ V}$ ($\theta_{JA} = 58.4^\circ\text{C/W}$)	304.9	133.6	48.9	mA (最大值)
$V_{DD} = 12\text{ V}$, $V_{SS} = 0\text{ V}$ ($\theta_{JA} = 58.4^\circ\text{C/W}$)	259.7	122.7	48	mA (最大值)
$V_{DD} = 5\text{ V}$, $V_{SS} = -5\text{ V}$ ($\theta_{JA} = 58.4^\circ\text{C/W}$)	247.2	119.3	47.6	mA (最大值)

¹ S_x 指S1至S8引脚。

表5. ADGS1409, 两个通道导通

参数	25°C	85°C	125°C	单位
连续电流, S_x 或 D_x ¹				
$V_{DD} = 15\text{ V}$, $V_{SS} = -15\text{ V}$ ($\theta_{JA} = 58.4^\circ\text{C/W}$)	229.6	114.3	47.2	mA (最大值)
$V_{DD} = 12\text{ V}$, $V_{SS} = 0\text{ V}$ ($\theta_{JA} = 58.4^\circ\text{C/W}$)	194.7	103	45.7	mA (最大值)
$V_{DD} = 5\text{ V}$, $V_{SS} = -5\text{ V}$ ($\theta_{JA} = 58.4^\circ\text{C/W}$)	185.2	99.6	45.2	mA (最大值)

¹ S_x 指S1A至S4A引脚和S1B至S4B引脚, D_x 指DA和DB引脚。

时序特性

除非另有说明， $V_L = 2.7\text{ V}$ 至 5.5 V ， $GND = 0\text{ V}$ ，所有规格均相对于 T_{MIN} 至 T_{MAX} 而言。通过设计和特性保证，未经生产测试。

表6.

参数	限值	单位	测试条件/注释
时序特性			
t_1	20	ns (最小值)	SCLK或CNV周期
t_2	8	ns (最小值)	SCLK或CNV高电平脉宽
t_3	8	ns (最小值)	SCLK或CNV低电平脉宽
t_4	10	ns (最小值)	\overline{CS} 下降沿到SCLK或CNV有效沿
t_5	6	ns (最小值)	数据建立时间
t_6	8	ns (最小值)	数据保持时间
t_7	10	ns (最小值)	SCLK或CNV有效沿到 \overline{CS} 上升沿
t_8	20	ns (最大值)	\overline{CS} 下降沿到SDO数据可用
t_9^1	20	ns (最大值)	SCLK下降沿到SDO数据可用
t_{10}	20	ns (最大值)	\overline{CS} 上升沿到SDO返回高阻抗状态
t_{11}	20	ns (最小值)	SPI命令间的 \overline{CS} 高电平时间
t_{12}	8	ns (最小值)	\overline{CS} 下降沿到SCLK/CNV变稳定
t_{13}	8	ns (最小值)	\overline{CS} 上升沿到SCLK/CNV变稳定

¹ 在 $1\text{ k}\Omega$ 上拉电阻至 V_L 和 20 pF 负载的条件下测得。 t_9 可确定使用SDO时的最大SCLK频率。

时序图

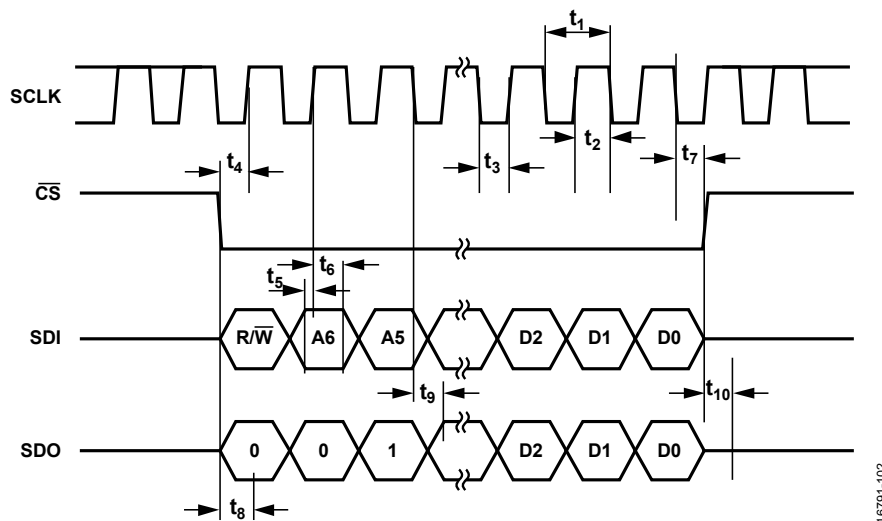


图3. 寻址模式时序图

16791-102

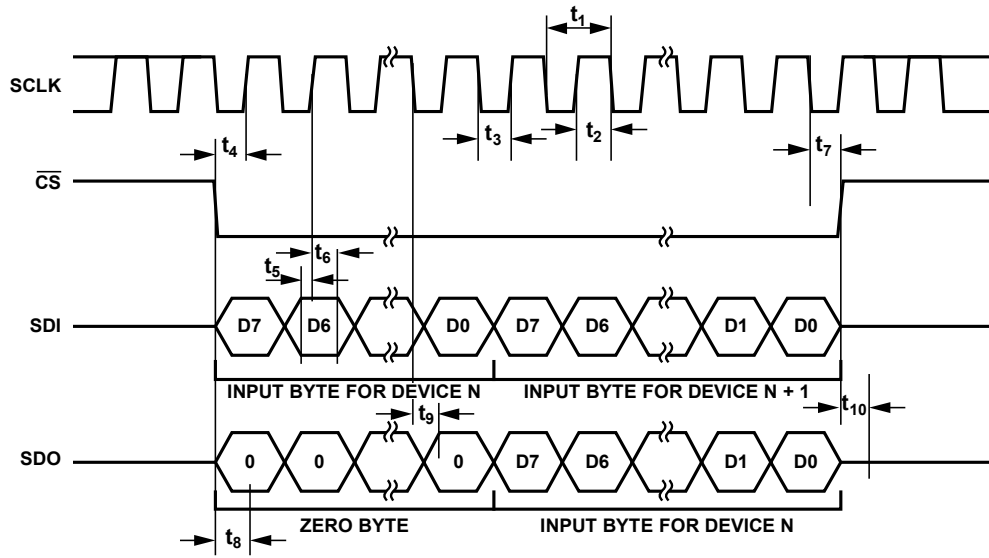


图4. 菊花链时序图

16791-103

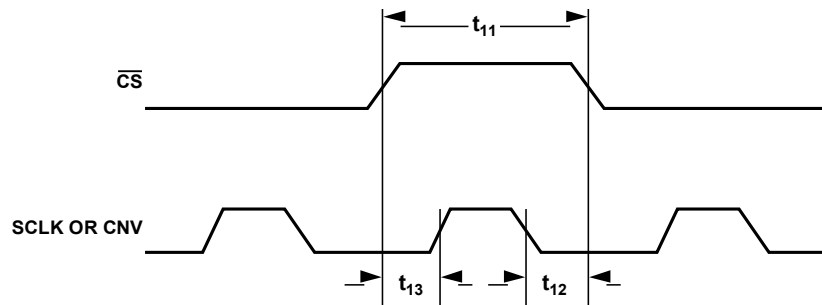


图5. SCLK或CNV和CS时序关系

16791-004

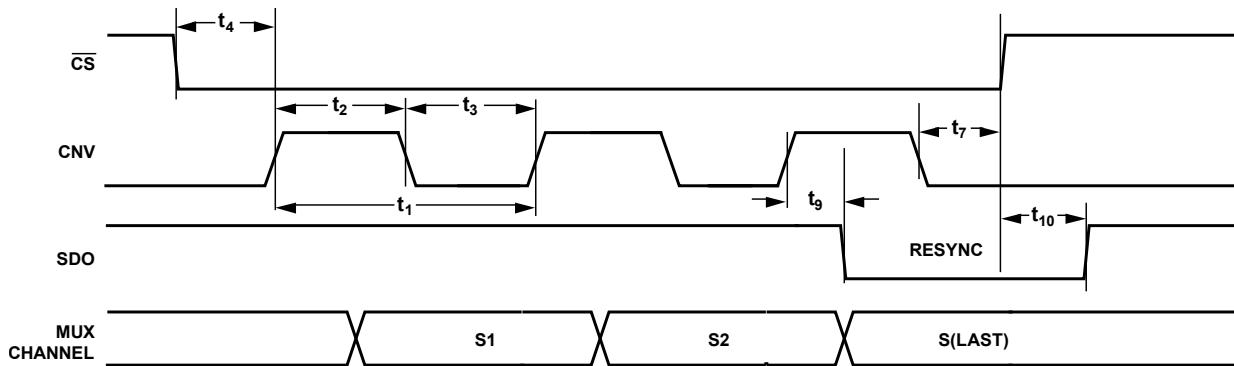


图6. 轮询时序图

16791-005

绝对最大额定值

除非另有说明， $T_A = 25^\circ\text{C}$ 。

表7.

参数	额定值
V_{DD} 至 V_{SS}	35 V
V_{DD} 至GND	-0.3 V至+25 V
V_{SS} 至GND	+0.3 V至-25 V
V_L 至GND	
对于 $V_{DD} \leq 5.5\text{V}$	-0.3 V至 $V_{DD} + 0.3\text{ V}$
对于 $V_{DD} > 5.5\text{V}$	-0.3 V至+6 V
SDO	-0.3 V至+6 V
GPOx	-0.3 V至 $V_L + 0.3\text{ V}$
模拟输入 ¹	$V_{SS} - 0.3\text{ V}$ 至 $V_{DD} + 0.3\text{ V}$ 或30 mA， 以最先出现者为准
数字输入 ¹	-0.3 V至+6 V
峰值电流，Sx或Dx引脚 ²	497 mA（1 ms脉冲，最大10%占空比）
连续电流，Sx或Dx ^{2,3}	数据 + 15%
工作温度范围	-40°C至+125°C
存储温度范围	-65°C至+150°C
结温	150°C
回流焊峰值温度，无铅	260(+0/-5)°C

¹ 数字Sx和Dx引脚上的过压由内部二极管箝位。电流以给出的最大额定值为限。

² Sx指S1至S4引脚，Dx指D1至D4引脚。

³ 参见表4和表5。

注意，等于或超出上述绝对最大额定值可能会导致产品永久性损坏。这只是额定值，不表示在这些条件下或者在任何其它超出本技术规范操作章节中所示规格的条件下，器件能够正常工作。长期在超出最大额定值条件下工作会影响产品的可靠性。

任何时候只能使用一个绝对最大额定值。

热阻

热性能与印刷电路板(PCB)设计和工作环境直接相关。必须慎重对待PCB散热设计。

表8. 热阻

封装类型	θ_{JA}	θ_{JCB} ¹	Ψ_{JT}	单位
CP-24-17 ²	58.4	17.2	2.2	°C/W

¹ θ_{JCB} 是结至外壳底部值。

² 热阻仿真值基于JEDEC 2S2P带4个热过孔的热测试板。参见JEDEC JESD51。

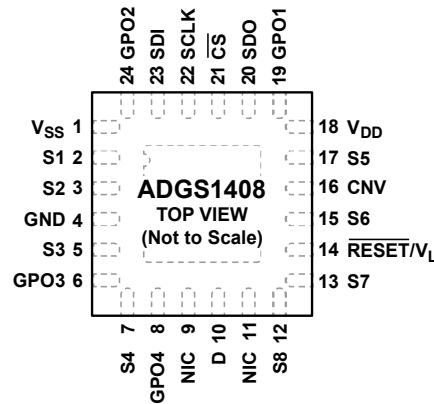
ESD警告



ESD（静电放电）敏感器件。

带电器件和电路板可能会在没有察觉的情况下放电。尽管本产品具有专利或专有保护电路，但在遇到高能量ESD时，器件可能会损坏。因此，应当采取适当的ESD防范措施，以避免器件性能下降或功能丧失。

引脚配置和功能描述



NOTES

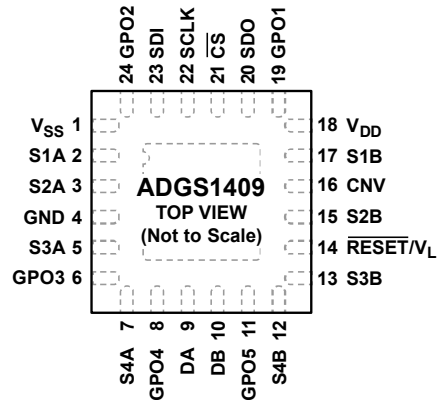
1. THE EXPOSED PAD IS CONNECTED INTERNALLY. FOR INCREASED RELIABILITY OF THE SOLDER JOINTS AND MAXIMUM THERMAL CAPABILITY, IT IS RECOMMENDED THAT THE EXPOSED PAD BE SOLDERED TO THE SUBSTRATE, V_{SS} .
2. NIC = NOT INTERNALLY CONNECTED.

16791-007

图7. ADGS1408引脚配置

表9. ADGS1408 引脚功能描述

引脚编号	引脚名称	描述
1	V_{SS}	最低负电源电位。在单电源应用中，应将此引脚接地。
2	S1	源极引脚1。该引脚可以是输入或输出。
3	S2	源极引脚2。该引脚可以是输入或输出。
4	GND	地(0 V)参考。
5	S3	源极引脚3。该引脚可以是输入或输出。
6	GPO3	通用输出3。此引脚为数字输出。
7	S4	源极引脚4。该引脚可以是输入或输出。
8	GPO4	通用输出4。此引脚为数字输出。
9, 11	NIC	内部不连接。
10	D	漏极引脚。该引脚可以是输入或输出。
12	S8	源极引脚8。该引脚可以是输入或输出。
13	S7	源极引脚7。该引脚可以是输入或输出。
14	RESET/ V_L	RESET/逻辑电源输入(V_L)。正常工作时，通过2.7 V至5.5 V的电源驱动RESET/ V_L 引脚。拉低RESET/ V_L 引脚可完成硬件复位。复位之后，所有开关断开，并且相应寄存器设为默认值。
15	S6	源极引脚6。该引脚可以是输入或输出。
16	CNV	转换数字输入。在轮询模式下时，CNV引脚用于轮询所选通道。
17	S5	源极引脚5。该引脚可以是输入或输出。
18	V_{DD}	最高正电源电位。
19	GPO1	通用输出1。此引脚为数字输出。
20	SDO	串行数据输出。此引脚可用于以菊花链形式将这些器件连接在一起，或出于诊断目的用于回读储存在寄存器中的数据。串行数据在SCLK的下降沿传播。通过外部电阻将此开漏输出拉至 V_L 。
21	\overline{CS}	低电平有效控制输入。 \overline{CS} 是输入数据的帧同步信号。
22	SCLK	串行时钟输入。在SCLK的正沿捕获数据。数据能够以最高50 MHz的速率传输。
23	SDI	串行数据输入。在串行时钟输入的正沿捕获数据。
24	GPO2	通用输出2。此引脚为数字输出。
	EPAD	裸露焊盘。裸露焊盘内部连接。为提高焊接接头的可靠性并实现最大散热效果，建议将裸露焊盘焊接到衬底 V_{SS} 。



NOTES

1. THE EXPOSED PAD IS CONNECTED INTERNALLY. FOR INCREASED RELIABILITY OF THE SOLDER JOINTS AND MAXIMUM THERMAL CAPABILITY, IT IS RECOMMENDED THAT THE EXPOSED PAD BE SOLDERED TO THE SUBSTRATE, V_{SS} .

16791-008

图8. ADGS1409引脚配置

表10. ADGS1409 引脚功能描述

引脚编号	引脚名称	描述
1	V_{SS}	最低负电源电位。在单电源应用中，应将此引脚接地。
2	S1A	源极引脚1A。该引脚可以是输入或输出。
3	S2A	源极引脚2A。该引脚可以是输入或输出。
4	GND	地(0 V)参考。
5	S3A	源极引脚3A。该引脚可以是输入或输出。
6	GPO3	通用输出3。此引脚为数字输出。
7	S4A	源极引脚4A。该引脚可以是输入或输出。
8	GPO4	通用输出4。此引脚为数字输出。
9	DA	漏极引脚A。该引脚可以是输入或输出。
10	数据库	漏极引脚B。该引脚可以是输入或输出。
11	GPO5	通用输出5。此引脚为数字输出。
12	S4B	源极引脚4B。该引脚可以是输入或输出。
13	S3B	源极引脚3B。该引脚可以是输入或输出。
14	RESET/ V_L	RESET/逻辑电源输入(V_L)。正常工作时，通过2.7 V至5.5 V的电源驱动RESET/ V_L 引脚。拉低RESET/ V_L 引脚可完成硬件复位。复位之后，所有开关断开，并且相应寄存器设为默认值。
15	S2B	源极引脚2B。该引脚可以是输入或输出。
16	CNV	转换数字输入。在轮询模式下时，CNV引脚用于轮询所选通道。
17	S1B	源极引脚1B。该引脚可以是输入或输出。
18	V_{DD}	最高正电源电位。
19	GPO1	通用输出1。此引脚为数字输出。
20	SDO	串行数据输出。此引脚可用于以菊花链形式将多个此类器件连接在一起，或出于诊断目的用于回读储存在寄存器中的数据。串行数据在SCLK的下降沿传播。通过外部电阻将此开漏输出拉至 V_L 。
21	\overline{CS}	低电平有效控制输入。 \overline{CS} 是输入数据的帧同步信号。
22	SCLK	串行时钟输入。在SCLK的正沿捕获数据。数据能够以最高50 MHz的速率传输。
23	SDI	串行数据输入。在串行时钟输入的正沿捕获数据。
24	GPO2 EPAD	通用输出2。此引脚为数字输出。 裸露焊盘。裸露焊盘内部连接。为提高焊接接头的可靠性并实现最大散热效果，建议将裸露焊盘焊接到底 V_{SS} 。

典型性能参数

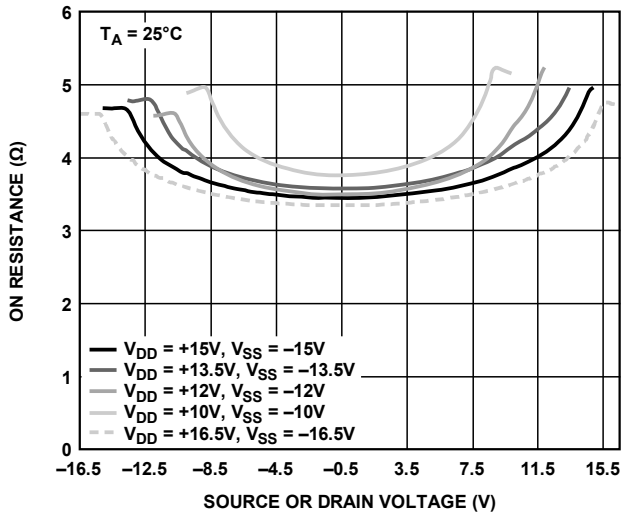


图9. 不同双电源下导通电阻与 V_S 或 V_D 的关系

16791-006

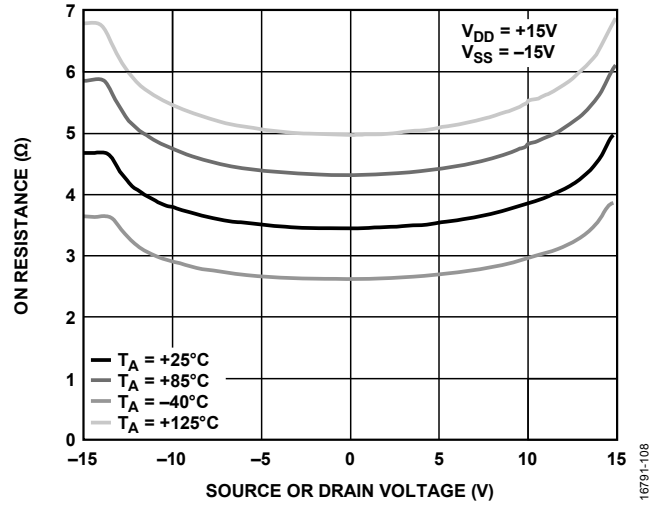


图12. 不同温度下导通电阻与 V_S 或 V_D 的关系 (± 15 V 双电源)

16791-108

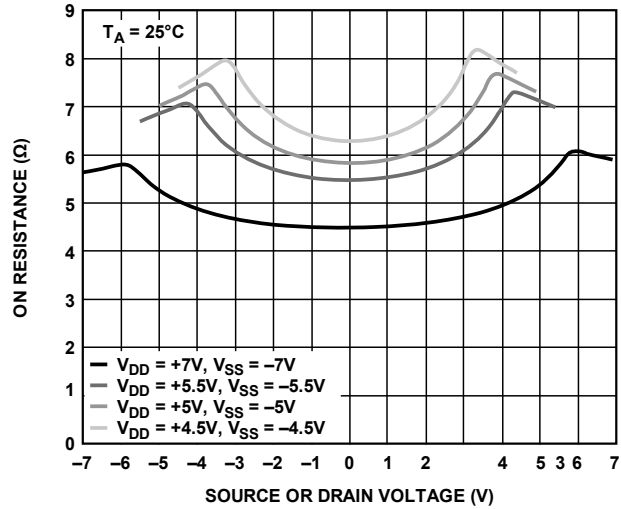


图10. 不同双电源下导通电阻与 V_S 或 V_D 的关系

16791-036

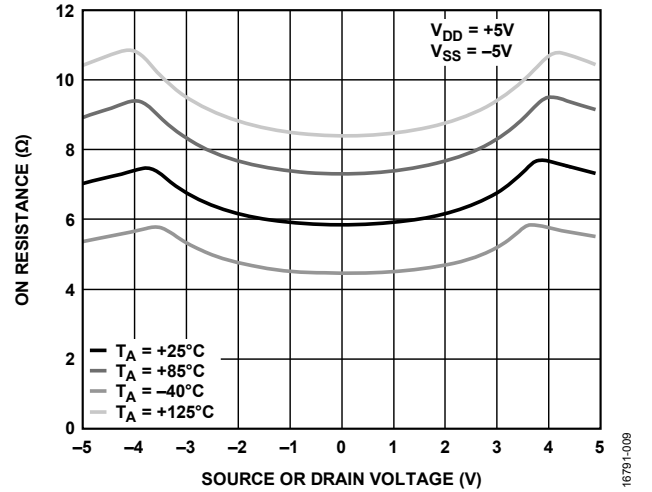


图13. 不同温度下导通电阻与 V_S 或 V_D 的关系 (± 5 V 双电源)

16791-009

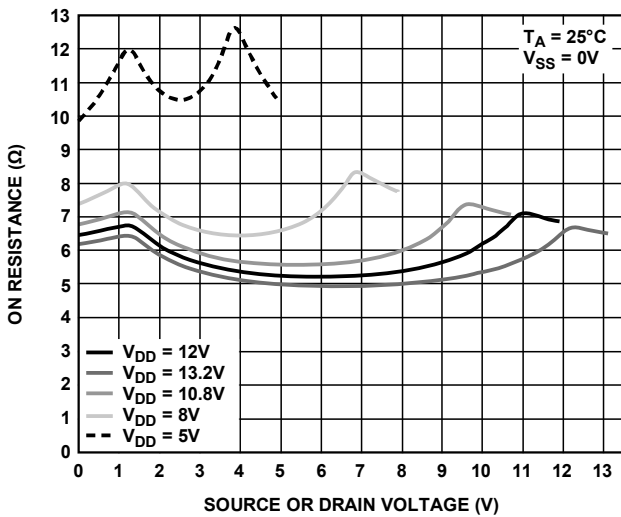


图11. 不同单电源下导通电阻与 V_S 或 V_D 的关系

16791-107

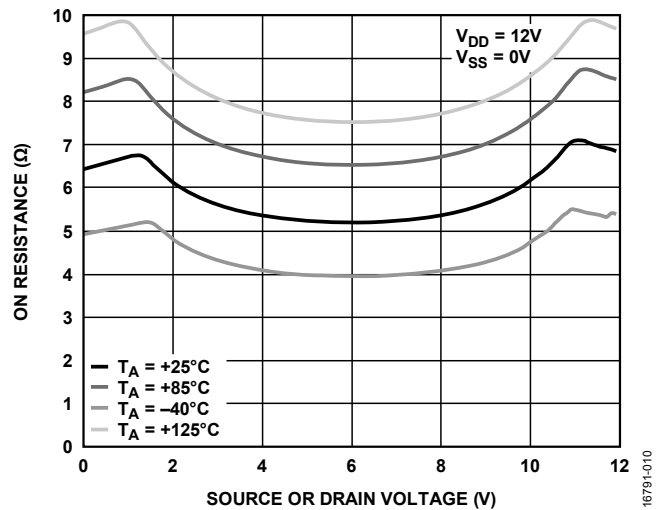


图14. 不同温度下导通电阻与 V_S 或 V_D 的关系 (12 V 单电源)

16791-010

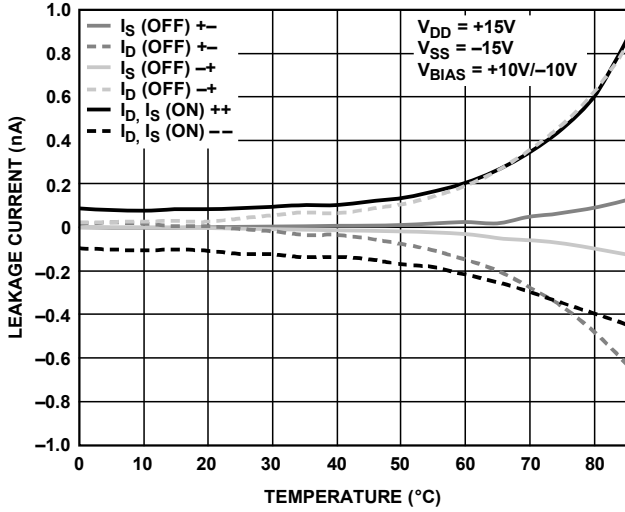


图15. 漏电流与温度的关系 (±15 V双电源)

16791-011

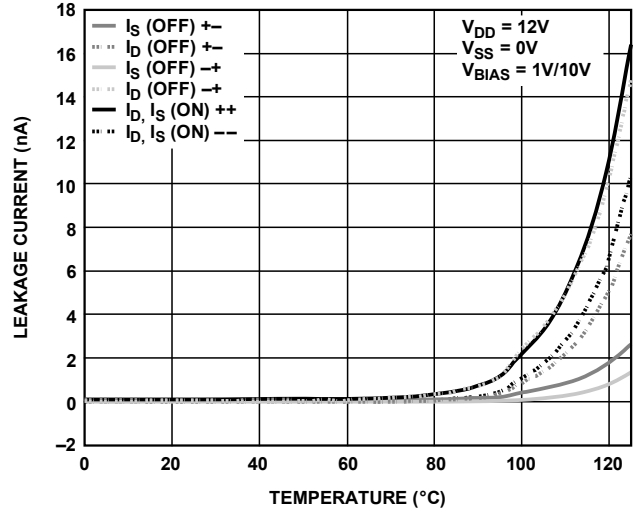


图18. 漏电流与温度的关系 (12 V单电源)

04861-013

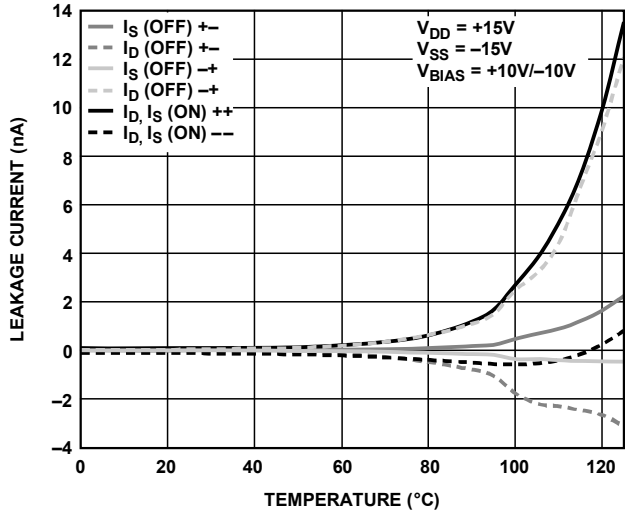


图16. 漏电流与温度的关系 (±15 V双电源)

16791-012

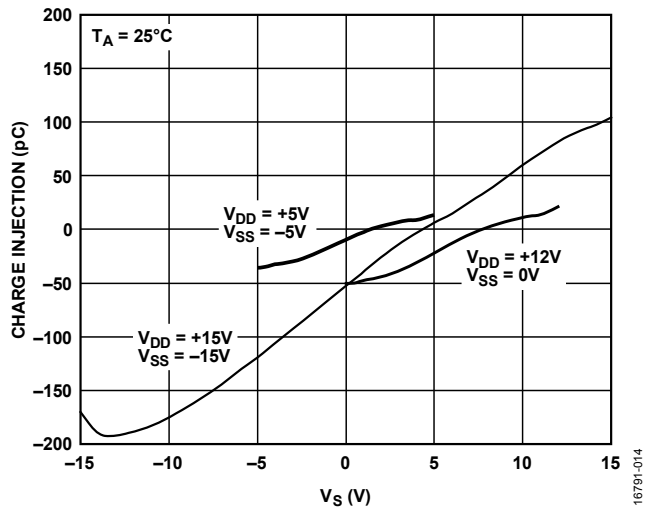


图19. 电荷注入与源电压的关系(V_S)

16791-014

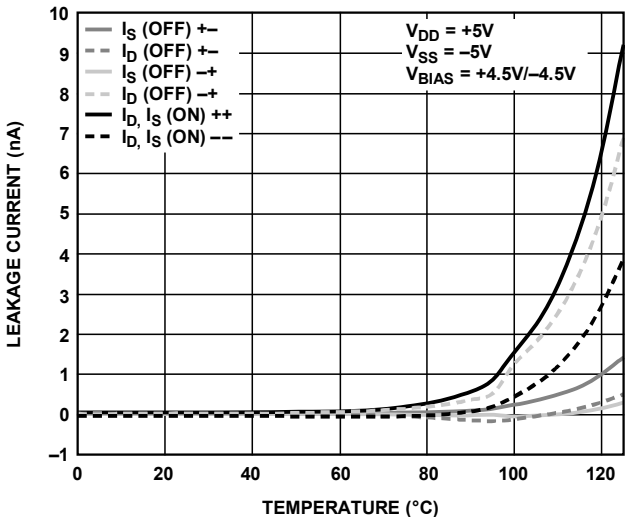


图17. 漏电流与温度的关系 (±5 V双电源)

16791-015

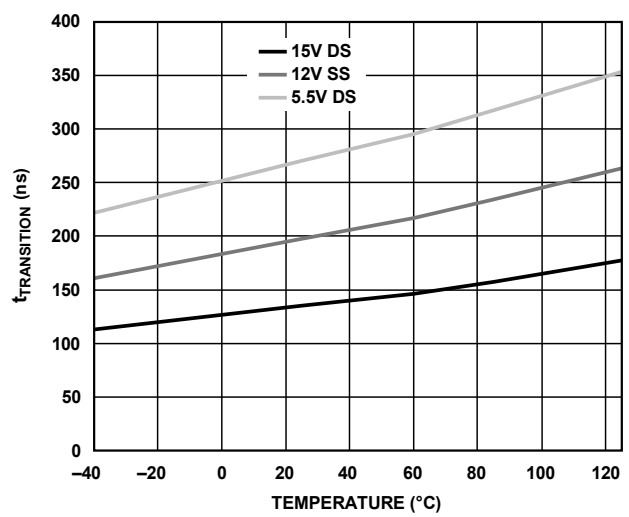


图20. 转换时间与温度的关系 (单电源(SS)和双电源(DS))

16791-120

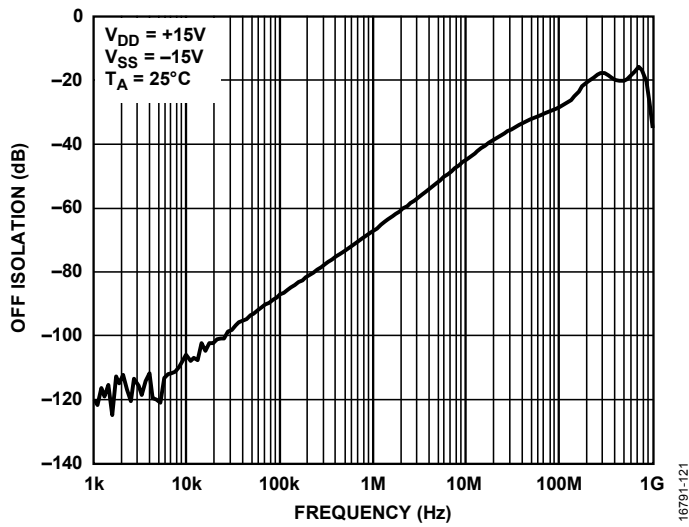


图21. 关断隔离与频率的关系 (±15 V双电源)

16791-121

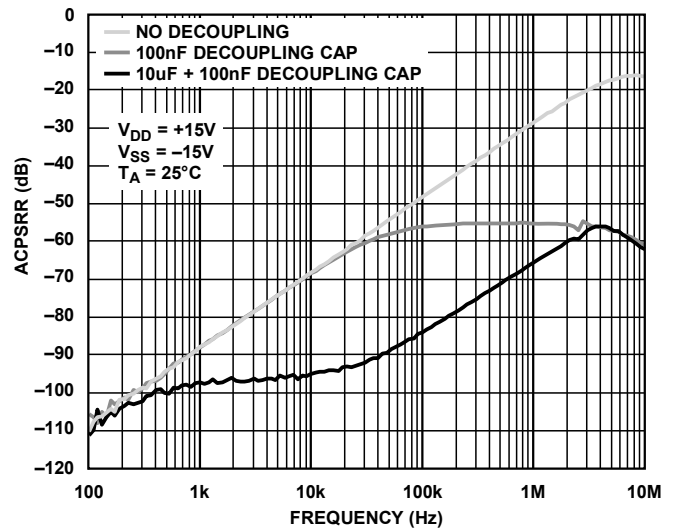


图24. 交流电源抑制比(ACPSRR)与频率的关系 (±15 V双电源)

16791-124

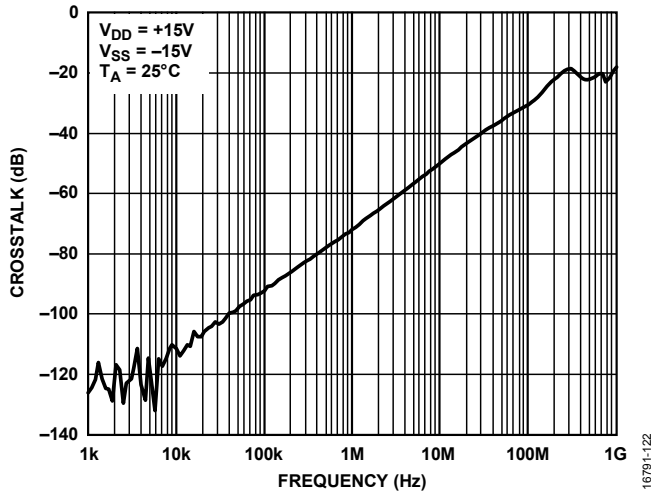


图22. ADGS1408串扰与频率的关系 (±15 V双电源)

16791-122

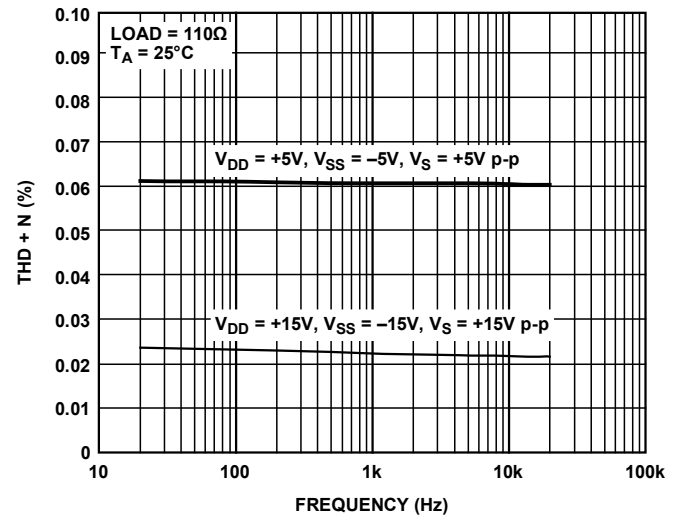


图25. THD + N与频率的关系

16791-032

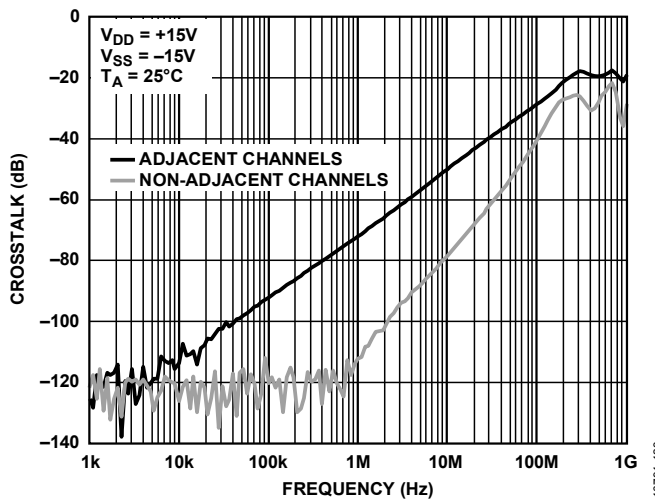


图23. ADGS1409串扰与频率的关系 (±15 V双电源)

16791-123

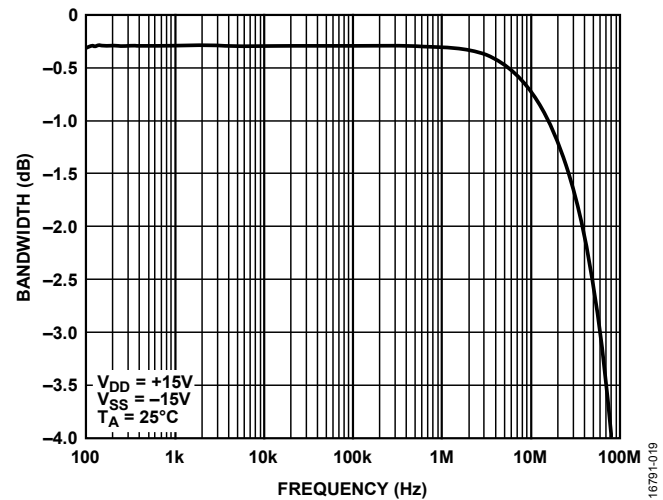


图26. ADGS1408插入损耗与频率的关系 (±15 V双电源)

16791-019

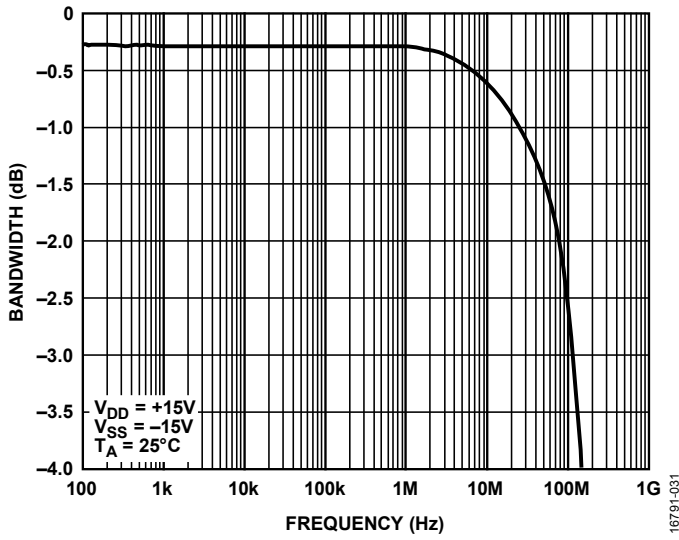


图27. ADGS1409插入损耗与频率的关系 (±15 V双电源)

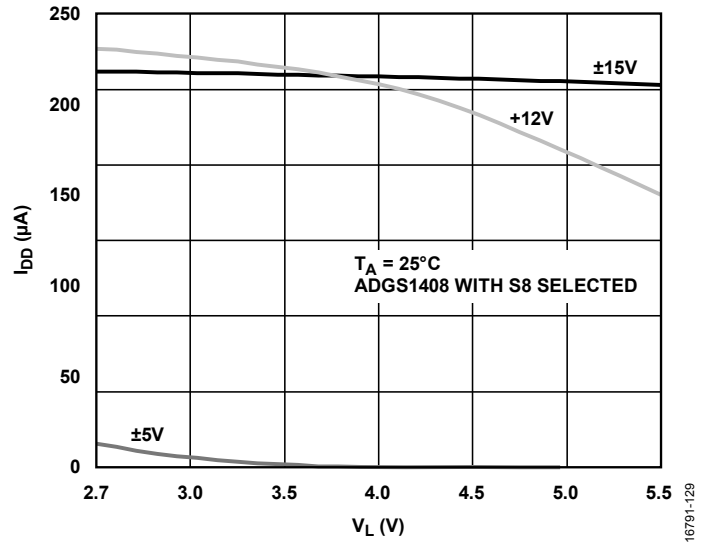


图29. I_{DD} 与 V_L 的关系

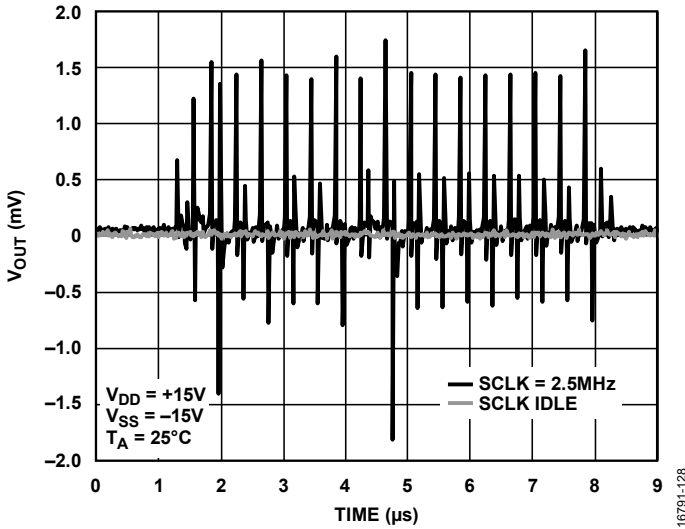


图28. 数字馈通

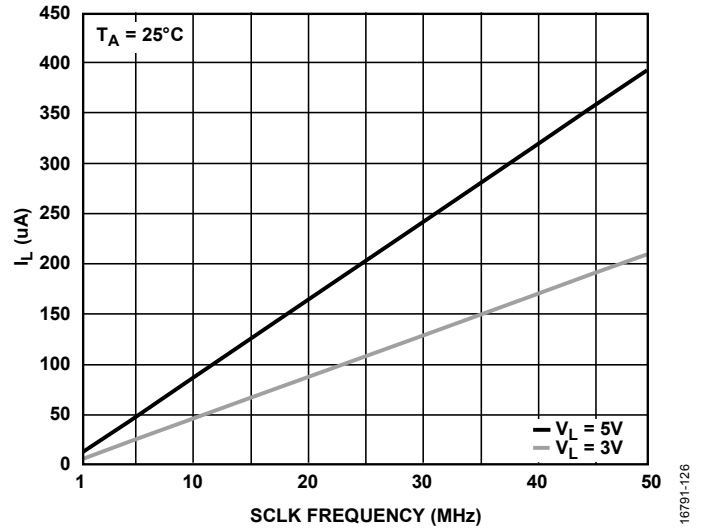


图30. I_L 与SCLK频率的关系 (\overline{CS} 为高电平时)

测试电路

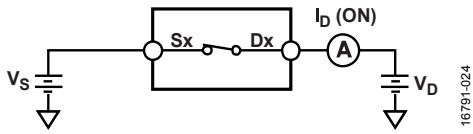


图31. 导通泄漏

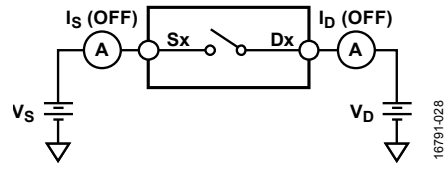


图35. 关断泄漏

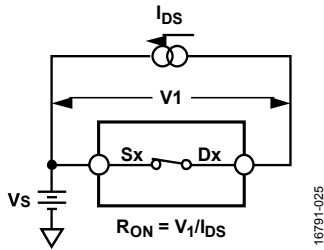


图32. 导通电阻

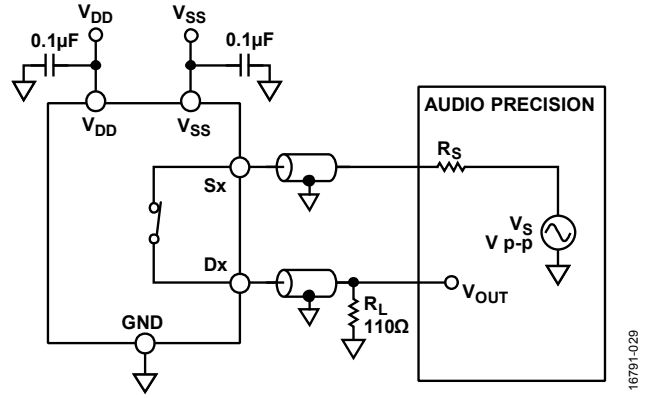
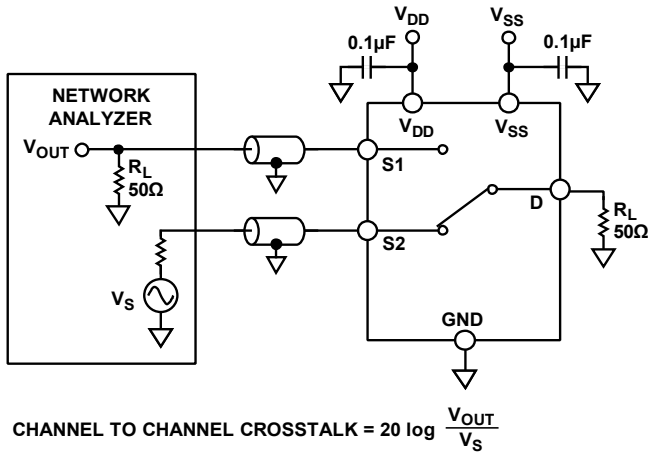
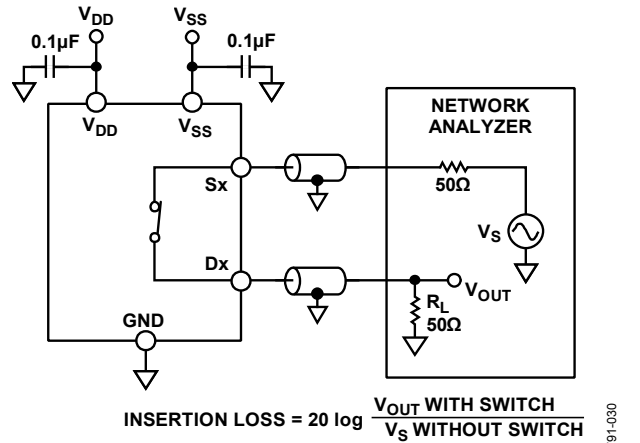


图36. 总谐波失真+噪声



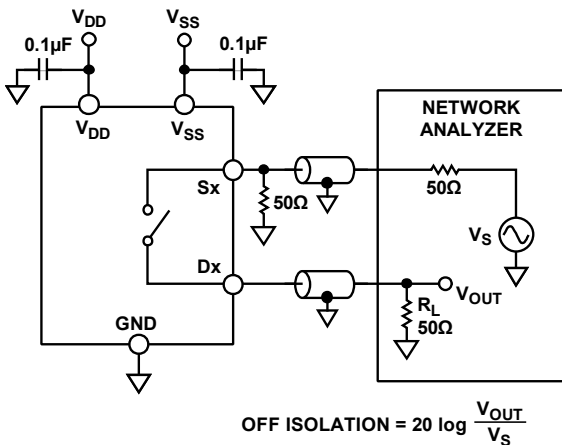
$$\text{CHANNEL TO CHANNEL CROSSTALK} = 20 \log \frac{V_{OUT}}{V_S}$$

图33. 通道间串扰



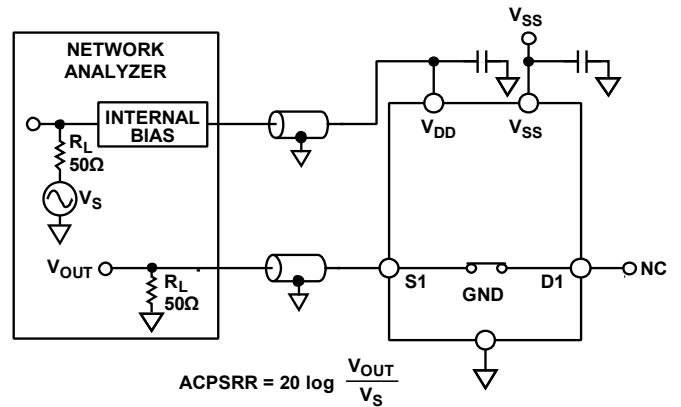
$$\text{INSERTION LOSS} = 20 \log \frac{V_{OUT \text{ WITH SWITCH}}}{V_S \text{ WITHOUT SWITCH}}$$

图37. -3 dB带宽



$$\text{OFF ISOLATION} = 20 \log \frac{V_{OUT}}{V_S}$$

图34. 关断隔离



$$\text{ACPSRR} = 20 \log \frac{V_{OUT}}{V_S}$$

图38. ACPSRR

NOTES
1. BOARD AND COMPONENT EFFECTS ARE NOT DE-EMBEDDED FROM THE ACPSRR MEASUREMENT.

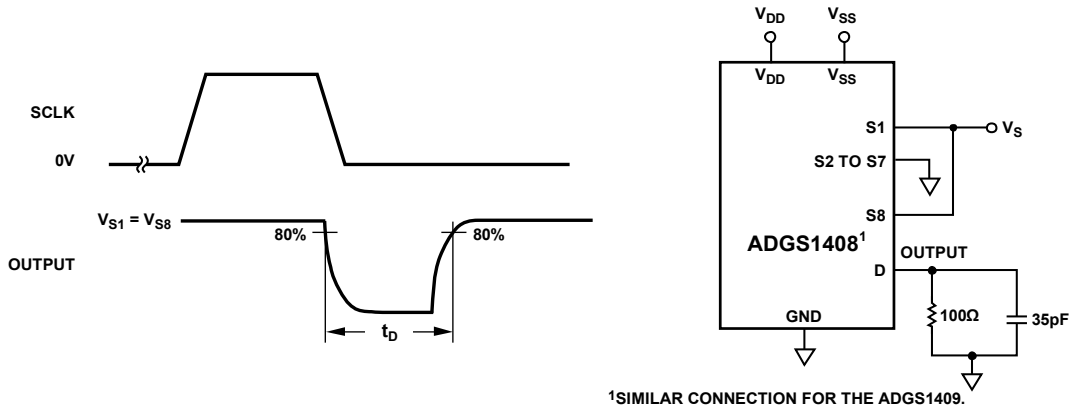


图39. 先开后合时间延迟, t_D

16791-143

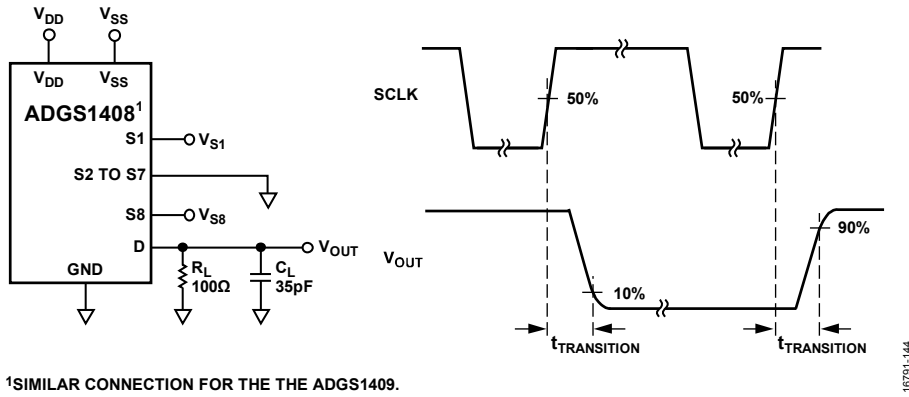


图40. 转换时间, $t_{TRANSITION}$

16791-144

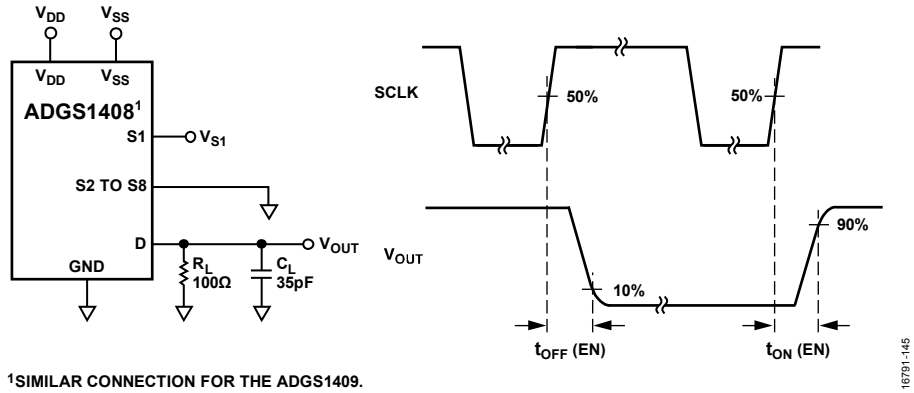


图41. 开关时间, $t_{ON(EN)}$ 和 $t_{OFF(EN)}$

16791-145

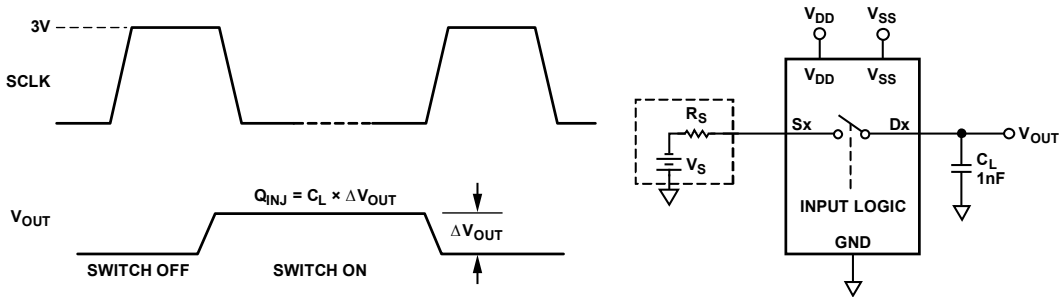
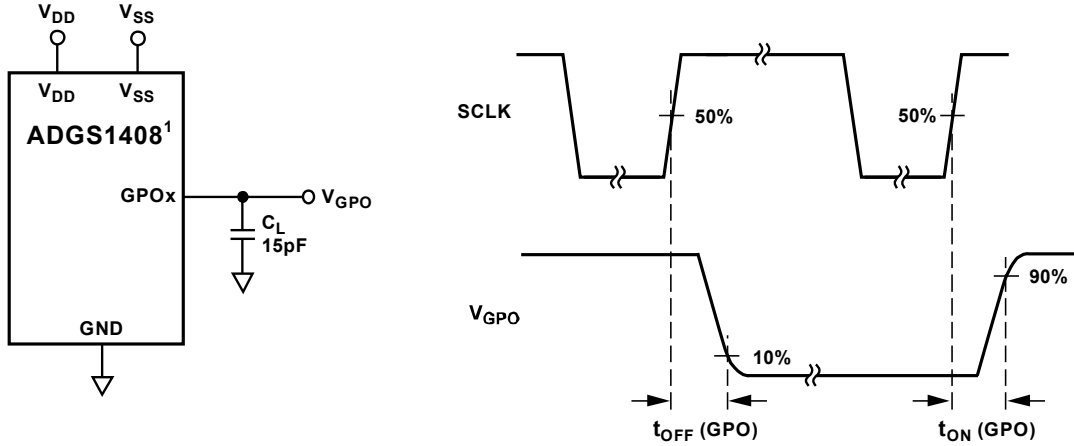


图42. 电荷注入, Q_{INJ}

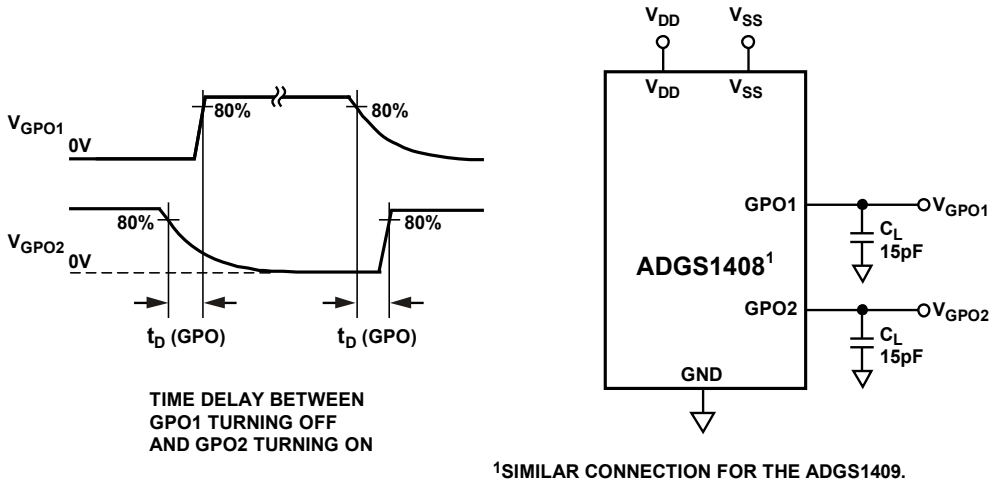
16791-132



¹SIMILAR CONNECTION FOR THE ADGS1409.

图43. GPOx时序, $t_{ON}(GPO)$ 和 $t_{OFF}(GPO)$

16791-146



TIME DELAY BETWEEN
GPO1 TURNING OFF
AND GPO2 TURNING ON

¹SIMILAR CONNECTION FOR THE ADGS1409.

图44. GPOx先开后合时间延迟, $t_D(GPO)$

16791-147

术语

I_{DD}

I_{DD} 表示正电源电流。

I_{SS}

I_{SS} 表示负电源电流。

V_D 、 V_S

V_D 和 V_S 分别表示引脚D_x和引脚S_x上的模拟电压。

R_{ON}

R_{ON} 表示引脚D_x与引脚S_x之间的电阻（欧姆）。

ΔR_{ON}

ΔR_{ON} 表示任意两个通道的 R_{ON} 之差。

$R_{FLAT(ON)}$

$R_{FLAT(ON)}$ 为平坦度，定义为在额定模拟信号范围内测得的导通电阻值的最大值与最小值之差。

$I_S(Off)$

$I_S(off)$ 表示开关断开时的源极漏电流。

$I_D(Off)$

$I_D(off)$ 表示开关断开时的漏极漏电流。

$I_S(On)$ 、 $I_D(On)$

$I_S(On)$ 和 $I_D(On)$ 表示开关接通时的通道漏电流。

V_{INL}

V_{INL} 表示逻辑0的最大输入电压。

V_{INH}

V_{INH} 表示逻辑1的最小输入电压。

I_{INL} 、 I_{INH}

I_{INL} 和 I_{INH} 表示数字输入的最低和最高输入电流。

$C_D(Off)$

$C_D(Off)$ 表示开关断开时的漏极电容，以地为参考进行测量。

$C_S(Off)$

$C_S(off)$ 表示开关断开时的源极电容，以地为参考进行测量。

$C_D(On)$ 、 $C_S(On)$

$C_D(On)$ 和 $C_S(On)$ 表示开关接通时的电容，以地为参考进行测量。

C_{IN}

C_{IN} 表示数字输入电容。

t_{ON}

t_{ON} 表示施加数字控制输入与输出开启之间的延迟时间。

t_{OFF}

t_{OFF} 表示施加数字控制输入与输出关闭之间的延迟时间。

关断隔离

关断隔离衡量通过断开开关耦合的无用信号。

电荷注入

电荷注入衡量开关期间从数字输入传输到模拟输出的毛刺脉冲。

串扰

串扰衡量寄生电容引起的从一个通道耦合到另一个通道的无用信号。

-3 dB带宽

带宽指输出衰减3 dB的频率。

导通响应

导通响应指开关接通时的频率响应。

插入损耗

插入损耗指开关导通电阻引起的损耗。

总谐波失真+噪声(THD + N)

THD + N表示信号的谐波幅度加噪声与基波的比值。

交流电源抑制比(ACPSRR)

ACPSRR表示输出信号的幅度与调制幅度的比值，用于衡量器件避免将电源电压引脚上的噪声和杂散信号耦合到开关输出端的能力。施加在器件电源端的直流电压由一个0.62 V p-p的正弦波调制。

工作原理

ADGS1408/ADGS1409为串行控制模拟多路复用器，分别内置8个单通道和4个差分通道，支持误差检测功能。SPI模式0和SPI模式3可以与这些器件配合使用。这些器件可支持高达50 MHz的SCLK频率。ADGS1408/ADGS1409的默认工作模式为寻址模式，器件寄存器通过以 \overline{CS} 为边界的16位SPI命令访问。如果用户使能CRC错误检测，SPI命令将变成24位。其他错误检测功能包括SCLK计数错误和无效读取/写入错误。如果出现此类SPI接口错误，可通过读取错误标志寄存器进行检测。ADGS1408/ADGS1409还可在其他两种模式下工作，即突发模式和菊花链模式。

ADGS1408/ADGS1409接口引脚为 \overline{CS} 、SCLK、SDI和SDO。使用SPI接口时应使 \overline{CS} 保持低电平。数据在SCLK的上升沿从SDI读入，在SCLK的下降沿从SDO输出。SDO有一个开漏输出，将一个上拉电阻连接到此输出。未被ADGS1408/ADGS1409拉低时，SDO处于高阻抗状态。

寻址模式

寻址模式是ADGS1408/ADGS1409上电时的默认模式。寻址模式下的单SPI帧受 \overline{CS} 下降沿和后续 \overline{CS} 上升沿限制。SPI帧由16个SCLK周期组成。图45给出了寻址模式的时序图。第一个SDI位指示SPI命令是读命令还是写命令。第一位为0时，发出写命令；第一位为1时，发出读命令。随后七位用于确定目标寄存器地址。剩下八位用于将数据提供给寻址寄存器。读命令期间会忽略最后八位，因为在这些时钟周期中，SDO会传播出寻址寄存器中包含的数据。

SPI命令的目标寄存器地址在第八个SCLK上升沿上确定。SPI读操作期间，此寄存器上的数据在SDO上传播出去，顺

序为从第9个SCLK下降沿到第16个SCLK下降沿。SPI写操作期间，第16个SCLK上升沿上发生寄存器写操作。

执行任意SPI命令期间，SDO发送出前面八个SCLK下降沿上的八个对齐位。SDO处观察到的对齐位为0x25。

错误检测功能

能够检测出SPI接口上的协议和通信错误。有三种错误检测功能：SCLK计数错误检测、无效读取和写入地址错误检测以及CRC错误检测。每个错误在错误配置寄存器中有一个对应的使能位。此外，在错误标志寄存器中，每种错误都对应一个错误标志位。

CRC 错误检测

CRC错误检测功能会使有效SPI帧延长8个SCLK周期。为SPI帧发送CRC字节需要这8个额外周期。CRC字节由SPI模块利用16位有效载荷计算：R/W位、寄存器地址位[6:0]和寄存器数据位[7:0]。SPI模块中使用的CRC多项式为 $x^8 + x^2 + x^1 + 1$ ，种子值为0。有关CRC使能后的时序图，请参见图46。CRC错误校验使能后，第24个SCLK上升沿发生寄存器写操作。

SPI写操作期间，微控制器/CPU通过SDI提供CRC字节。SPI模块会正好在第24个SCLK上升沿前校验CRC字节。在此上升沿上，如果SPI接口接收到错误CRC字节，将防止寄存器写入。在检测到错误的CRC字节的情况下，置位错误标志寄存器中的CRC错误标志。

SPI读操作期间，CRC字节通过SDO提供给微控制器。

CRC错误检测功能在默认情况下禁用，用户可通过错误配置寄存器进行配置。

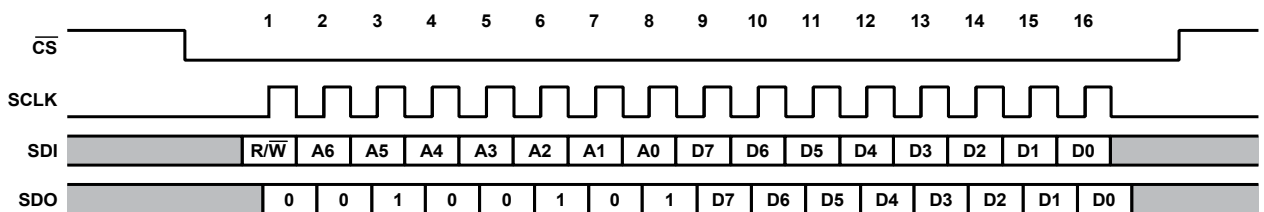


图45. 寻址模式时序图

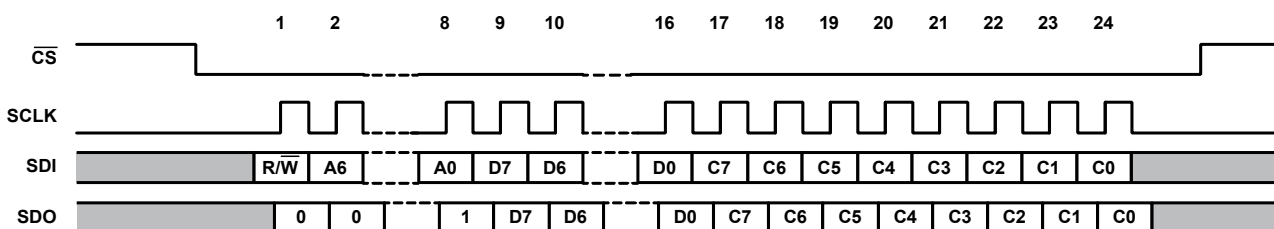


图46. CRC使能后的时序图

SCLK计数错误检测

借助SCLK计数错误检测功能，用户可检测出错误的SCLK周期数是否已通过微控制器/CPU发送。在寻址模式下，如果CRC已禁用，则预计为16个SCLK周期。如果未检测到16个SCLK周期，错误标志寄存器中的SCLK计数错误标志就会置位。当器件接收到少于16个的SCLK周期时，绝不会发生对寄存器映射写操作。当ADGS1408/ADGS1409接收到超过16个的SCLK周期时，第16个SCLK上升沿仍将发生存储器映射写操作，并且错误标志寄存器中的该标志置位。CRC使能后，预期SCLK周期数为24。SCLK计数错误检测功能默认使能，用户可通过错误配置寄存器进行配置。

无效读取/写入地址错误检测

无效读取/写入地址错误检测功能可检测出读取或写入的目标地址是否存在。此外，此错误还会在对只读寄存器执行写操作时置位。发生无效读取/写入地址错误时，无效读取/写入地址错误标志将在错误标志寄存器中置位。无效读取/写入地址错误在第9个SCLK上升沿上进行检测，这意味着，以无效地址为目标时，绝不会发生寄存器写操作。无效读取/写入地址错误检测功能在默认情况下启用，用户可通过错误配置寄存器禁用。

错误标志寄存器清零

通过将特殊的16位SPI帧0x6CA9写入此器件，可将错误标志寄存器清零。此SPI命令不会触发无效读取/写入地址错误。CRC使能后，用户还必须发送正确的CRC字节，这样才能成功执行错误清零命令。在第16个或第24个SCLK上升沿，错误标志寄存器复位为0。

突发模式

SPI接口可以接受连续SPI命令，无需解除 \overline{CS} 线置位，这称为突发模式。它通过突发使能寄存器使能。此模式利用相同的16位命令与本器件通信。此外，器件在SDO处的响应仍然与相应SPI命令一致。图47所示为突发模式下SDI和SDO的示例。

在突发模式下，无效读取/写入地址和CRC错误校验功能的工作方式与寻址模式下类似。但是，SCLK计数错误检测功能的工作方式则略有不同。器件会对给定 \overline{CS} 帧内的总SCLK周期数进行计数，如果CRC使能后的总数不是16或24的倍数，SCLK计数错误标志就会置位。

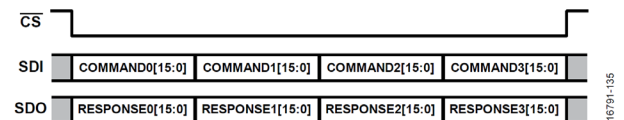


图47. 突发模式帧

软件复位

在寻址模式下，用户可启动软件复位。若要初始化软件复位，须写入两个连续SPI命令，即0xA3后跟0x05，同时还应以寄存器0x0B为目标。软件复位后，所有寄存器数值均设为默认值。

菊花链模式

在菊花链配置中可连接多个ADGS1408/ADGS1409器件，如图48所示。所有器件共享相同的 \overline{CS} 和SCLK线路，而器件的SDO与创建移位寄存器的下一个器件的SDI形成连接。在菊花链模式下，SDO是SDI的8-周期延迟版本。处于菊花链模式时，所有命令均以开关数据寄存器作为目标。因此，在菊花链模式下无法更改配置。

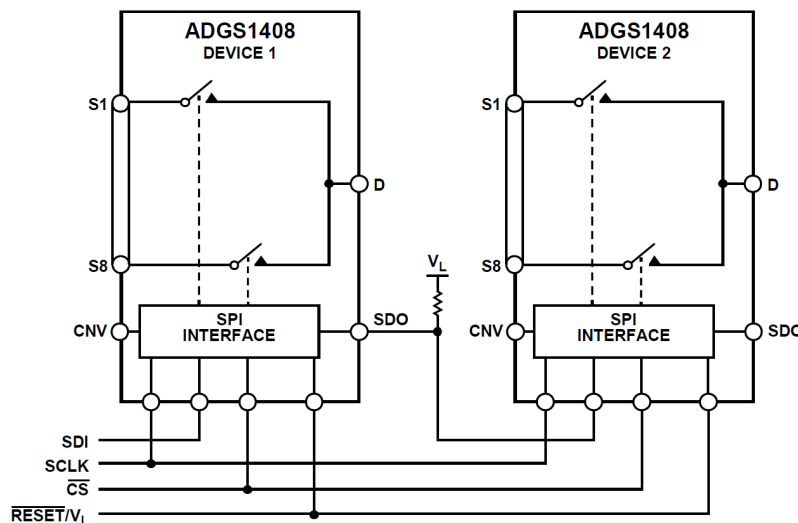


图48. 两个ADGS1408器件连接成菊花链配置

在寻址模式下，ADGS1408/ADGS1409只能通过发送16位SPI命令0x2500来进入菊花链模式（参见图49）。当ADGS1408/ADGS1409收到此命令时，器件的SDO发出相同命令，因为SDO处的对齐位为0x25，允许多个菊花链连接的器件在单一SPI帧中进入菊花链模式。退出菊花链模式需要硬件复位。

有关典型菊花链SPI帧的时序图，请参见图50。当CS变为高电平时，器件1将向其开关数据寄存器写入命令0的位[7:0]，器件2将向其开关写入命令1的位[7:0]，以此类推。SPI模块利用其通过SDI收到的后八位更新开关。进入菊花链模式后，链中各器件的SDO发出的前八位为0x00。当CS变为高电平时，内部移位寄存器的数值不会归零。

数据在SCLK上升沿通过SDI读入，在SCLK下降沿通过SDO输出。在CS变为高电平前，预期的SCLK周期数必须为8的倍数。如果预期SCLK周期数不是8的倍数，SPI接口就会将收到的后八位发送给开关数据寄存器。

上电复位

ADGS1408/ADGS1409的数字部分在VL上电期间会经历初始化阶段。在硬件或软件复位之后，此初始化过程也会发生。在VL上电或复位之后，从上电或复位时间起应等待至少120 μs，然后才能发出SPI命令。确保VL在120 μs的初始化阶段不退出，否则可能导致ADGS1408/ADGS1409无法正常工作。

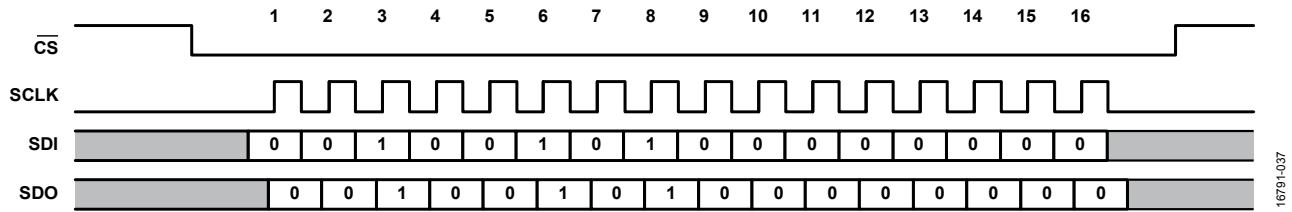
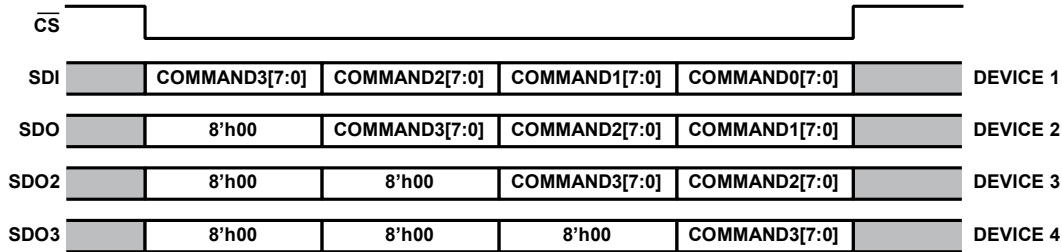


图49. 用于进入菊花链模式的SPI命令



NOTES
1. SDO2 AND SDO3 ARE THE OUTPUT COMMANDS FROM DEVICE 2 AND DEVICE 3, RESPECTIVELY.

图50. 四个ADGS1408/ADGS1409器件以菊花链模式连接时的SPI帧示例

轮询模式

轮询模式允许ADGS1408/ADGS1409通过减少数字接口从一个通道切换到下一个通道所需的开销，更快地在通道之间轮询。轮询配置寄存器选择要在周期中包含哪些通道，CNV边沿选择寄存器选择ADGS1408/ADGS1409在哪个CNV边沿切换到序列中的下一个通道。在通道周期结束时，SDO上出现再同步脉冲，通知用户当前周期结束；然后，SDO循环回到通道序列的起始通道。图51所示为轮询模式接口示例，图52所示为在轮询模式下与ADGS1408结合使用的模数转换器(ADC)的CNV信号。

配置完成后，轮询使能寄存器允许ADGS1408/ADGS1409进入轮询模式。在轮询模式下，SPI不再用于在通道之间的切换。而如果想从一个通道切换到另一个通道，需要确保CS被拉低之时，CNV引脚上存在数字信号

若要退出轮询模式，须执行硬件复位或发送以下两个16位可寻址模式SPI帧：0xA318，后跟0xE3B4。在轮询模式下，这些帧是SPI接口识别的唯一SPI命令。

在通道轮询方面，轮询模式明显快于可寻址模式，因为前者消除了更改输入通道所需要的16位指令开销。此外，轮询模式消除了SCLK运行的必要性，结果降低了数字功耗L。最大CNV频率受器件的转换时间以及应用所需建立时间的约束。

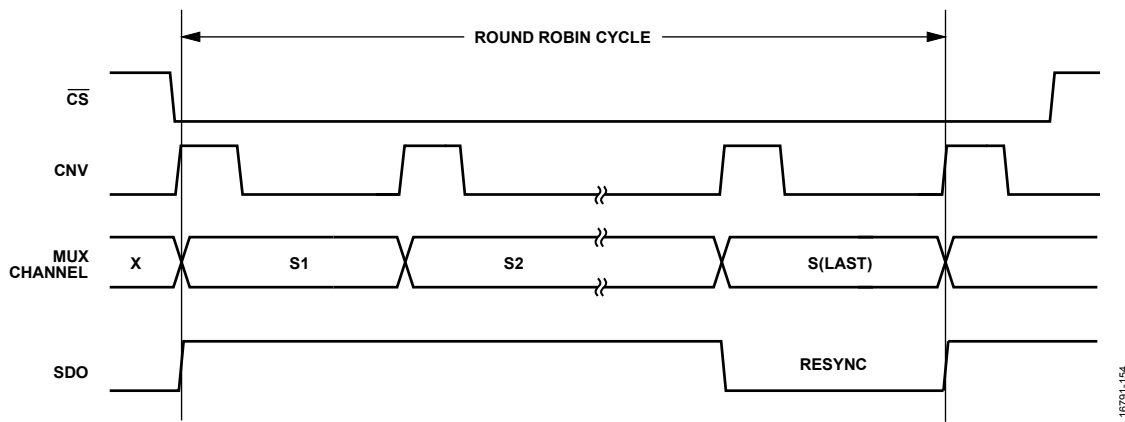


图51. 轮询模式接口示例

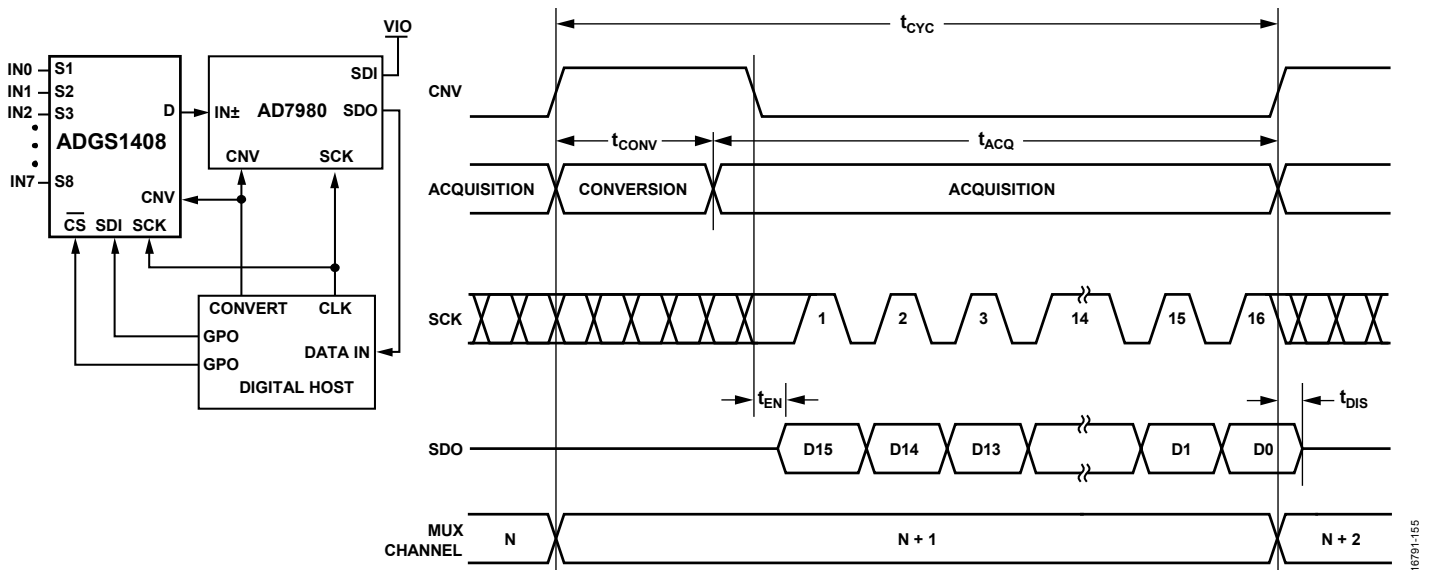


图52. ADGS1408中ADC轮询通道的CNV信号示例

通用输出(GPO)

ADGS1408有四个GPO，ADGS1409有五个GPO。可以用ADGS1408/ADGS1409的这些数字输出控制其他器件。GPO由SW_DATA寄存器控制，可在该寄存器中将其设置为高电

平或低电平。当器件处于轮询模式时，GPO被驱动为低电平。逻辑低电平为GND，逻辑高电平为V_L。图53显示了如何用ADGS1408控制另一个器件，本例中为ADG758。

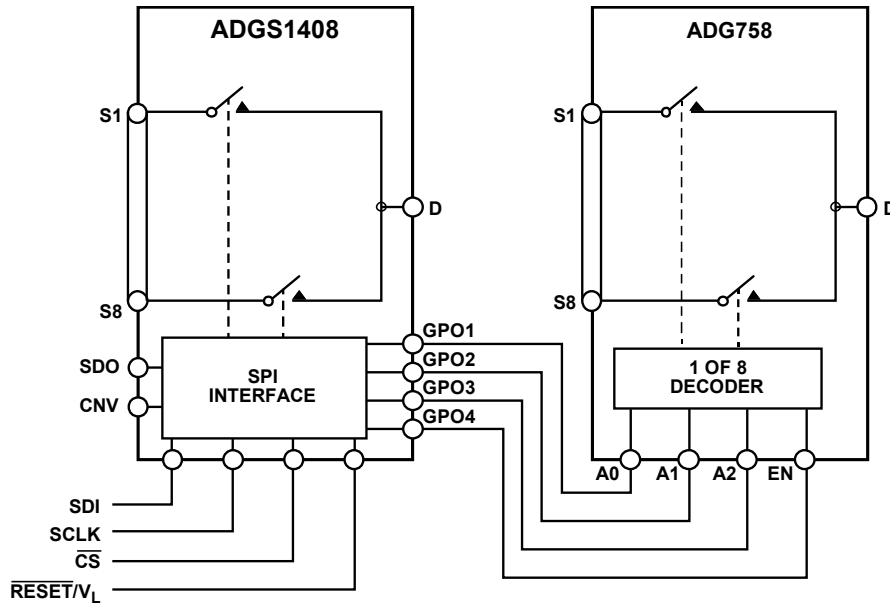


图53. ADGS1408器件控制ADG758

16791-156

应用信息

数字输入缓冲器

数字输入引脚 (\overline{CS} 、SCLK和SDI) 上有输入缓冲器。这些缓冲器始终有效；因此，无论 \overline{CS} 是否有效，只要切换SCLK或SDI，就会从 V_L 电源消耗电流。关于此电流消耗的典型值，请参阅“技术规格”部分和图30。

供电轨

为保证ADGS1408/ADGS1409正常工作，需要0.1 μF 去耦电容。

ADGS1408/ADGS1409可以采用 $\pm 4.5\text{ V}$ 到 $\pm 16.5\text{ V}$ 的双极性电源供电。 V_{DD} 和 V_{SS} 上的电源无需对称，但 V_{DD} 至 V_{SS} 范围不得超过33 V。ADGS1408/ADGS1409也可采用5 V到20 V的单电源供电 (V_{SS} 接GND)。

向 V_L 提供的电压范围可以是2.7 V至5.5 V。

器件的额定模拟电源电压范围为 $\pm 15\text{ V}$ 、 $\pm 5\text{ V}$ 和 $+12\text{ V}$ 。

电源建议

ADI公司提供广泛的电源管理产品，可满足大多数高性能信号链的需求。

图54所示为一个双极性电源解决方案示例。ADP5070双通道开关稳压器为典型信号链中的ADGS1408/ADGS1409、放大器和/或精密转换器产生正负两个供电轨。图54还显示了两个可选低压差调节器(LDO)，分别为ADP7118和ADP7182

(分别为正、负LDO)，其可用来降低超低噪声应用中ADP5070的输出纹波。

ADM7160可用来产生 V_L 电压，从而为ADGS1408/ADGS1409内部数字电路供电。

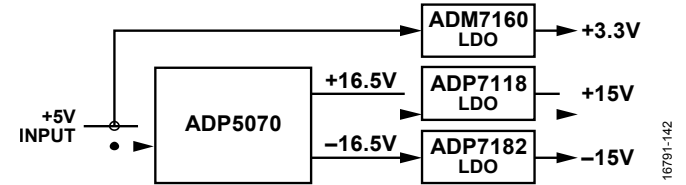


图54. 双极性电源解决方案

表11. 推荐电源管理器件

产品	说明
ADP5070	具有独立正输出1 A和负输出的0.6 A的DC-DC开关稳压器
ADM7160	5.5 V、200 mA、超低噪声线性稳压器
ADP7118	20 V、200 mA、低噪声CMOS LDO线性稳压器
ADP7182	-28 V、-200 mA、低噪声LDO线性稳压器

上电顺序

注意确保上电顺序正确。不正确的上电顺序可能导致器件承受超出表7中所列最大额定值的应力。在施加 V_L 、数字输入和模拟输入之前，确保存在模拟电源 (V_{DD} 和 V_{SS}) 和地 (GND)。不遵守此顺序可能会导致器件损坏。

寄存器汇总

表12. ADGS1408寄存器汇总

寄存器	名称	位7	位6	位5	位4	位3	位2	位1	位0	默认值	RW
0x01	SW_DATA	GPO4	GPO3	GPO2	GPO1	A2	A1	A0	EN	0x00	R/W
0x02	ERR_CONFIG	保留					RW_ERR_EN	SCLK_ERR_EN	CRC_ERR_EN	0x06	R/W
0x03	ERR_FLAGS	保留					RW_ERR_FLAG	SCLK_ERR_FLAG	CRC_ERR_FLAG	0x00	R
0x05	BURST_EN	保留							BURST_MODE_EN	0x00	R/W
0x06	ROUND_ROBIN_EN	保留							ROUND_ROBIN_EN	0x00	R/W
0x07	RROBIN_CHANNEL_CONFIG	S8_EN	S7_EN	S6_EN	S5_EN	S4_EN	S3_EN	S2_EN	S1_EN	0xFF	R/W
0x09	CNV_EDGE_SEL	保留							CNV_EDGE_SEL	0x00	R/W
0x0B	SOFT_RESETB	SOFT_RESETB							0x00	R/W	

表13. ADGS1409寄存器汇总

寄存器	名称	位7	位6	位5	位4	位3	位2	位1	位0	默认值	RW
0x01	SW_DATA	GPO5	GPO4	GPO3	GPO2	GPO1	A1	A0	EN	0x00	R/W
0x02	ERR_CONFIG	保留					RW_ERR_EN	SCLK_ERR_EN	CRC_ERR_EN	0x06	R/W
0x03	ERR_FLAGS	保留					RW_ERR_FLAG	SCLK_ERR_FLAG	CRC_ERR_FLAG	0x00	R
0x05	BURST_EN	保留							BURST_MODE_EN	0x00	R/W
0x06	ROUND_ROBIN_EN	保留							ROUND_ROBIN_EN	0x00	R/W
0x07	RROBIN_CHANNEL_CONFIG	保留				S4_EN	S3_EN	S2_EN	S1_EN	0x0F	R/W
0x09	CNV_EDGE_SEL	保留							CNV_EDGE_SEL	0x00	R/W
0x0B	SOFT_RESETB	SOFT_RESETB							0x00	R/W	

寄存器详解

开关数据寄存器

地址：0x01；复位：0x00；名称：SW_DATA

开关数据寄存器控制ADGS1408/ADGS1409的8个开关的状态和通用数字输出。将ADGS1408/ADGS1409真值表与位描述结合使用。

表14. SW_DATA的位功能描述(ADGS1408)

位	位名称	设置	说明	默认值	访问类型
7	GPO4		GPO4的使能位。	0x0	R/W
6	GPO3		GPO3的使能位。	0x0	R/W
5	GPO2		GPO2的使能位。	0x0	R/W
4	GPO1		GPO1的使能位。	0x0	R/W
3	A2		A2的使能位。	0x0	R/W
2	A1		A1的使能位。	0x0	R/W
1	A0		A0的使能位。	0x0	R/W
0	EN		ADGS1408的使能位。 0 ADGS1408禁用。 1 ADGS1408使能。	0x0	R/W

表15. SW_DATA的位功能描述(ADGS1409)

位	位名称	设置	说明	默认值	访问类型
7	GPO5		GPO5的使能位。	0x0	R/W
6	GPO4		GPO4的使能位。	0x0	R/W
5	GPO3		GPO3的使能位。	0x0	R/W
4	GPO2		GPO2的使能位。	0x0	R/W
3	GPO1		GPO1的使能位。	0x0	R/W
2	A1		A1的使能位。	0x0	R/W
1	A0		A0的使能位。	0x0	R/W
0	EN		ADGS1409的使能位。 0 ADGS1409禁用。 1 ADGS1409使能。	0x0	R/W

表16. ADGS1408真值表¹

A2	A1	A0	EN	导通开关
X	X	X	0	无
0	0	0	1	S1
0	0	1	1	S2
0	1	0	1	S3
0	1	1	1	S4
1	0	0	1	S5
1	0	1	1	S6
1	1	0	1	S7
1	1	1	1	S8

¹ X表示无关。

表17. ADGS1409真值表¹

A1	A0	EN	导通对
X	X	0	无
0	0	1	S1
0	1	1	S2
1	0	1	S3
1	1	1	S4

¹ X表示无关。

错误配置寄存器**地址：0x02；复位：0x06；名称：ERR_CONFIG**

借助错误配置寄存器，用户可根据需要使能/禁用相应的错误检测功能。

表18. ERR_CONFIG的位功能描述

位	位名称	设置	说明	默认值	访问类型
[7:3]	保留		这些位保留。这些位置0。	0x0	R
2	RW_ERR_EN	0 禁用。 1 使能。	用于检测无效读取/写入地址的使能位。	0x1	R/W
1	SCLK_ERR_EN	0 禁用。 1 使能。	用于检测SPI帧中的SCLK周期数是否正确的使能位。当CRC和突发模式均禁用时，预计为16个SCLK周期。当CRC使能、突发模式禁用时，预计为24个SCLK周期。当CRC禁用且突发模式使能时，预期为16个SCLK周期的倍数。当CRC和突发模式均使能时，预期为24个SCLK周期的倍数。	0x1	R/W
0	CRC_ERR_EN	0 禁用。 1 使能。	CRC错误检测的使能位。使能后SPI帧为24位宽。	0x0	R/W

错误标志寄存器**地址：0x03；复位：0x00；名称：ERR_FLAGS**

借助错误标志寄存器，用户可确定是否出现了错误。通过将特殊的16位SPI命令0x6CA9写入此器件，可将错误标志寄存器清零。此SPI命令不会触发无效读取/写入地址错误。CRC使能后，用户必须在SPI写操作期间纳入正确的CRC字节，以便错误标志寄存器清零命令成功执行。

表19. ERR_FLAGS的位功能描述

位	位名称	设置	说明	默认值	访问类型
[7:3]	保留		这些位保留。这些位置0。	0x0	R
2	RW_ERR_FLAG	0 无错误。 1 错误。	用于无效读取/写入地址的错误标志。当目标地址不存在时，此错误标志会在SPI读操作期间置位。当SPI写操作的目标地址不存在或为只读状态时，此错误标志也会置位。	0x0	R
1	SCLK_ERR_FLAG	0 无错误。 1 错误。	用于检测SPI帧中的SCLK周期数是否正确的错误标志。	0x0	R
0	CRC_ERR_FLAG	0 无错误。 1 错误。	用于确定寄存器写操作期间是否发生CRC错误的错误标志。	0x0	R

突发使能寄存器

地址：0x05；复位：0x00；名称：BURST_EN

借助突发使能寄存器，用户可使能/禁用突发模式。使能后，用户无需解除置位CS即可发送多个连续SPI命令。

表20. BURST_EN的位功能描述

位	位名称	设置	说明	默认值	访问类型
[7:1]	保留		这些位保留。这些位置0。	0x0	R
0	BURST_MODE_EN	0 1	突发模式使能位。 0 禁用。 1 使能。	0x0	R/W

轮询使能寄存器

地址：0x06；复位：0x00；名称：ROUND_ROBIN_EN

借助轮询寄存器，用户可使能/禁用轮询模式。使能时，用户可以通过在CNV引脚上呈现相关边沿来循环在轮询配置寄存器中使能的通道。

表21. ROUND_ROBIN_EN的位功能描述

位	位名称	设置	说明	默认值	访问类型
[7:1]	保留		这些位保留。这些位置0。	0x0	R
0	ROUND_ROBIN_EN	0 1	轮询模式使能位。 0 禁用。 1 使能。	0x0	R/W

轮询通道配置寄存器

地址：0x07；复位：0xFF (ADGS1408)、0x0F (ADGS1409)，名称：RROBIN_CHANNEL_CONFIG

轮询通道配置寄存器控制在轮询模式期间循环中要包括哪些通道。在轮询模式期间，通道按升序循环。

表22. RROBIN_CHANNEL_CONFIG的位功能描述(ADGS1408)

位	位名称	设置	说明	默认值	访问类型
7	S8_EN	0 1	S8的使能位。 0 轮询模式期间禁用S8。 1 轮询模式期间使能S8。	0x1	R/W
6	S7_EN	0 1	S7的使能位。 0 轮询模式期间禁用S7。 1 轮询模式期间使能S7。	0x1	R/W
5	S6_EN	0 1	S6的使能位。 0 轮询模式期间禁用S6。 1 轮询模式期间使能S6。	0x1	R/W
4	S5_EN	0 1	S5的使能位。 0 轮询模式期间禁用S5。 1 轮询模式期间使能S5。	0x1	R/W
3	S4_EN	0 1	S4的使能位。 0 轮询模式期间禁用S4。 1 轮询模式期间使能S4。	0x1	R/W
2	S3_EN	0 1	S3的使能位。 0 轮询模式期间禁用S3。 1 轮询模式期间使能S3。	0x1	R/W

位	位名称	设置	说明	默认值	访问类型
1	S2_EN	0 1	S2的使能位。 轮询模式期间禁用S2。 轮询模式期间使能S2。	0x1	R/W
0	S1_EN	0 1	S1的使能位。 轮询模式期间禁用S1。 轮询模式期间使能S1。	0x1	R/W

表23. RROBIN_CHANNEL_CONFIG的位功能描述(ADGS1409)

位	位名称	设置	说明	默认值	访问类型
[7:4]	保留		这些位保留。这些位置0。	0x0	R
3	S4_EN	0 1	S4的使能位。 轮询模式期间禁用S4。 轮询模式期间使能S4。	0x1	R/W
2	S3_EN	0 1	S3的使能位。 轮询模式期间禁用S3。 轮询模式期间使能S3。	0x1	R/W
1	S2_EN	0 1	S2的使能位。 轮询模式期间禁用S2。 轮询模式期间使能S2。	0x1	R/W
0	S1_EN	0 1	S1的使能位。 轮询模式期间禁用S1。 轮询模式期间使能S1。	0x1	R/W

CNV边缘选择寄存器

地址：0x06；复位：0x00；名称：CNV_EDGE_SEL

CNV边沿选择寄存器允许用户在器件处于轮询模式时选择CNV引脚的有效边沿。

表24. CNV_EDGE_SEL的位功能描述

位	位名称	设置	说明	默认值	访问类型
[7:1]	保留		这些位保留。这些位置0。	0x0	R
0	CNV_EDGE_SEL	0 1	CNV有效边沿选择位。 CNV的下降沿为有效边沿。 CNV的上升沿是有效边沿。	0x0	R/W

软件复位寄存器

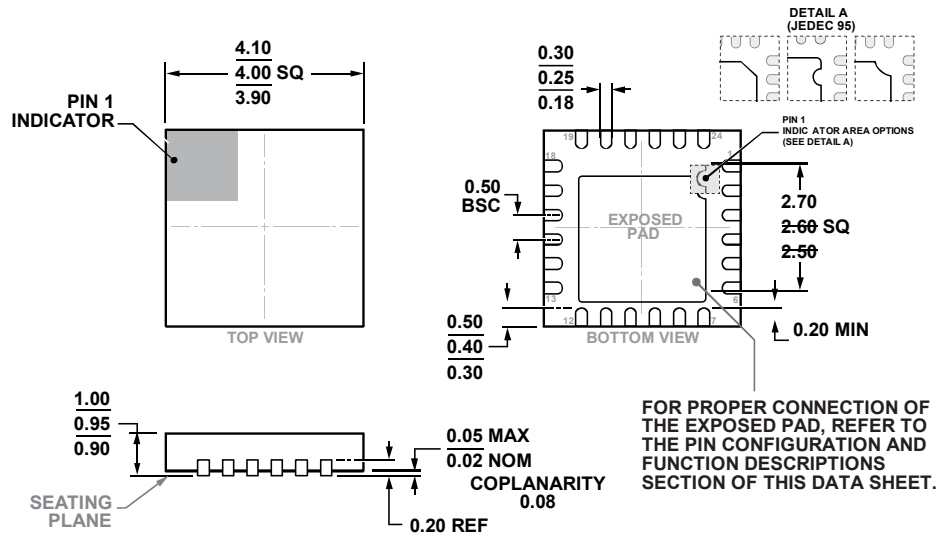
地址：0x0B；复位：0x00；名称：SOFT_RESETB

使用软件复位寄存器执行软件复位。向此寄存器依次连续写入0xA3和0x05，此器件的寄存器将复位到默认状态。

表25. SOFT_RESETB的位功能描述

位	位名称	设置	说明	默认值	访问类型
[7:0]	SOFT_RESETB		要执行软件复位，须向此寄存器连续写入0xA3和0x05。	0x0	R

外形尺寸



COMPLIANT TO JEDEC STANDARDS MO-220-VGGD-8.

图55. 24引脚引线框芯片级封装[LFCSP]

4 mm × 4 mm 本体、0.95 mm 封装高度

(CP-24-17)

尺寸单位: mm

02-09-2017-A

订购指南

型号 ¹	温度范围	封装描述	封装选项
ADGS1408BCPZ	-40°C至+125°C	24引脚引线框芯片级封装[LFCSP]	CP-24-17
ADGS1408BCPZ-RL7	-40°C至+125°C	24引脚引线框芯片级封装[LFCSP]	CP-24-17
ADGS1409BCPZ	-40°C至+125°C	24引脚引线框芯片级封装[LFCSP]	CP-24-17
ADGS1409BCPZ-RL7	-40°C至+125°C	24引脚引线框芯片级封装[LFCSP]	CP-24-17
EVAL-ADGS1408SDZ		ADGS1408评估板	
EVAL-ADGS1409SDZ		ADGS1409评估板	

¹ Z = 符合RoHS标准的兼容器件。