



Analog Dialogue

2018年第52卷第3期

获取工学新动态，激发设计新思路！

- 5 汽车雷达传感器和拥挤不堪的无线电频谱：城市电子战场？
- 10 在汽车启停系统中为信息娱乐设备供电
- 13 锁相环(PLL)基本原理
- 30 200 mA精密基准电压源的众多用途
- 40 60 V和100 V、低 I_Q 升压/SEPIC/反相转换器，适用于紧凑、高效率、低EMI电源
- 49 SPI接口简介
- 54 高精度ADC的抗混叠滤波考虑因素
- 60 汽车USB Type-C电源解决方案：1平方英寸的45 W、2 MHz降压-升压控制器

21 接收器技术领域近期的一些发展： 接收器百年创新史选编

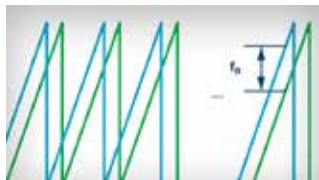


请访问 analog.com/cn/analogdialogue

 **ANALOG
DEVICES**

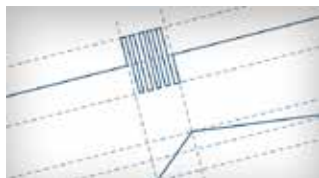
超越一切可能™

本期介绍



5 汽车雷达传感器和拥挤不堪的无线电频谱：城市电子战场？

许多汽车ADAS系统都基于雷达。RF频谱现已广泛分布并大量占用。多个雷达应用同时使用是否会有损彼此性能？雷达系统是否会被蓄意造成拥堵？



10 在汽车启停系统中为信息娱乐设备供电

几乎每辆现代汽车都使用了启停系统。其目的是为了在汽车不移动时节省燃料。电机会自动关闭，并在汽车开始移动时再次启动。当温度为 -20°C (-4°F)时，电池电源在电机持续上电期间爬升到 $\sim 3\text{ V}$ ，而您还想继续在汽车中听音乐，这对电池意味着什么？



13 锁相环(PLL)基本原理

锁相环(PLL)电路存在于各种高频应用中，从简单的时钟净化电路到用于高性能无线电通信链路的本振(L0)，以及矢量网络分析仪中的超快开关频率合成器。本文章参考上述各种应用介绍了PLL电路的一些构建模块。



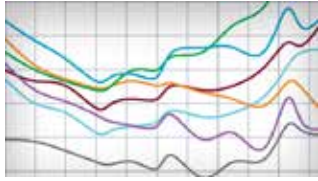
19 非常见问题解答——第155期：直击增益范围：利用仪表放大器获得多个增益范围

众所周知，在许多情况下，仪表放大器的增益可以通过一个电阻设置。这样可以 将增益设为100或1000。那么，能否使用多路复用器来改变增益电阻，从而为仪表放大器提供不同的可编程增益选项呢？



21 接收器技术领域近期的一些发展：接收器百年创新史选编

从无线电技术的起源，到超外差接收器，再到现在的软件定义无线电(SDR)，本文展示了整个发展过程。



30 200 mA精密基准电压源的众多用途

Refulator是一款在同一封装中集成两个线性稳压器的低精度基准电压源。面向其独特功能的应用包括精密电压源和精密电流源、多谐振荡器、小型扬声器驱动器、应变计、和许多其他器件。



40 60 V和100 V、低 I_Q 升压/SEPIC/反相转换器，适用于紧凑、高效率、低EMI电源

如果您在汽车或工业领域工作，那么一定了解，我们是多么需要一些适用于狭小空间并符合低EMI标准的冷态运行电源。LTC836x是可提供60 V/2 A，60 V/4 A和100 V/2 A的开关稳压器系列。该系列可接受的输入电压低至 $2.8 V_{IN}$ (最大值60 V_{IN})。



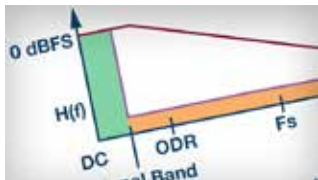
47 非常见问题解答——第156期：优化电源测量设置

大家都知道双绞线电缆的重要性，有时必须采用该电缆来最大限度地减小导线寄生电感。您是否曾考虑过：如果在实验室中为评估板或PCB供电时采用电源电缆，会发生什么情况？



49 SPI接口简介

串行外设接口(SPI)是微控制器和外围IC(如传感器、ADC、DAC、移位寄存器和SRAM)之间使用最广泛的接口之一。Piyu Dhaker提供了对SPI接口的说明，然后介绍ADI公司支持SPI的模拟开关与多路转换器，以及它们如何帮助减少系统电路板设计中的数字GPIO数量。



54 高精度ADC的抗混叠滤波考虑因素

几种ADC架构的竞争点主要集中在精度、逐次逼近与 Σ - Δ 性能，以及在每秒数百个kSPS时达到高达32位分辨率方面。这些转换器提供的有效动态范围很容易超过100 dBFS(满量程)这个神奇的屏障。本文提供了一种很好的方法，将模拟滤波器和数字滤波器相结合，以更好地平衡性能和复杂度。

本期介绍



60 汽车USB Type-C电源解决方案：1平方英寸的45 W、2 MHz降压-升压控制器

USB Type-C相对较新。它是一种高功率USB外设标准，用于计算机和便携式电子设备。与众所周知具有500 mA电流的5 V USB标准相比，USB Type-C可以提供高达100 W的功率。当电流上升到5 A时，电压增加到20 V。连接的USB Type-C设备可以相互通信并协商独特的总线电压——从默认5 V USB输出到几个更高的预设电压等级。



64 非常见问题解答——第157期：为基于RTD的测量系统提供过压保护

基于RTD的测量系统的过压保护是本月RAQ的主题，对于RTD模块，过压保护能力是一项关键指标。本文为具有过压保护功能的多线缆RTD模块提供了一种全面解决方案。该解决方案以AD7124、过压保护、检测多路复用器和通道保护装置为基础。



Bernhard Siegel, 编辑

2017年3月，Bernhard成为了《模拟对话》的编辑。他从ADI德国慕尼黑办公室开始自己在ADI公司的工作历程，至今已逾25年。作为首席技术编辑，他负责ADI公司的全球技术文章编程。

他曾担任过销售、现场应用和产品工程等工程职位，同时还从事过技术支持和市场营销工作。

Bernhard住在德国慕尼黑附近，喜欢与家人共度休闲时光，并加入了铜管乐队和交响乐团，擅于吹长号和尤风宁号。

您可以发送电子邮件至 bernhard.siegel@analog.com 联系他。



ANALOG DEVICES 模拟对话

《模拟对话》是ADI公司创办和出版的技术杂志。刊载模拟、数字和混合信号处理产品、应用、技术、软件和系统解决方案设计的相关文章。该杂志于1967年创办，至今已经连续出版50多年，它作为在线版每月发行一期，印刷版(“集锦”栏目)每年发行四期。感兴趣的读者也可以至《模拟对话》档案库查阅自第1卷第1期创刊至今的每期存档，包括四期纪念特刊。要访问文章、档案、杂志、设计资源并订阅，请访问《模拟对话》主页 analog.com/cn/analogdialogue。

汽车雷达传感器和拥挤不堪的无线电频谱：城市电子战场？

作者：Sefa Tanis

分享至    

随着汽车雷达越来越普及，城市环境中拥挤不堪的射频频谱将变成一个电子战场。雷达将面临无意或有意干扰的组合式攻击，设计人员必须像在电子战(EW)中一样实施反干扰技术。

汽车雷达通常会遭受拒绝式或欺骗式干扰。拒绝式干扰会致盲受害车辆雷达。这种技术会降低信噪比，导致目标检测的概率降低。另一方面，欺骗式干扰会让受害车辆雷达“认为”存在虚假目标。受害车辆雷达失去追踪真实目标的能力，故而受害车辆的行为受到严重影响。

这些干扰可能源于汽车雷达之间的相互干扰，或者是使用廉价硬件简单地将强连续波(CW)信号指向受害车辆雷达而故意发生的攻击。

虽然目前的避干扰技术可能足以应对当今的情况，但随着雷达传感器的激增，汽车将需要使用弹性类型的缓解技术，或者此类技术与避干扰方法结合使用。弹性技术包括时频域信号处理或复杂雷达波形。

雷达波形

雷达波形是判断传感器在有干扰情况下的性能的关键系统参数之一。当今77 GHz频段的汽车雷达主要使用FMCW型波形。在FMCW雷达中，CW信号在射频段的频率上线性扫描或啁啾。图1显示了一个FMCW chirp序列(CS)波形例子。

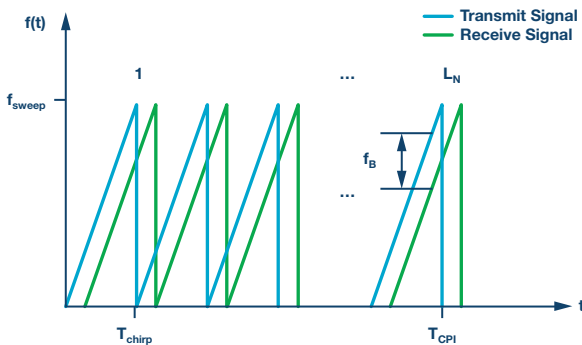


图1. FMCW CS示例

回波信号的频率差(f_B , 拍频)与到目标的距离 R 成比例，可通过以下关系确定：

$$f_B = \frac{2}{c} \frac{f_{sweep}}{T_{chirp}} R \quad (1)$$

干扰的影响

在密集射频环境中，当FMCW雷达传感器在频带的相同部分中工作时，就会发生干扰。一个典型的迎面而来的汽车干扰示例参见图2。

拒绝式干扰

落入接收机带宽的任意FMCW型强干扰信号会提高受害雷达的本底噪声。这种拒绝式干扰可能导致小目标(即雷达散射截面(RCS)较小)因为SNR很差而消失。

拒绝式干扰也可以是故意为之，简单地将一个强CW信号射向受害车辆FMCW雷达就能做到。对受害雷达的影响类似于FMCW干扰情况(见图4)。

欺骗式干扰

如果干扰信号扫描是同步的，但与受害雷达一同延迟，那么其影响将是在固定距离产生欺骗性假目标。这种技术在电子战干扰机中很常见。类似类型的迎面而来的汽车雷达将成为非故意的干扰机。然而，受害雷达和干扰雷达之间时间对齐的概率将非常小。小于受害雷达最大距离延迟的干扰机延迟偏移看起来可能像真实目标。例如，200 m最大距离要求扫描对齐误差小于 $1.3 \mu\text{s}$ 。然而，将复杂的类似电子战的设备安装在迎面而来的汽车平台上，便可故意开展这种欺骗式攻击。

更一般地，欺骗式干扰基于对受害雷达信号的重新传输，不过其延迟和频率发生了系统性改变。这可以是非相干的(这种情况下的干扰机被称为应答器)，或是相干的(这种情况下的干扰机被称为中继器)。中继器接收、改变并重新传输一个或多个干扰信号，而应答器是在干扰机检测到目标受害雷达信号时传输一个预定信号。

基于中继器的复杂攻击通常需要数字射频存储器(DRFM)。DRFM能够执行协调距离延迟和多普勒波门拖引攻击。因此，它会维持虚假目标距离和多普勒特性以欺骗受害雷达。

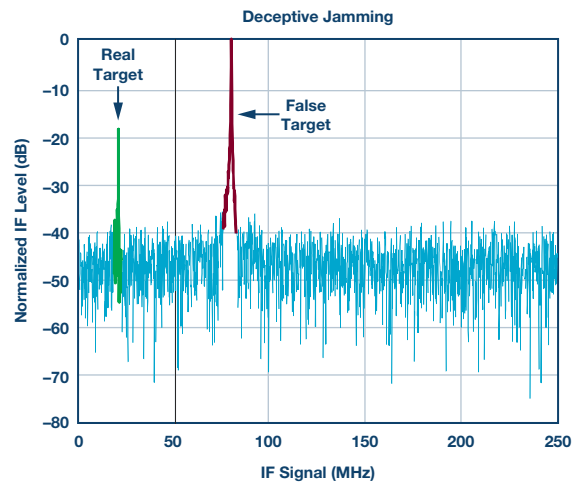
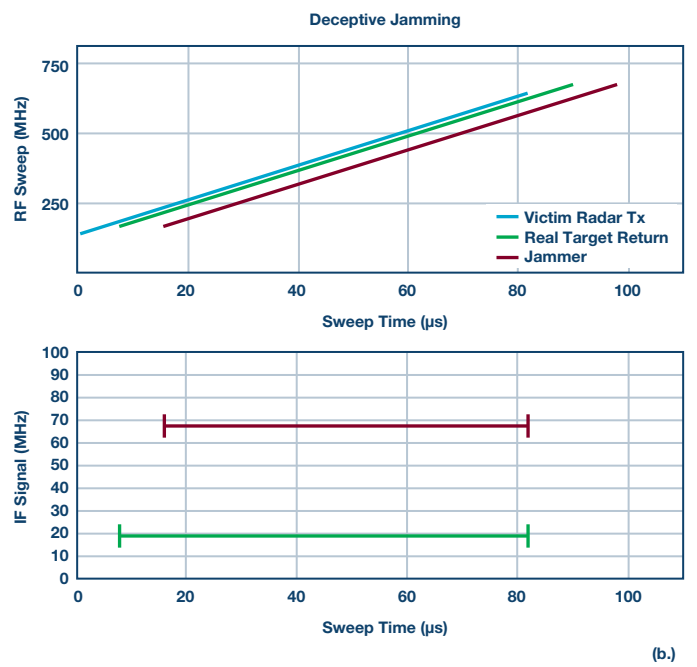
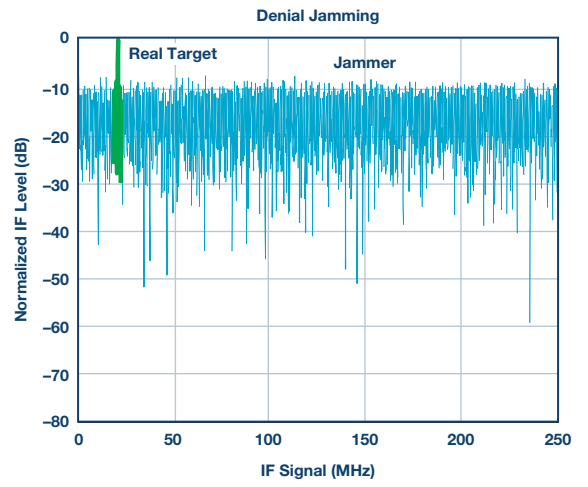
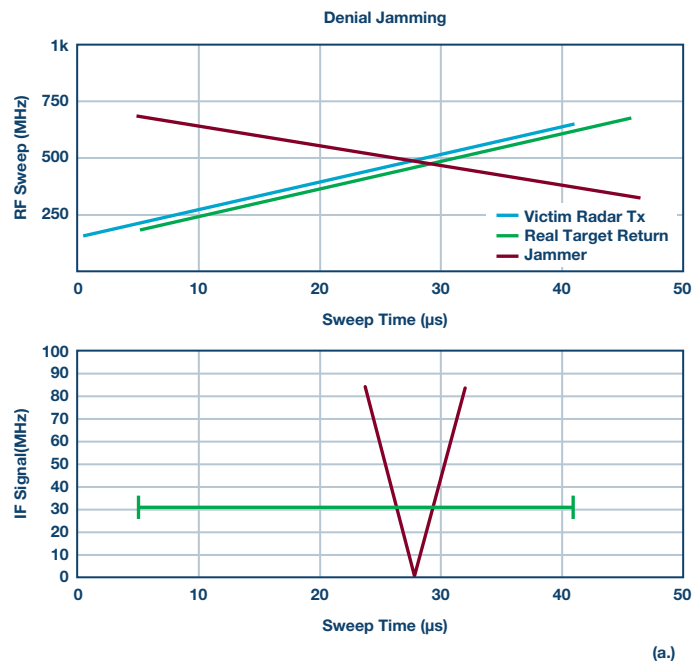
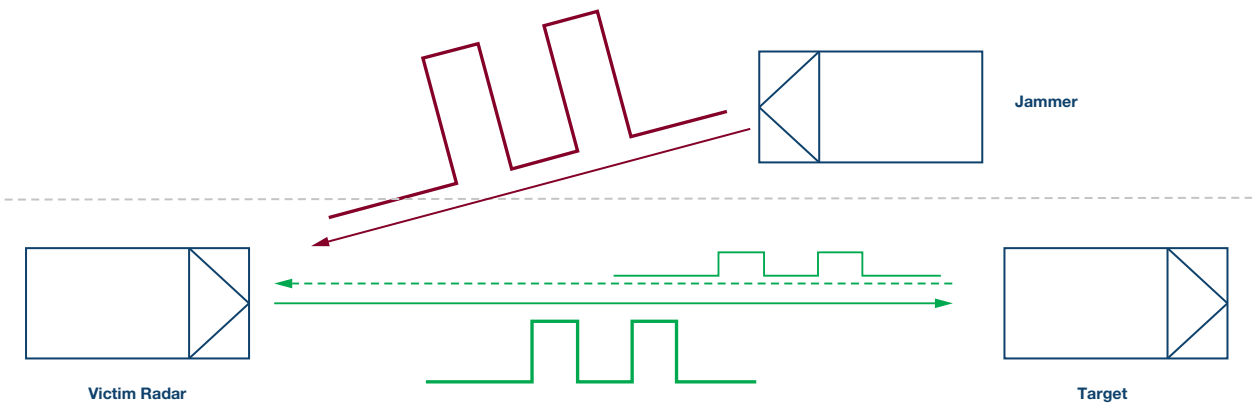


图2. 示例: a) FMCW拒绝式干扰; b) FMCW欺骗式干扰

干扰缓解技术

基本方法：避免

基本的雷达干扰缓解技术主要依赖于避干扰方法。其目标是降低空间、时间和频率重叠的可能性，例如：

- ▶ 空间：使用较窄的电子扫描波束可以降低干扰风险。远程汽车巡航控制(ACC)雷达的典型视野为 $\pm 8^\circ$ 。尽管如此，强干扰信号仍可通过天线旁瓣造成有效干扰。
- ▶ 时间：随机生成FMCW啁啾斜率参数以避免周期性干扰。
- ▶ 频谱：随机生成FMCW啁啾起始和停止频率，以降低重叠和干扰的概率。

随机化的基本方法会避免与其他雷达意外同步，但在密集射频环境中可能不那么有用。越来越多的雷达传感器需要更复杂的弹性技术来缓解干扰。

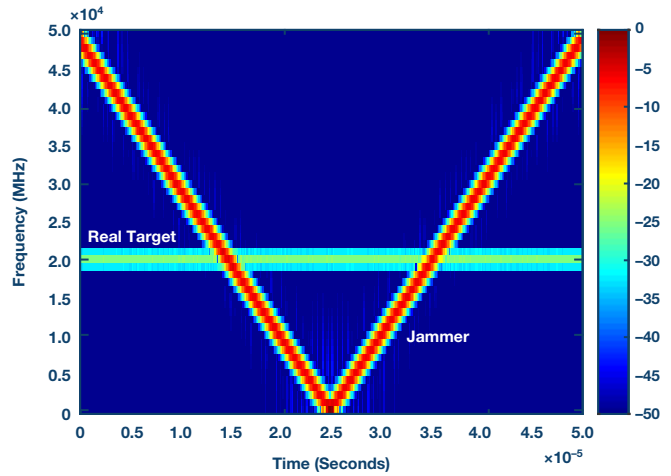
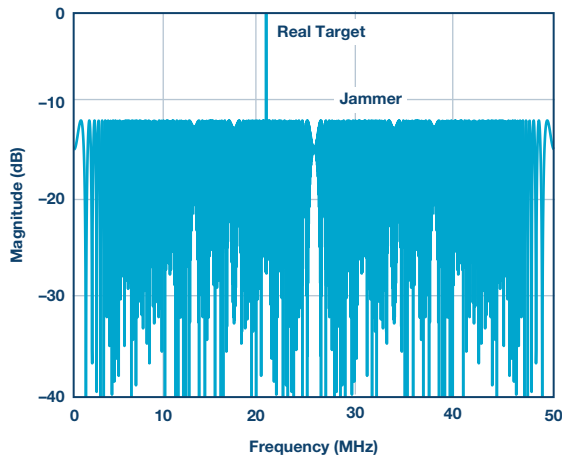


图3. 雷达回波IF波形的FFT和STFT域表示

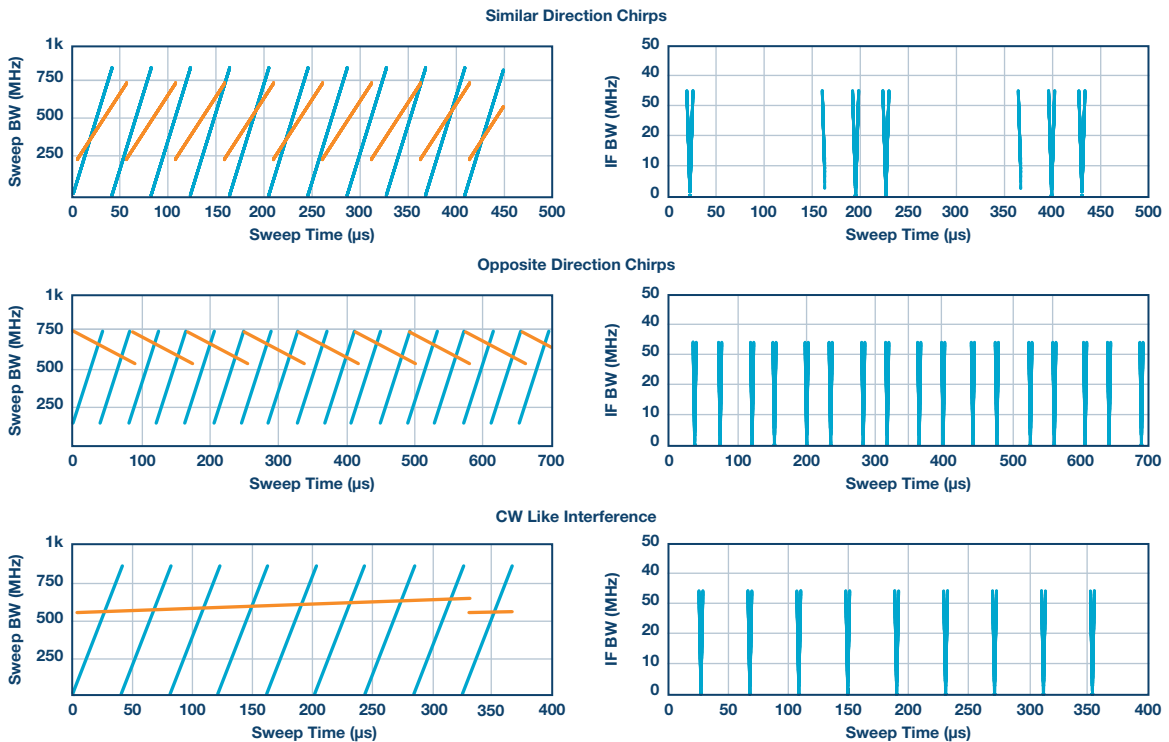


图4. STFT域, 左: FMCW雷达和干扰机, 右: IF域

战略方法：检测并修复

另一种避干扰方法是利用信号处理算法修复接收到的波形。时频域技术可以有效应对拒绝式干扰攻击。在迎面而来的汽车FMCW干扰情况下，干扰机扫描所有频率槽的时间非常之短。这种快速时变信号在常规FFT域中表现为升高的本底噪声。时频域信号处理技术将该信号转移到另一个域，与FFT域相比，在该域中更容易滤除干扰(见图3)。

对于时变信号，短时傅立叶变换(STFT)比常规FFT能提供更多信息。基于STFT的技术可用于消除窄带干扰。STFT基本上是一个窗口移动通过信号，获取窗口区间的FFT。在频域中对信号进行滤波以去除干扰分量，然后将其转换回时域。

图4显示了重叠射频啁啾序列的典型FMCW干扰情况，以及由此产生的STFT域中的IF拍频信号。

图4右侧显示了IF域，其为雷达(蓝色)和干扰(橙色)信号混频的最终结果。水平线表示目标，而V形垂直线表示存在干扰信号。

类似或相反方向的干扰FMCW，甚至类似CW的慢速啁啾，对IF信号有类似的影响。在所有这些干扰情况下，快速移动的V形IF信号会提高常规FFT域中的本底噪声，如图3所示。

可以使用基于幅度的屏蔽来滤除STFT域中的干扰信号。当然，前提是受害雷达前端和量化部分具有足够的动态范围来同时线性地处理较强的干扰信号和较小的预期目标信号。参见图5。

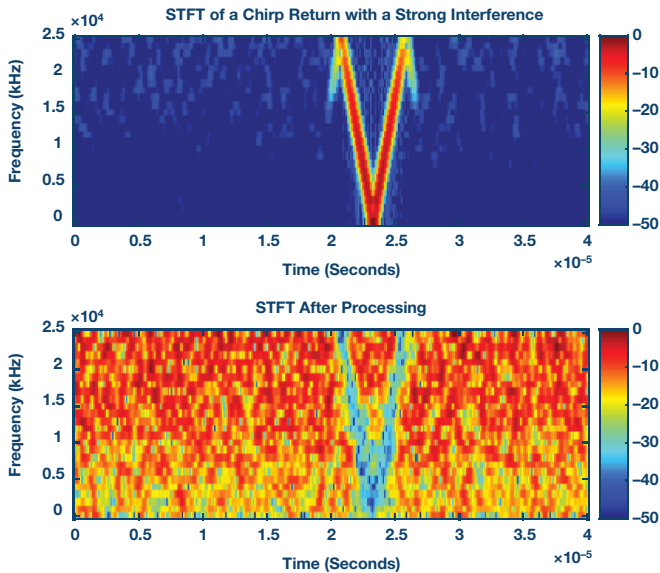


图5. STFT域中基于幅度的屏蔽

图5上方图像显示了一个强干扰信号，而下方图像显示了处理后的STFT。在有强干扰的情况下，如上方图像所示，多个真实目标不可见。在下方图像中，V形干扰信号被消除；当转移回时域时，低SNR目标现在已可辨识。

在拒绝式干扰情况中，可以利用基于STFT的干扰缓解技术来应对强干扰。针对欺骗式干扰攻击，单凭STFT无法验证返回信号是真还是假。

加密射频

降低中继器欺骗式干扰攻击影响的基本对策是使用低概率拦截(LPI)雷达波形。LPI雷达的目的是将辐射能量扩散到很宽的频谱上以规避检测，通常采用准随机扫描、调制或跳频序列。FMCW是一种LPI波形。如果将相位编码或加密引入频率啁啾，则可以进一步降低DRFM拦截汽车雷达信号的几率。

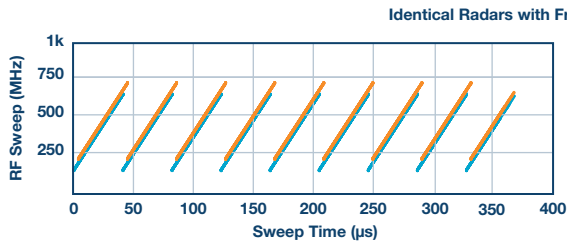


图6. 存在频率偏移和延迟的相同雷达引起的干扰

每个雷达传感器独有的加密射频特征可以验证返回信号的真伪。图6显示了一个使用案例，其中两个相同雷达(安装在不同汽车上)之间有频率偏移和延迟，在受害雷达中产生一个假目标。干扰雷达与受害雷达在时间上是对齐的(相同的啁啾斜率且偏移较短)。

在这种情况下，相位编码FMCW雷达可以提供很高的抗干扰鲁棒性。使用正交码还能让MIMO雷达操作变得可行，从而支持多个波形同时发射。

编码要求：

- ▶ 码长：目标是利用短序列实现最小距离旁瓣电平。1024的PRN序列长度导致峰值旁瓣电平(PSLL)约为30 dB ($10\log 1024$)。可以优化发射码和接收滤波器权重，以SNR为代价来改善PSLL。
- ▶ 良好的交互相关特性：为实现传感器之间的良好隔离，一个集合的成员的交互相关系数应为零。
- ▶ 抗多普勒效应能力：相位编码雷达性能可能受多普勒频移的影响。二进制码对多普勒效应的耐受能力差。多相码的性能衰减速度比二进制码要慢。
- ▶ 可用的不同码数量：规模大的比较好，可以为每个雷达传感器分配唯一编码。

图7显示了无相位编码的雷达回波。干扰信号显示为一个假目标。当利用PRN序列对发射机FMCW波形进行相位编码时，可以抑制干扰信号，如图8所示。

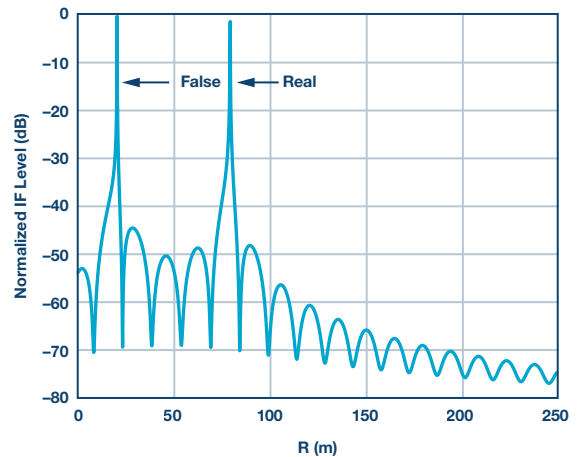
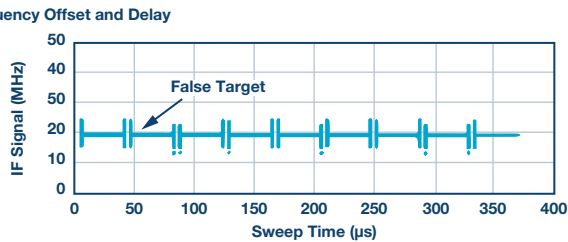


图7. 未对真伪目标进行相位编码的雷达回波



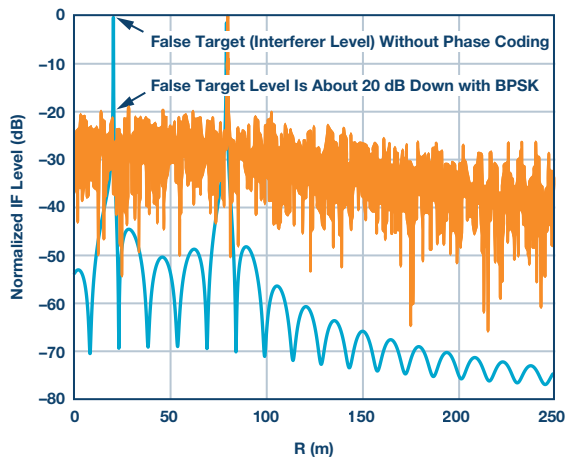


图8. 有和无相位编码的雷达回波

这种方法会影响动态范围。然而，雷达信号处理器可以对几个啁啾信号使用相位编码FMCW以标记假目标，然后切换回正常操作。

结论及未来趋势

使用先进信号处理算法和复杂波形生成技术，可以缓解拥挤汽车雷达传感器环境中的干扰。基于STFT的信号处理技术可用于应对拒绝类型的攻击。相位编码FMCW借助处理增益和避免拦截措施，对非相干和相干欺骗式攻击均提供额外的抵御层。表1是对缓解技术的总结。

表1. 基于FMCW的汽车雷达缓解技术

干扰类型	拒绝式		欺骗式	
	另一个雷达传感器或简单的CW发生器	DRF (相干)	DRF (相干)	应答器 (非相干)
对受害雷达的影响	SNR不佳	假目标	假目标	假目标
弹性缓解技术	STFT	相位编码FMCW	相位编码FMCW	相位编码FMCW
缓解原则	修复雷达返回波形	规避检测	规避检测	编码序列的处理增益
减缓效果 (预期)	高	中	中	好

上述针对汽车雷达的干扰缓解原则也适用于其他雷达传感器环境，例如机器人、道路收费、GPS、无人机着陆或防撞系统。

目前，汽车雷达传感器在非合作模式下运行，彼此之间不通信。虽然合作运作模式需要全行业协调，但雷达传感器之间的仲裁可以帮助解决干扰问题。

包括传感器合作在内的未来雷达概念将是通信节点和雷达传感器的融合。使用复杂波形的未来雷达也可以将信息包含在雷达信号中。同一硬件可以同时用于雷达和通信(RadCom)。

RadCom: 雷达和通信功能同时执行的单一系统:

- ▶ 多用户能力，无干扰
- ▶ 利用OFDM或类似通信码对雷达信号进行编码，为在雷达信号中包含信息提供了可能性
- ▶ 基于OFDM的雷达发射信号使得二者可以同时进行

ADI公司的5G毫米波收发器信号解决方案具有超过GHz的带宽和波束引导能力，可能成为RadCom系统概念的潜在候选者。

ADI公司在开发最先进雷达传感器和5G毫米波解决方案方面处于独特的地位，为未来的RadCom系统铺平了道路。

ADI公司Drive360 28 nm CMOS雷达技术:

ADI公司的Drive360™ 28nm CMOS雷达平台支持多种高级信号处理集成，甚至是自定义IP集成，使设计人员能够区分他们的系统，而且配有高集成电源管理辅助芯片。该平台可令一级供应商产品和原厂产品具备优良的性能，而这正是打造可靠的解决方案，将其应用于新兴自动驾驶领域所不可获取的前提条件。

5G毫米波

ADI公司借助其独有的位到微波功能，为5G微波作出了诸多贡献。ADI丰富的技术产品系列以及不断进步的RF技术与无线电系统工程的深厚历史相结合，使我们处于领先地位，带领我们的客户为新兴的5G系统开拓新的微波和毫米波频率解决方案。

Sefa Tanis [sefa.tanis@analog.com]是ADI公司高级射频系统工程师，专门从事小型蜂窝收发器的数字预失真算法开发，研究汽车雷达的信号处理技术并评估无线基础设施用封装RF模块中的系统。在2012年加入ADI之前，他曾担任F-16飞机电子战计划AN/ALQ-178 V(5)+的首席射频工程师，该计划由土耳其ASELSAN和北美BAE Systems联合开发。他在电信和防务/航空航天行业的微波产品系统级设计以及算法开发、测试和集成方面拥有超过15年的经验。他于2000年获得土耳其丘库罗瓦大学电气工程学士学位。



Sefa Tanis

在汽车起停系统中为信息娱乐设备供电

作者: Bruce Haug

分享至    

背景

汽车制造商一直宣传起停系统有助于节省燃料。顾名思义,起停系统在停车时会关闭引擎,而不是空转,然后在需要行驶时迅速重新启动引擎。如果驾驶中需要走走停停,通过避免引擎长时间空转可以减少排放并节省燃料。概念非常简单。例如,如果您在遇到红灯或火车经过时停车,引擎不应运转;如果引擎不运转,就不会浪费任何能源。与没配备这种系统的汽车相比,城市交通的燃料消耗降低幅度高达8%。

驾驶舒适性和安全性并不会受自动起停功能影响,因为该功能只在引擎达到理想的运转温度时才激活。如果空调尚未使座舱达到所需温度,电池尚未充分充电,或驾驶员还在转动方向盘,该功能也不会激活。

自动起停功能由中央控制单元协调,该控制单元监测来自所有相关传感器(包括起动机和交流发电机)的数据。如果舒适性或安全性有需要,控制单元将自动重新启动引擎——例如,如果车轮开始滚动、电池电量降至过低或挡风玻璃上出现水汽凝结。此外,大多数系统可识别临时停车和行程结束之间的差异。如果驾驶员的安全带解开,或者车门或行李箱打开,系统不会重新启动引擎。如有需要,按下按钮即可完全禁用自动起停功能(至少现在是这样)。

但是,当引擎重新启动,12 V电池有可能已经降至5 V以下,当信息娱乐系统开启或其他电子设备需要高于5 V的电压时,可能导致这些系统复位。有些导航和信息娱乐系统采用5 V或更高的输入电压工作。当输入电压在引擎重新启动期间降至5 V以下,若DC-DC转换器仅具有输入电压降压功能,这些系统将复位。显然,汽车在起停状态下重新启动时,音乐播放器或导航系统的复位是无法接受的。

解决方案

ADI公司最近推出了三路输出DC-DC控制器Power by Linear® LTC7815,该器件在单个封装中集成了升压控制器和两个降压控制器。高效率同步升压转换器给两个下游同步转换器供电,可在汽车电池电压下降时避免出现输出电压压差,这在汽车起停系统中是非常有用的特性。此外,当汽车电池的输入电压高于其编程的升压输出电压时,升压控制器以100%占空比运行,仅将输入电压直接传递至降压转换器,从而将功耗降至最低。

图1为LTC7815的升压转换器向降压转换器提供10V电压的原理图。除了为两个降压转换器(分别产生5V/7 A和3.3V/10 A)供电之外,升压转换器还可用作第三路输出,提供额外的2 A电流。该电路在高达 $28 V_{in}$ 下可保持2.1 MHz工作频率,并在高于28 V时跳周期工作。

LTC7815在启动期间可以以4.5 V至38 V的输入电压工作,并在启动之后保持工作直到输入电压低至2.5 V。同步升压转换器可产生高达60 V的输出电压,在输入电压够高时,它可让同步开关完全导通,以直通输入电压,实现效率最大化。两个降压转换器可产生0.8 V至24 V的输出电压,且整个系统可实现高达95%的效率。低至45 ns的最短导通时间可在2 MHz开关操作中实现高降压比转换,从而避开对噪声敏感的关键频段(如AM无线电),并可使用较小外部组件。

LTC7815可配置为Burst模式®操作,将静态电流减小至每通道28 μ A(三个通道全部导通时为38 μ A),同时,在无负载条件下调节输出电压,该特性对节省持续导通系统中的电池运行时间很有用。强大的1.1 Ω 内置全N沟道MOSFET栅极驱动器最大限度地降低了开关损耗,并提供高于每通道10 A的输出电流,仅受外部组件限制。此外,每个转换器的输出电流检测,通过监测电感器(DCR)两端的压降或采用单独的检流电阻进行。LTC7815的恒定频率电流模式架构可提供320 kHz至2.25 MHz的可选频率,或者可同步至相同范围的外部时钟。

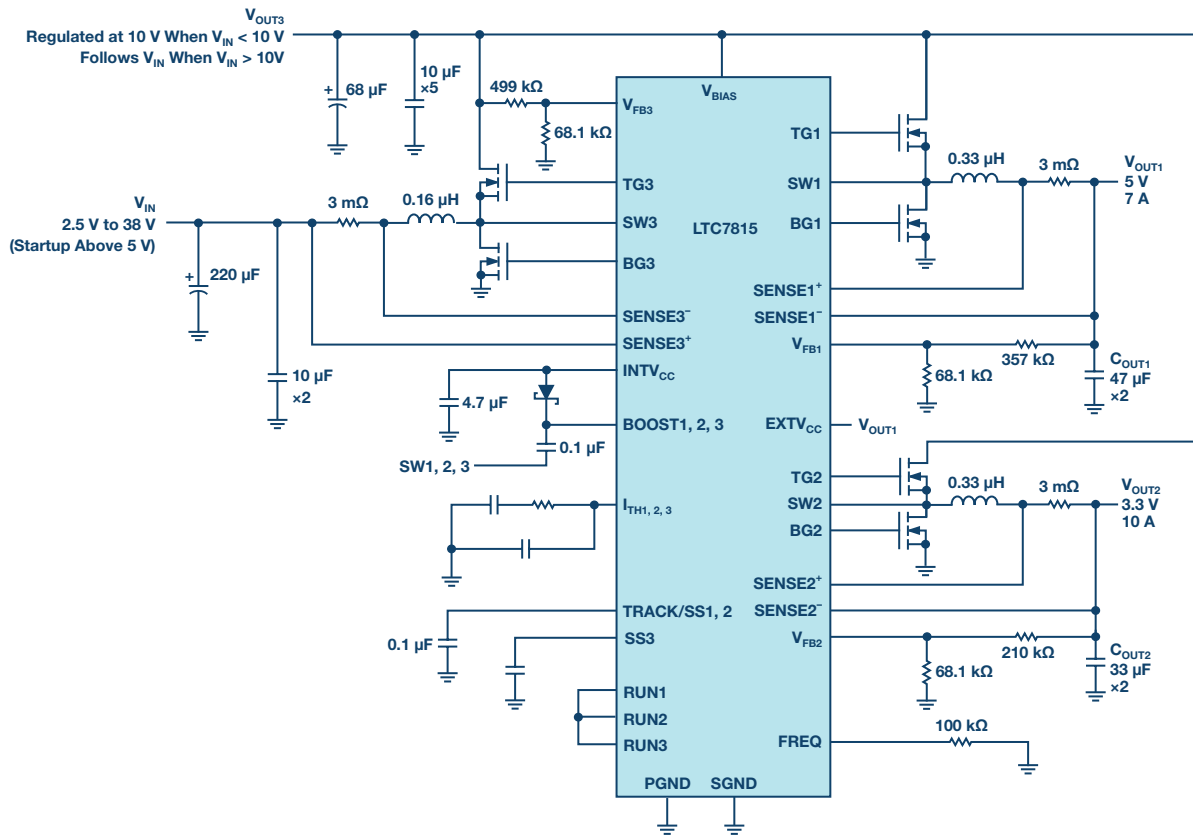


图1. LTC7815起停应用原理图，工作频率为2.1 MHz。

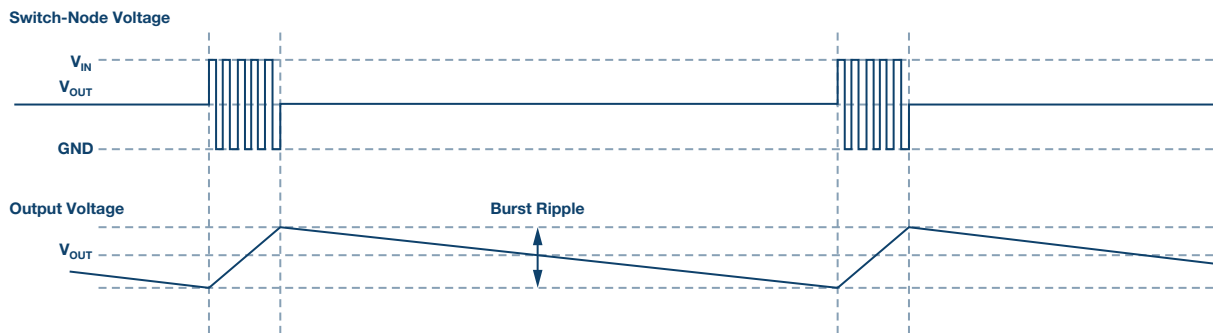


图2. LTC7815的Burst模式操作电压图。

延长电池运行时间

任何电池供电系统，如果要求在系统其他部分关断时仍需要始终导通的供电总线，就必须节省电池能量。这种状态通常被称为睡眠、待机或空闲模式，并要求系统具有非常低的静态电流。低静态电流以节省电池能量的要求，对于汽车应用尤为重要，该应用可能包含多套电气电路，例如远程信息处理、CD/DVD播放器、遥控无钥匙门禁和多个始终导通的总线电路。这些系统在待机模式下的总电流消耗要尽可能低，随着汽车运行越来越依赖电子系统，节省电池能量的压力不断加大。

在睡眠模式下，升压转换器和其中一个降压转换器导通时，LTC7815仅消耗28µA电流。三个通道全部处于睡眠模式时，LTC7815仅消耗20µA电流，使得空闲模式下的电池运行时间大幅延长。这是通过将LTC7815配置为高效Burst模式来实现的，

该器件向输出电容提供短时突发电流，随后进入睡眠期，此期间仅通过输出电容将输出功率输送给负载。图2为这种工作方式的概念时序图。

在睡眠模式下，除了快速响应所需的关键电路外，大部分内部电路都被关断。当输出电压下降至足以激活睡眠信号时，控制器通过打开顶部的外部MOSFET来恢复正常的Burst模式操作。或者，有些情况下，用户希望在轻负载电流下以强制连续或恒定频率脉冲跳跃模式工作。两种模式都易于配置，并具有更高的静态电流。

效率/方案尺寸

图1原理图所示的5V输出效率约为90%(如图3所示)。如果工作频率从2.1 MHz降至300 kHz，效率可提高3%到4%。

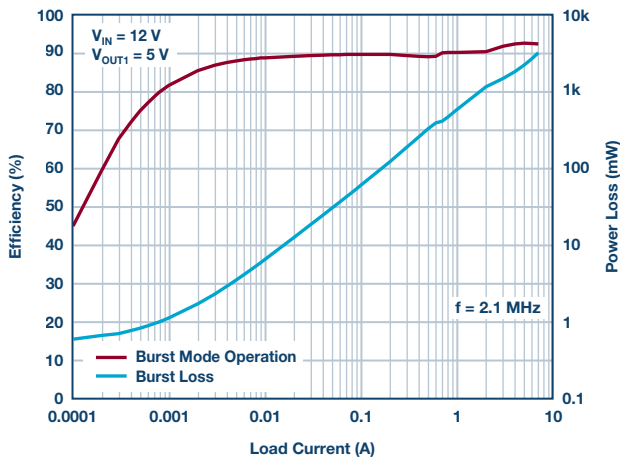


图3. LTC7815在不同转换器部分的效率与负载电流。

图4为LTC7815演示板(原理图如图1所示), 最宽部分为48 mm。

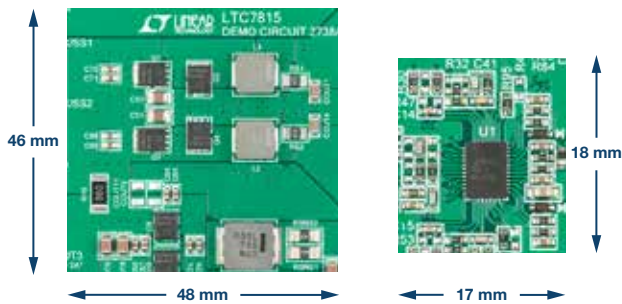


图4. LTC7815演示板顶层和底层的尺寸与布局。

保护特性

LTC7815可配置为通过使用DCR(电感器阻抗)或检流电阻来检测输出电流。两种电流检测方案之间的选择主要权衡成本、功耗和精度。DCR检测日益流行, 因为它省去了昂贵的电流感测电阻, 功率效率更高, 特别是在大电流应用中。而检流电阻是更精确的电流检测方法。

片上比较器监测降压输出电压, 当输出大于标称值10%时, 发出过压条件信号。检测到这种情况时, 顶部MOSFET关断, 底部MOSFET导通, 直至过压条件清除。只要过压条件持续, 底部MOSFET就持续导通。如果输出电压恢复至安全水平, 则自动恢复正常操作。

在温度较高或内部功耗引起片内过度自热的情况下, 过温关断电路将关断LTC7815。当结温超过大约170°C时, 过温电路将禁用片上偏置LDO, 从而使偏置电源降至0 V, 并顺序有效地关断整个LTC7815。一旦结温降回大约155°C, LDO重新导通。

结论

汽车起停系统可节省燃料, 并在未来几年继续演进。为板载信息娱乐系统和导航系统供电必须很小心, 这些系统需要的电压高达5 V, 甚至超过5 V。当引擎重新启动时, 若汽车电池电压降至5 V以下, 这些系统可能复位。LTC7815通过将电池电压提升至安全操作水平来解决此问题。这一特性结合两个降压控制器, 非常适合在配置起停系统的汽车中为诸多汽车电子设备供电。

Bruce Haug [bruce.haug@analog.com]于1980年毕业于圣何塞州立大学, 获电气工程学士学位。2006年4月, 加盟凌力尔特(现为ADI公司的一部分), 担任产品营销工程师。此前, Bruce曾在Cherokee International、Digital Power和福特宇航供职。他还热衷于参与体育活动。



Bruce Haug

锁相环(PLL)基本原理

作者: Ian Collins

分享至    

摘要:

锁相环(PLL)电路存在于各种高频应用中,从简单的时钟净化电路到用于高性能无线电通信链路的本振(L0),以及矢量网络分析仪(VNA)中的超快开关频率合成器。本文将参考上述各种应用来介绍PLL电路的一些构建模块,以指导器件选择和每种不同应用内部的权衡考虑,这对新手和PLL专家均有帮助。本文参考ADI公司的ADF4xxx和HMCxxx系列PLL和压控振荡器(VCO),并使用ADIsimPLL(ADI公司内部PLL电路仿真器)来演示不同电路性能参数。

基本配置:时钟净化电路

锁相环的最基本配置是将参考信号(F_{REF})的相位与可调反馈信号(F_{IN}) F_0 的相位进行比较,如图1所示。图2中有一个在频域中工作的负反馈控制环路。当比较结果处于稳态,即输出频率和相位与误差检测器的输入频率和相位匹配时,我们说PLL被锁定。就本文而言,我们仅考虑ADI公司ADF4xxx系列PLL所实现的经典数字PLL架构。

该电路的第一个基本元件是鉴频鉴相器(PFD)。PFD将输入到 REF_{IN} 的频率和相位与反馈到 RF_{IN} 的频率和相位进行比较。ADF4002是一款可配置为独立PFD(反馈分频器 $N = 1$)的PLL。因此,它可以与高质量压控晶体振荡器(VCXO)和窄低通滤波器一起使用,以净化高噪声 REF_{IN} 时钟。

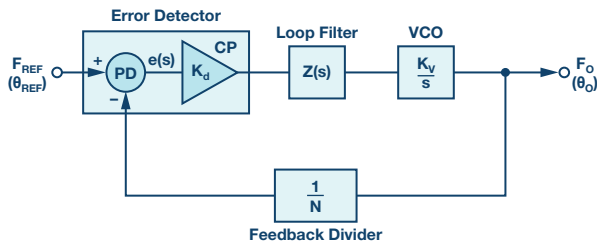


图1. PLL基本配置

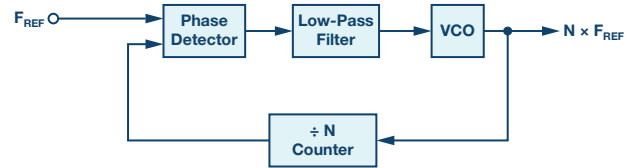


图2. PLL基本配置

鉴频鉴相器

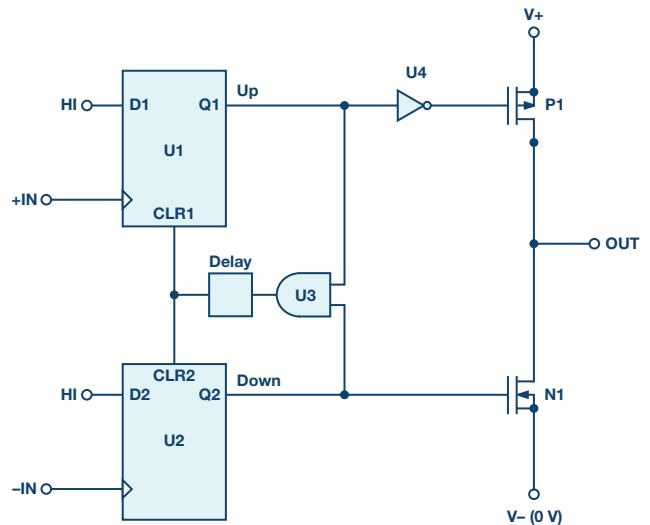


图3. 鉴频鉴相器

图3中的鉴频鉴相器将+IN端的 F_{REF} 输入与和-IN端的反馈信号进行比较。它使用两个D型触发器和一个延迟元件。一路Q输出使能正电流源,另一路Q输出使能负电流源。这些电流源就是所谓电荷泵。有关PFD操作的更多详细信息,请参阅“用于高频接收器和发射器的锁相环”。

使用这种架构,下面+IN端的输入频率高于-IN端(图4),电荷泵输出会推高电流,其在PLL低通滤波器中积分后,会使VCO调谐电压上升。这样,-IN频率将随着VCO频率的提高而提高,两个PFD输入最终会收敛或锁定到相同频率(图5)。如果-IN频率高于+IN频率,则发生相反的情况。

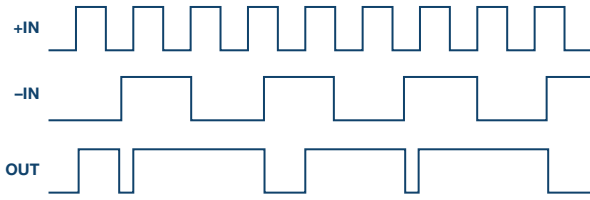


图4. PFD错相和频率失锁

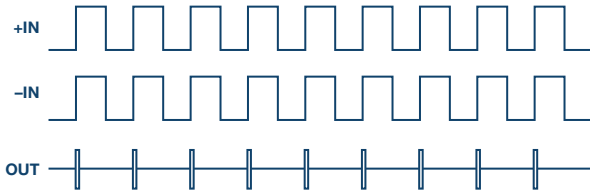


图5. 鉴频鉴相器、频率和锁相

回到原先需要净化的高噪声时钟例子，时钟、自由运行VCXO和闭环PLL的相位噪声曲线可以在ADIsimPLL中建模。

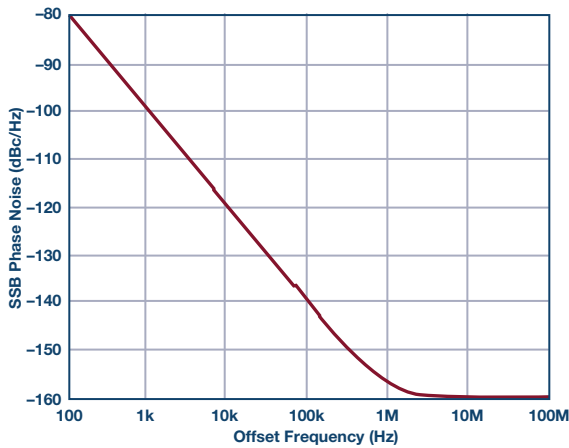


图6. 参考噪声

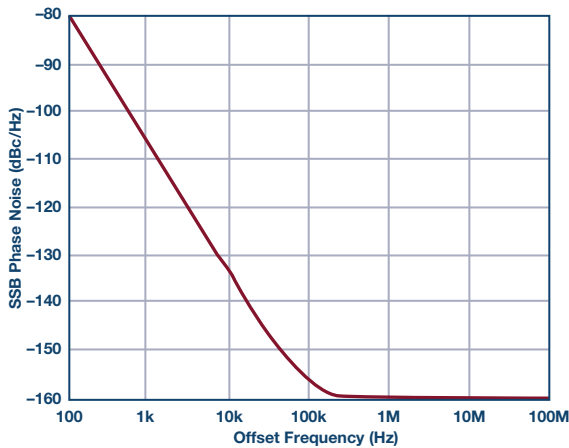


图7. 自由运行VCXO

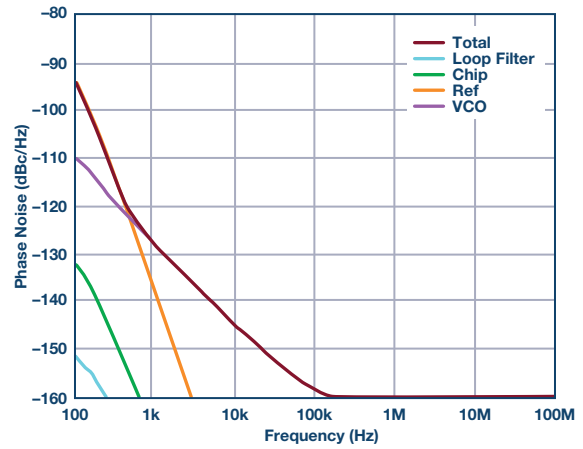


图8. 总PLL噪声

从所示的ADIsimPLL曲线中可以看出，REF_m的高相位噪声(图6)由低通滤波器滤除。由PLL的参考和PFD电路贡献的所有带内噪声都被低通滤波器滤除，只在环路带宽外(图8)留下低得多的VCO噪声(图7)。当输出频率等于输入频率时，PLL配置最简单。这种PLL称为时钟净化PLL。对于此类时钟净化应用，建议使用窄带宽(<1 kHz)低通滤波器。

高频整数N分频架构

为了产生一系列更高频率，应使用VCO，其调谐范围比VCXO更宽。这常用于跳频或扩频跳频(FHSS)应用中。在这种PLL中，输出是参考频率的很多倍。压控振荡器含有可变调谐元件，例如变容二极管，其电容随输入电压而改变，形成一个可调谐振电路，从而可以产生一系列频率(图9)。PLL可以被认为是该VCO的控制系统。

反馈分频器用于将VCO频率分频为PFD频率，从而允许PLL生成PFD频率倍数的输出频率。分频器也可以用在参考路径中，这样就可以使用比PFD频率更高的参考频率。ADI公司的ADF4108就是这样的PLL。PLL计数器是电路中考考虑的第二个基本元件。

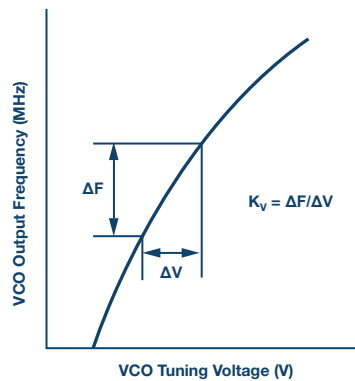


图9. 压控振荡器

PLL的关键性能参数是相位噪声、频率合成过程中的多余副产物或杂散频率(简称杂散)。对于整数N PLL分频, 杂散频率由PFD频率产生。来自电荷泵的漏电流会调制VCO的调谐端口。低通滤波器可减轻这种影响, 而且带宽越窄, 对杂散频率的滤波越强。理想单音信号没有噪声或额外杂散频率(图10), 但在实际应用中, 相位噪声像裙摆一样出现在载波边缘, 如图11所示。单边带相位噪声是指在距离载波的指定频率偏移处, 1 Hz带宽内相对于载波的噪声功率。

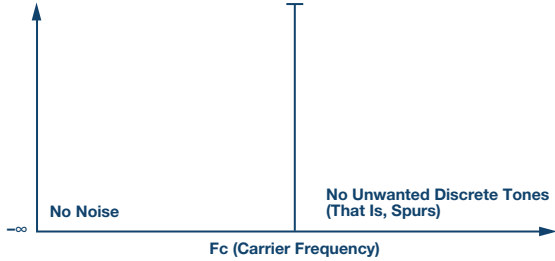


图10. 理想LO频谱

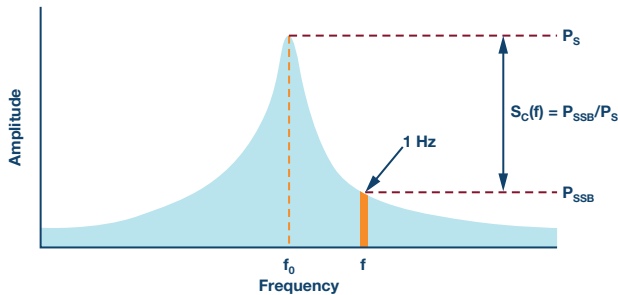


图11. 单边带相位噪声

整数N和小数N分频器

在窄带应用中, 通道间隔很窄(通常<5 MHz), 反馈计数器N很高。通过使用双模P/P+1预分频器, 如图12所示, 可以利用一个小电路获得高N值, 并且N值可以利用公式 $N = PB + A$ 来计算; 以8/9预分频器和90的N值为例, 计算可得B值为11, A值为2。对于A或2个周期, 双模预分频器将进行9分频。对于剩余的(B-A)或9个周期, 它将进行8分频, 如表1所示。预分频器一般利用较高频率电路技术设计, 例如双极性射极耦合逻辑(ECL)电路, 而A和B计数器可以接受这种较低频率的预分频器输出, 它们可以利用低速CMOS电路制造, 以减少电路面积和功耗。像ADF4002这样的低频净化PLL省去了预分频器。

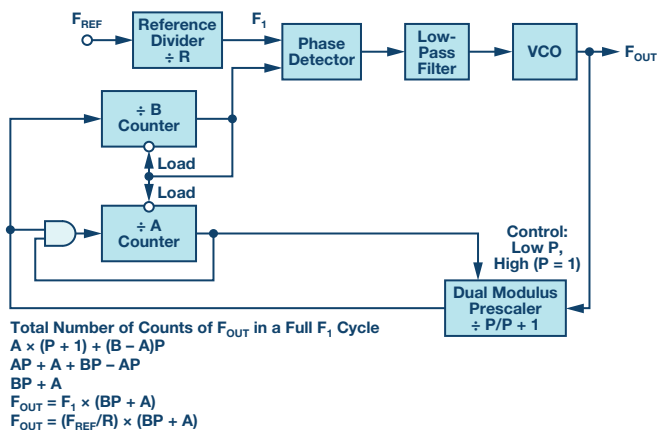


图12. 具有双模N计数器的PLL

表1. 双模预分频器操作

N Value	P/P + 1	B Value	A Value
90	9	11	2
81	9	10	1
72	8	9	0
64	8	8	0
56	8	7	0
48	8	6	0
40	8	5	0
32	8	4	0
24	8	3	0
16	8	2	0
8	8	1	0
0	8	0	0

带内(PLL环路滤波器带宽内)相位噪声受N值直接影响, 带内噪声增幅为 $20\log(N)$ 。因此, 对于N值很高的窄带应用, 带内噪声主要由高N值决定。利用小数N分频合成器(例如ADF4159或HMC704), 可以实现N值低得多但仍有精细分辨率的系统。这样一来, 带内相位噪声可以大大降低。图13至图16说明了其实现原理。在这些示例中, 使用两个PLL来生成适合于5G系统本振(L0)的7.4 GHz至7.6 GHz频率, 通道分辨率为1 MHz。ADF4108以整数N分频配置使用(图13), HMC704以小数N分频配置使用。HMC704(图14)可以使用50 MHz PFD频率, 这会降低N值, 从而降低带内噪声, 同时仍然支持1 MHz(或更小)的频率步长——可注意到性能改善15 dB(在8 kHz偏移频率处)(图15与图16对比)。但是, ADF4108必须使用1 MHz PFD才能实现相同的分辨率。

对于小数N分频PLL务必要小心, 确保杂散不会降低系统性能。对于HMC704之类的PLL, 整数边界杂散(当N值的小数部分接近0或1时产生, 例如147.98或148.02非常接近整数148)最需要关注。解决措施是对VCO输出到RF输入进行缓冲, 以及/或者做精心的规划频率, 改变 REF_{IN} 以避免易发生问题的频率。

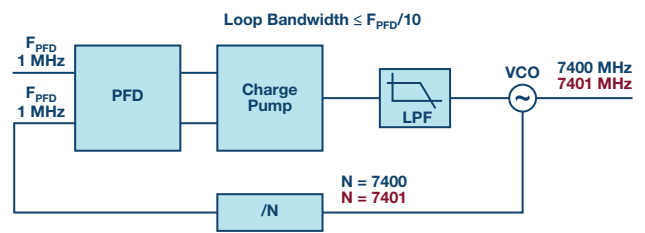


图13. 整数N分频PLL

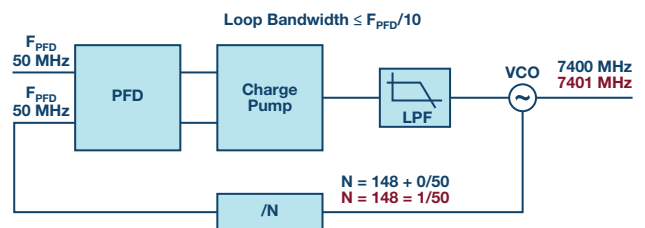


图14. 小数N分频PLL

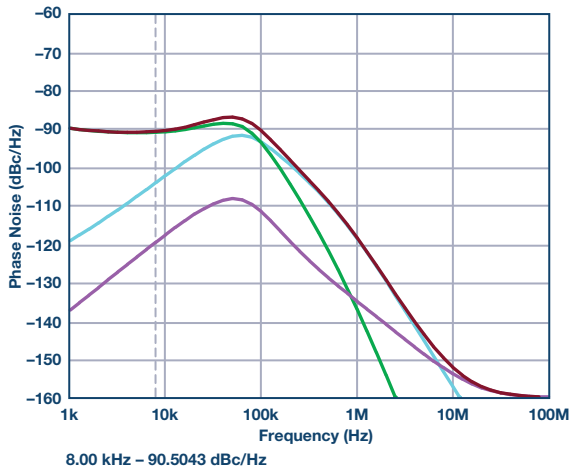


图15. 整数N分频PLL带内相位噪声

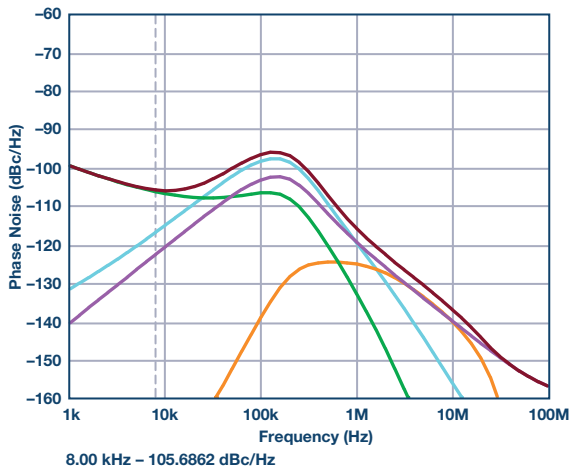


图16. 小数N分频PLL带内相位噪声

对于大多数PLL，带内噪声高度依赖于N值，也取决于PFD频率。从带内相位噪声测量结果的平坦部分减去 $20\log(N)$ 和 $10\log(F_{PFD})$ 得到品质因数(FOM)。选择PLL的常用指标是比较FOM。影响带内噪声的另一个因素是 $1/f$ 噪声，它取决于器件的输出频率。FOM贡献和 $1/f$ 噪声，再加上参考噪声，决定了PLL系统的带内噪声。

用于5G通信的窄带LO

对于通信系统，从PLL角度来看，主要规格有误差矢量幅度(EVM)和VCO阻塞。EVM在范围上与积分相位噪声类似，考虑的是一系列偏移上的噪声贡献。对于前面列出的5G系统，积分限非常宽，从1 kHz开始持续到100 MHz。EVM可被认为是理想调制信号相对于理想点的性能降幅百分比(图17)。类似地，积分相位噪声将相对于载波的不同偏移处的噪声功率进行积分，表示通过配置可以计算EVM、积分相位噪声、均方根相位误差和抖动。现代信号源分析仪也会包含这些数值(图18)，只需按一下按钮即可得到。随着调制方案中密度的增加，EVM变得非常重要。对于16-QAM，根据ETSI规范3GPP TS 36.104，EVM最低要求为12.5%。对于64-QAM，该要求为8%。然而，由于EVM包括各种其他非理想参数(功率放大器失真和不需要的混频产物引起)，因此积分噪声通常有单独的定义(以dBc为单位)。

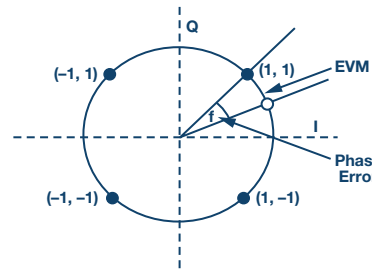


图17. 相位误差可视化



图18. 信号源分析仪图

VCO阻塞规范在需要考虑强发射存在的蜂窝系统中非常重要。如果接收器信号很弱，并且VCO噪声太高，那么附近的发射器信号可能会向下混频，淹没目标信号(图19)。图19演示了如果接收器VCO噪声很高，附近的发射器(相距800 kHz)以-25 dBm功率发射时，如何淹没-101 dBm的目标信号。这些规范构成无线通信标准的一部分。阻塞规范直接影响VCO的性能要求。

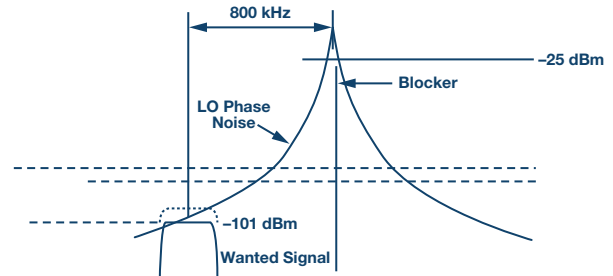


图19. VCO噪声阻塞

压控振荡器(VCO)

我们的电路中需要考虑的下一个PLL电路元件是压控振荡器。对于VCO，相位噪声、频率覆盖范围和功耗之间的权衡十分重要。振荡器的品质因数(Q)越高，VCO相位噪声越低。然而，较高Q电路的频率范围比较窄。提高电源电压也会降低相位噪声。在ADI公司的VCO系列中，HMC507的覆盖范围为6650 MHz至7650 MHz，100 kHz时的VCO噪声约为-115 dBc/Hz。相比之下，HMC586覆盖了从4000 MHz到8000 MHz的全部倍频程，但相位噪声较高，为-100 dBc/Hz。为使这种VCO的相位噪声最小，一种策略是提高VCO调谐电压 V_{TUNE} 的范围(可达20 V或更高)。这会增加PLL电路的复杂性，因为大多数PLL电荷泵只能调谐到5 V，所以利用一个由运算放大器组成的有源滤波器来提高PLL电路的调谐电压。

多频段集成PLL和VCO

另一种扩大频率覆盖范围而不恶化VCO相位噪声性能的策略是使用多频段VCO，其中重叠的频率范围用于覆盖一个倍频程的频率范围，较低频率可以利用VCO输出端的分频器产生。ADF4356就是这种器件，它使用四个主VCO内核，每个内核有256个重叠频率范围。该器件使用内部参考和反馈分频器来选择合适的VCO频段，此过程被称为VCO频段选择或自动校准。

多频段VCO的宽调谐范围使其适用于宽带仪器，可产生范围广泛的频率。此外，39位小数N分辨率使其成为精密频率应用的理想选择。在矢量网络分析仪等仪器中，超快开关速度至关重要。这可以通过使用非常宽的低通滤波器带宽来实现，它能非常快地调谐到最终频率。在这些应用中，通过使用查找表(针对每个频率直接写入频率值)可以绕过自动频率校准程序，也可以使用真正的单核宽带VCO，如HMC733，其复杂性更低。

对于锁相环电路，低通滤波器的带宽对系统建立时间有直接影响。低通滤波器是我们电路中的最后一个元件。如果建立时间至关重要，应将环路带宽增加到允许的最大带宽，以实现稳定锁定并满足相位噪声和杂散频率目标。通信链路中的窄带要求意味着使用HMC507时，为使积分噪声最小(30 kHz至100 MHz之间)，低通滤波器的最佳带宽约为207 kHz(图20)。这会贡献大约-51 dBc的积分噪声，可在大约51 μs内实现频率锁定，误差范围为1 kHz(图22)。

相比之下，宽带HMC586(覆盖4 GHz至8 GHz)以更接近300 kHz带宽的更宽带宽实现最佳均方根相位噪声(图21)，积分噪声为-44 dBc。但是，它在不到27 μs的时间内实现相同精度的频率锁定(图23)。正确的器件选择和周围电路设计对于实现应用的最佳结果至关重要。

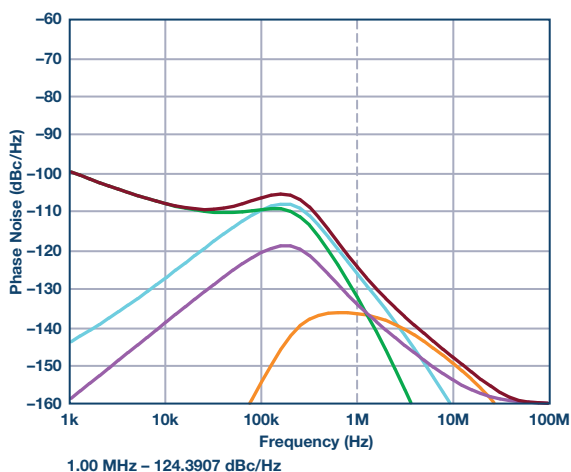


图20. 相位噪声HMC704加HMC507

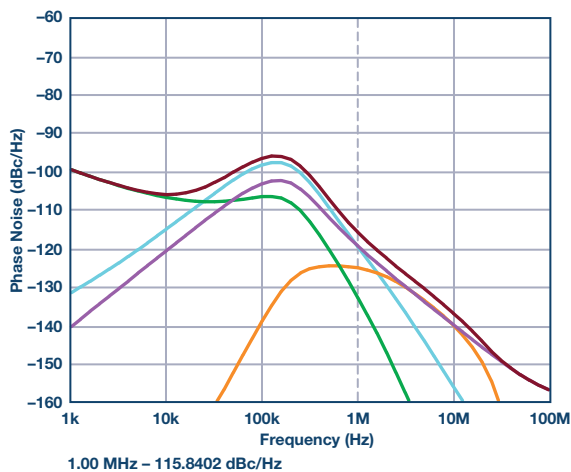


图21. 相位噪声HMC704加HMC586

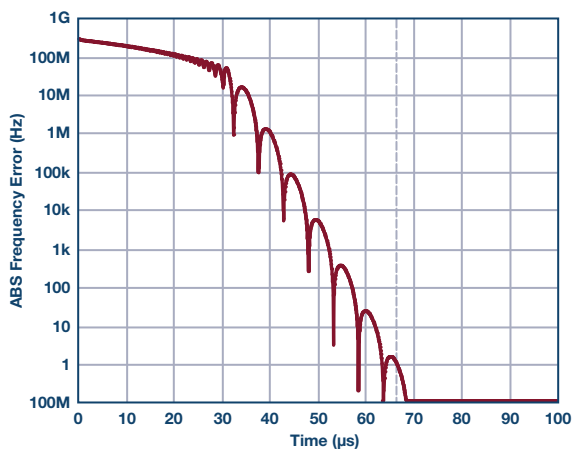


图22. 频率建立: HMC704加HMC507

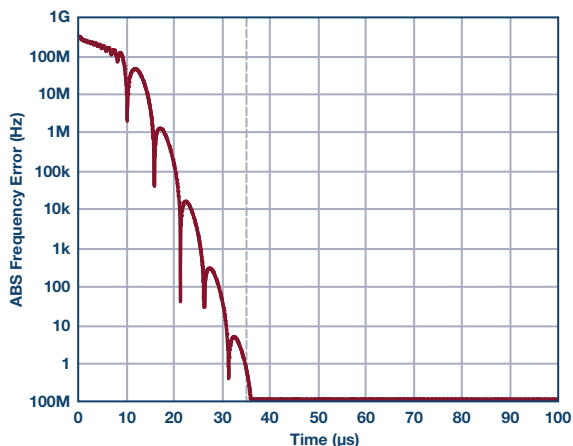


图23. HMC704加HMC586

低抖动时钟

对于高速数模转换器(DAC)和高速模数转换器(ADC)，干净的低抖动采样时钟是必不可少的构建模块。为使带内噪声最小，应选择较

低的N值；但为使杂散噪声最小，最好选择整数N值。时钟往往是固定频率，因此可以选择频率以确保REF_m频率恰好是输入频率的整数倍。这样可以保证PLL带内噪声最低。选择VCO(无论集成与否)时，须确保其噪声对应用而言足够低，尤其要注意宽带噪声。然后需要精心放置低通滤波器，以确保带内PLL噪声与VCO噪声相交——这样可确保均方根抖动最低。相位裕度为60°的低通滤波器可确保滤波器峰值最低，从而最大限度地减少抖动。这样的话，低抖动时钟就落在本文讨论的第一个电路的时钟净化应用和所讨论的最后一个电路的快速开关能力之间。

对于时钟电路，时钟的均方根抖动是关键性能参数。这可以利用ADIsimPLL估算，或使用信号源分析仪测量。对于像ADF5356这样的高性能PLL器件，相对较宽的低通滤波器带宽(132 kHz)，配合Wenxel OCXO之类的超低REF_m源，允许用户设计均方根抖动低于90 fs的时钟(图26)。操纵PLL环路滤波器带宽(LBW)的位置表明，如果降低太多，VCO噪声在偏移较小时(图24)将开始占主导地位，带内PLL噪声实际上会降低，而如果提高太多的话，带内噪声在偏移处占主导地位，VCO噪声则显著降低(图25)。

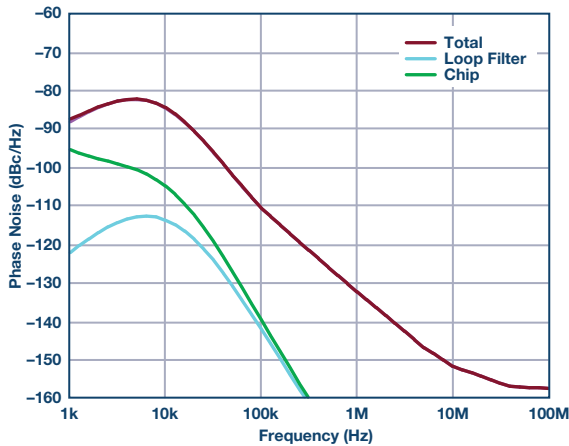


图24. LBW = 10 kHz, 331 fs抖动

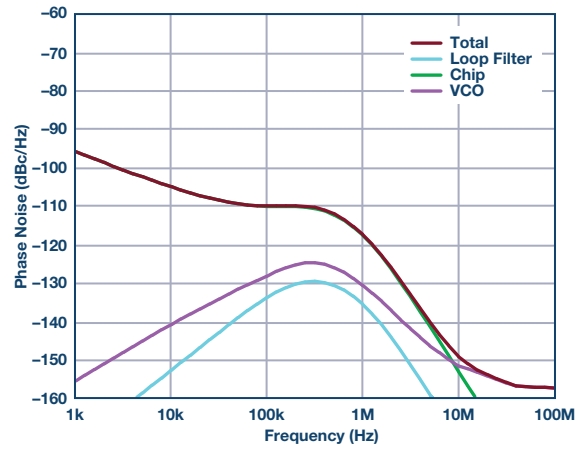


图25. LBW = 500 kHz, 111 fs抖动

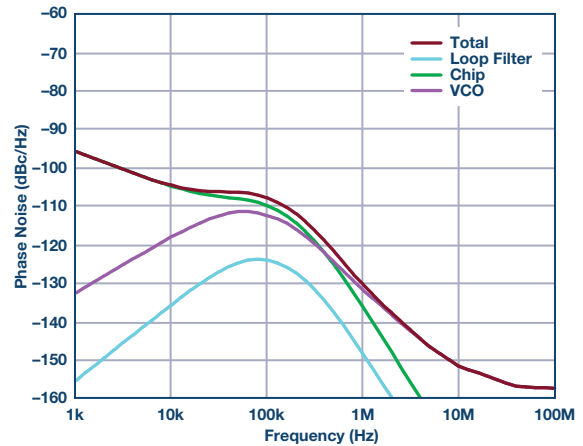


图26. LBW = 132 kHz, 83 fs抖动

参考文献

Ian Collins. “用于无线应用的集成PLL和VCO。” *Radio Electronics*, 2010年。

Mike Curtin和Paul O’ Brien. “用于高频接收器和发射器的锁相环。” 《模拟对话》，第33卷，1999年。

Ian Collins [ian.collins@analog.com]毕业于爱尔兰科克大学，拥有电气和电子工程学位，从2000年起在ADI公司的射频和微波部工作。他目前是微波频率生成部的应用经理，主要负责锁相环(PLL)和压控振荡器(VCO)产品方面的工作。非工作时间或不陪伴家人时，Ian喜欢摄影和戏剧(无论是在台上还是在台下)、阅读以及听音乐。



Ian Collins

非常见问题解答-第155期

直击增益范围：利用仪表放大器获得多个增益范围

作者：Scott Hunt

分享至    

问：

我有一个仪表放大器，但我需要更宽的动态范围，而不是单一增益。我可以通过多路复用增益电阻来获得可编程增益吗？



答：

为了实现高精度传感器测量动态范围的最大化，可能需要使用可编程增益仪表放大器(PGIA)。由于大多数仪表放大器使用外部增益电阻(R_G)来设置增益，似乎通过一组多路复用增益电阻就可以实现所需的可编程增益。虽然这是可能的，但在以这种方式将固态多路复用器施加于系统之前需要考虑三个主要问题：电源与信号电压的限制、开关电容和导通电阻。

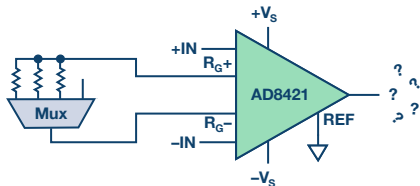


图1. AD8421 PGIA带有多路复用器。

保持在信号电压范围内

固态CMOS开关需电源供电。源电压或漏极电压超过电源电压时，故障电流流过，会导致输出不正确。每个电阻 R_G 引脚的电压通常处于二极管相应输入端的压降范围内；因此，该开关的信号电压范围须大于仪表放大器的输入范围。

考虑电容

该开关电容类似于将电容悬于其中一个 R_G 引脚上，并保持另一个 R_G 引脚不变。足够大的电容可能导致峰化或不稳定，但更容易被忽视的问题是对共模抑制比的影响。在电路板布局中，接地层一般从 R_G 引脚下方移除，因为小于1 pF的电容不平衡会大大降低AC CMRR。开关电容可为几十pF，会导致较大误差。以具有完美CMRR的仪表放大器为简单示例，不存在 R_G ，仅在一个 R_G 引脚上存在电容，由电容引起的CMRR的估算如下：

$$CMRR(f) = -20 \times \log_{10}(f \times 2\pi \times R_F \times C_{RG})$$

例如，如果内部反馈电阻 $R_F = 25 \text{ k}\Omega$ ， $C_{RG} = 10 \text{ pF}$ ，则10 kHz时的CMRR仅为36 dB。这表明需要使用低电容开关或平衡开关架构，如图2所示的SPST开关。

关于阻抗

最后，根据仪表放大器的增益公式，开关的导通电阻直接影响增益。如果导通电阻足够低，以至于仍能实现所需增益，这或许可行。然而，此开关的导通电阻随漏极电压发生变化(指定为 $R_{FLAT(ON)}$)。开关电阻的变化使增益既依赖于共模电压，又会产生非线性效应。例如，使用1 k Ω 的 R_G 和具有10 Ω $R_{FLAT(ON)}$ 的开关，在共模范围内会引起1%的增益不确定性。一部分将转化为差分信号(即2 Ω 变化将会引起2000 ppm的非线性度)。这表明需要使用低导通电阻开关，与上述建议的低电容开关截然相反，因为大尺寸晶体管器件尺寸可实现低导通电阻，而小尺寸晶体管可实现低电容。ADG5412F故障保护四通道SPST开关在许多情况下提供了很好的解决方案。这些故障保护开关的架构能够提供10 Ω 的导通电阻，在整个信号范围内，导通电阻曲线非常平坦，并且关断电容仅为12 pF。

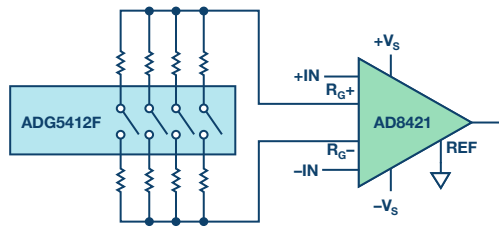


图2. 采用ADG5412F四通道SPST和AD8421的平衡式PGIA。

了解替代方案

如果这些电路仍不能满足设计要求，还可以采用其他方法来实现仪表放大器的可编程增益功能。强烈建议选择集成式PGIA(如果有合适的)。集成式PGIA旨在实现高性能、更小的尺寸，比分立解决方案的寄生效应更少，并且规格包含内部开关效应。AD8231、AD8250/AD8251/AD8253以及LTC6915便是集成式PGIA很好的例子。此外，还有一些更高集成度的解决方案包含此功能，如AD7124-8和ADAS3022。

结论

仪表放大器是在芯片级尽可能保持平衡的高精度元件，以实现共模抑制。使用固态开关的确有可能构建可编程增益仪表放大器，但是这种方式也非常容易使仪表放大器失去其特有的平衡，同时降低电路精度。为了进行必要的取舍，需要考虑开关的非理想效应。平衡开关架构和现代开关(如ADG5412F)是优化这些设计的利器。建议使用集成式PGIA，因为它们已经在规格中考虑了开关效应。

Scott Hunt [scott.hunt@analog.com] 是ADI公司线性和精密技术部(美国马萨诸塞州威明顿市)的系统应用工程师，主要从事精密仪器仪表工作。Scott于2011年作为一名产品应用工程师加入ADI公司，负责仪表放大器等高性能集成式精密放大器。他拥有伦斯勒理工学院电气和计算机系统工程学士学位。Scott荣获ADI公司2015年杰出技术写作奖和2015年杰出计划支持奖。



Scott Hunt

该作者的其他文章:

[如何避免用电桥传感器进行设计时陷入困境](#)

第48卷，第1期

接收器技术的最新发展： 接收器百年创新史选编

作者：Brad Brannon

分享至



第1部分：初期

虽然很多人都对早期无线技术的发展做出了贡献，但古列尔莫·马可尼(Guglielmo Marconi)却是其中的佼佼者。虽然他以无线技术而闻名，但很多人并不熟悉他在20世纪初创建的无线技术事业。在20世纪的头20年中，他建立了一项至关重要的事业，使无线世界走向了今天的方向。



图1. 马可尼展示他的技术。

虽然他的商业化技术并不是最新的技术，而且技术发展迅速，但该技术已经足够好了，因为他想到了办法，知道如何利用现有技术来创造一个新的行业。20世纪初，殖民主义走向终结，战争和灾难大规模爆发，1912年4月，皇家邮轮泰坦尼克号沉没；值此世界大乱之际，马可尼着手部署一个全球网络，以便以无线方式发送和转发信息。泰坦尼克号沉没后，无线技术在救援幸存者和传播事故新闻方面发挥了积极作用，提升了这一新兴技术的重要性。公众和军方都意识到了无线技术的重要性，尤其是后来成为美国海军部长的约瑟夫·丹尼尔斯(Joseph Daniels)。在美国及其他地区，像丹尼尔斯这样的领导认为，军方应将无线电国有化，确保他们在战争期间能使用无线电。必须记住，在此期间，唯一可用的频谱低于200 kHz左右。至少有一段时间，事情是朝着这个方向发展的，但在第一次世界大战之后，政府对无线技术的控制减弱，不过，这是在形成政府特许垄断权并因此成立美国无线电公司(RCA)之后。¹

根据我们的推测，马可尼时代的无线电非常原始。发射器采用火花隙装置(后来才使用机械交流发电机)产生射频，但在接收端，系统完全是无源的，由天线、谐振式LC调谐器和某种检波器组成。我们很快就会讨论这些检波器，但在当时，它们可能是机械式的，也有可能是化学式的或有机式的。其中一些系统通过电池对它们进行简单的偏置，但不提供任何电路增益，不同于今天。这些系统的输出被提供给某种头戴式耳机，把信号转换成音频，这种音频总是非常弱，不过是简单的咔哒声或嗡嗡声。

因为这些系统未在接收端提供增益，所以其有效范围取决于发射功率的大小、接收器的质量、操作员在调整方面的经验，当然还有大气条件。马可尼意识到，在可合理预测有效范围的情况下，可以建立一个站点网络，在大洲和大洋之间可靠地传递信息。其中包括在陆上和海上安装设备。马可尼开始在全球各地和海上安装无线电台，包括在客船和货船上。通过在航海船只上安装无线电系统，他不仅使这些船只能与其在岸上的商业利益相关者进行沟通，而且还能在必要的地方提供中继和冗余，从而马可尼填补了其网络中的关键空白。

马可尼拥有的一项技术是早期的真空管。真空管公认的发明者约翰·安布罗斯·弗莱明(John Ambrose Fleming)曾为马可尼公司工作，但弗莱明和马可尼当时分析认为，他们现有的技术足以检测无线电信号。此外，他们认为，他的发现虽有好处，但尚不值得为阀管运行投入额外的资金或电池。马可尼已经拥有了数种信号检测技术，与阀管不同，这些技术不需要高功率来运行灯丝和加热板。因此，他们开始时放弃了这种技术。

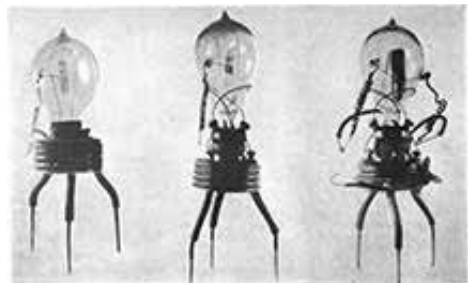


图2. 首批弗莱明管原型。

然而，所谓的无线电之父李·德·福雷斯特(Lee de Forest)捡起这种技术，意识到了其巨大的潜力。通过在灯丝和加热板之间插入帘栅极，他不仅可以整流信号，还能控制加热板中的电流。这就实现了放大。尽管有证据表明，他并不理解其三极管的工作原理，但他确实意识到了其巨大的潜力，并尽力发挥这一发明的优势，不但将其作为一项技术，同时也作为与马可尼的发明类似的一种增值服务。通过建立各种企业，德·福雷斯特尝试制造和销售他的真空管，并建立了与马可尼类似的无线网络。然而，这些企业注定要失败，并不是因为技术不好，而是因为德·福雷斯特的商业伙伴往往不够诚实，而且常常让他独自为别人的错误承担责任。最后，德·福雷斯特不得不卖掉自己发明的权利，让其他人享受该发明带来的利润。

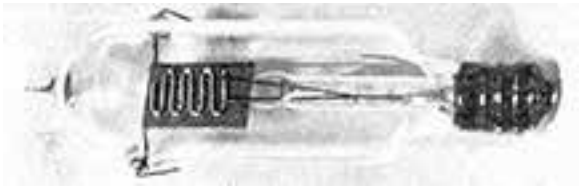


图3. 第一个德·福雷斯特音频三极管。

埃德温·阿姆斯特朗(Edwin Armstrong)是早期率先认识到真空管各种可能性的人之一。他还在上高中的时候，家里一位朋友就送了一个德·福雷斯特三极管给他玩。阿姆斯特朗已经获得了无线电技术专家的美誉，还在家里建了自己的无线电台，他很快就想到办法，知道如何利用该装置开发出更好的接收器。在大学期间，他继续开发这项技术，并开发出了再生式接收器，与当时所有无线电台采用的无源系统相比，该接收器具有卓越的性能。

大卫·沙诺夫(David Sarnoff)是美国马可尼公司的高级人物。与马可尼本人长期建立的合作关系，专注的敬业精神，使他在公司快速崛起。刚开始时，沙诺夫就在AMC跑跑腿，在马可尼一次访美时，偶然遇到了马可尼。沙诺夫给马可尼留下了深刻印象，马可尼为他在公司的发展创造了条件，最终，沙诺夫先后成为AMC和RCA的高级领导。在参观纽约工程实验室时，他偶然遇到了阿姆斯特朗。得益于阿姆斯特朗渊博的无线电技术知识及其再生式接收器的强大功能，二人建立起了长期的职业合作关系和个人关系。

第一次世界大战爆发时，阿姆斯特朗感到责任的召唤，应征入伍。但当时，他已经享有无线电技术专家的美誉，因而没有被派往作战岗位，而是被派往法国，为各地的作战军种检修和安装无线电台。他的职责使他能使用设备、实验室和各种技术，还能附带地继续从事研究活动。在1918年初的一次空袭中，他获得一系列发现，使他合成了超外差接收器。整个1918年，他全力发展自己的概念，到11月，他与一群亲密的朋友会面，展示了超外差无线电的原型。朋友们印象深刻，敦促他继续开发。到1918年底，战争行将结束，在返回美国之前，阿姆斯特朗于1918年12月30日申请了法国专利。回到美国后，他用了几周时间才从一场疾病中恢复过来，使他推迟了提交美国专利申请。最终，1919年2月8日，他为超外差接收器申请了美国专利。

虽然马可尼在无线电技术愿景方面只关注两方电报承载的商业信息，沙诺夫的愿景则要广阔得多——把信号发给多方。开始时，沙诺夫的愿景并未得到广泛认同，但其他人最终意识到，这项新技术提供了一种方法，借助该方法可以轻松实现新闻和娱乐节目的远距离传送，包括传送到美国的农村地区。为了推动实现这一愿景，沙诺夫和他的团队想到一个办法，准备于1921年7月2日广播Dempsey与Carpentier的拳击比赛。此次广播活动的成功使其他人看到了我们今天所熟知的这种广播无线电的巨大潜力。

然而，当时的真正挑战是技术性的。早期的收音机很难使用，并且功能不佳。阿姆斯特朗、沙诺夫和美国无线电公司的故事就从这里继续下去。通过之前发展的关系和RCA获得的专利，包括超外差接收器专利，无线电技术已经大大简化，能实现便携，人人都可轻松使用。从技术角度来看，超外差架构是这一成就的关键，时至今日，也是基本如此。



图4. 埃德温·阿姆斯特朗(Edwin Armstrong)和妻子玛丽昂(Marion)带着第一台便携式收音机度蜜月。

检波器

无线电必须通过某种方式，产生承载着有意义的信息的输出信号。在早期，这就是在接收环形天线中产生的共振火花。人们很快就意识到，需要用一种更敏感的方式，把辐射能转换成有意义的信号。早期的技术存在很大的局限性，通常利用多种属性，包括化学、机械和电气等属性。

最开始时，使用的首批检波器中有一款被称为金属屑检波器，这款检波器是以一个名叫爱德华·布兰里(Édouard Branly)的法国人的发现为基础开发的。该金属屑检波器由两块金属板构成，金属板之间的间距很小，注入一定量的金属粉。当射频信号到达金属板时，金属粉会吸附到金属板上，使电路闭合。这种方式对检波非常有效，但是，一旦射频信号撤离，金属粉会继续吸附在金属板上。为解决这个问题，安排了某种敲击器，用于敲击装置侧面，强制去除金属板上的金属粉。由于这个原因，这种原始检波器虽然有效，但使用起来却非常笨重。尽管如此，到了1907年，人们还在使用这种检波器。



图5. 金属屑检波器。

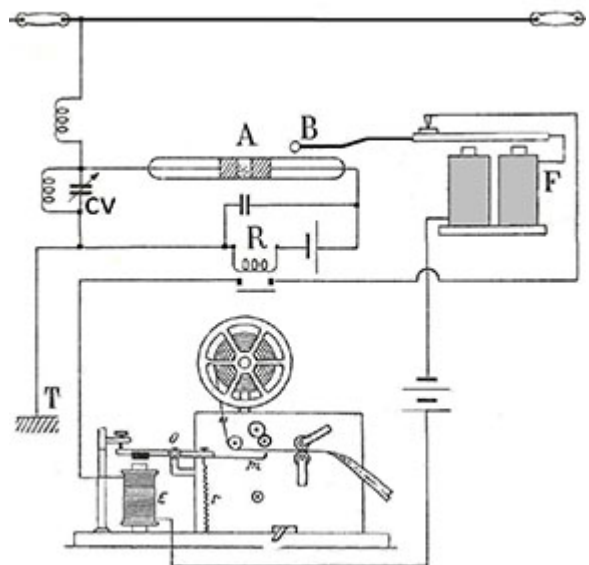


图6. 金属屑接收器原理图。²

一种更实用的解决方案是电解检波器。这种装置由浸入硫酸或硝酸溶液的一条超细铂丝组成。用电池将该电路偏置到电解点。这会在铂丝表面上形成气泡，使电流下降。如果射频电流耦合到该电路中，它将调制电解点并使电流随耦合射频信号的强弱变化。这项技术由费森登(Fessenden)开发，1903年至1913年间被人们广泛使用。德·福雷斯特基于这种技术开发了一种变体，被称为应答器，由浸入过氧化铅溶液中的两块金属板构成。

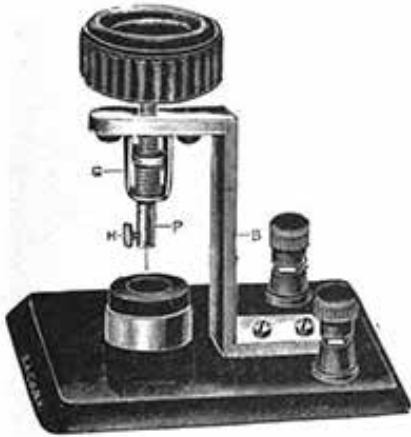


图7. 电解检波器。

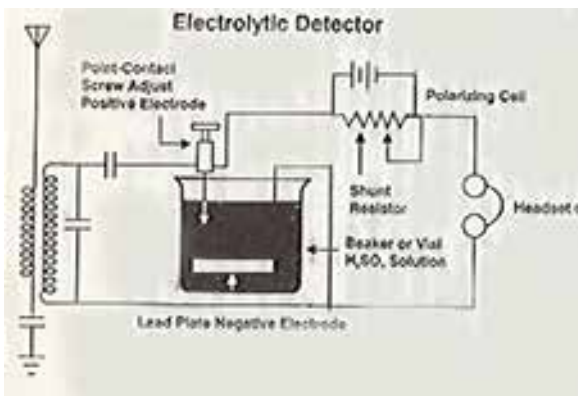


图8. 电解无线电接收器。

马可尼更喜欢被称为磁检波器的另一种方案。这些装置被用户亲切地称为玛吉。它们的工作原理是，形成一个无端钢丝环，使钢丝环呈圆形旋转的同时借助永磁体使其磁化。钢丝磁化部分通过与天线相连的线圈。该线圈中的射频场根据存在的接收信号电平对钢丝去磁。然后，通过另一个线圈拾取钢丝磁场的变化，该线圈连接到耳机，耳机负责提供听得见的射频信号。直到1912年，所有马可尼装置都使用这种方案，包括泰坦尼克号上的装置。



图9. 像马可尼那样使用的磁检波器。³

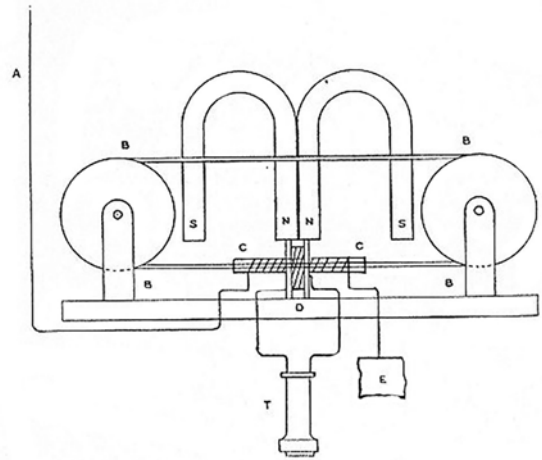


图10. 磁检波器无线电原理图。

另一类常见的检波器是晶体检波器，一直流行到1925年。这类流行器件通常被称为晶须(cat whisker)，基本上是由各类矿物制成的早期半导体结。典型的矿物包括方铅矿(PbS)、黄铁矿(FeS₂)、辉钼矿(MoS₂)和碳化硅(SiC)。在金属杯制作这些岩石的小样，用细线在岩石上形成点接触。可以移动该点接触，放在岩石的各个位置，以发现最佳工作点。当今的市场上仍有晶体收音机销售，电路与100年前的电路完全相同，只是半导体二极管制成品取代了晶须。晶体检波器的一个优点是，这些装置提供更多的线性检波，这在AM广播发展之初变得非常重要。这使语音通信成为可能，而早期的传输仅由莫尔斯电码发送。



图11. 方铅矿晶须检波器。

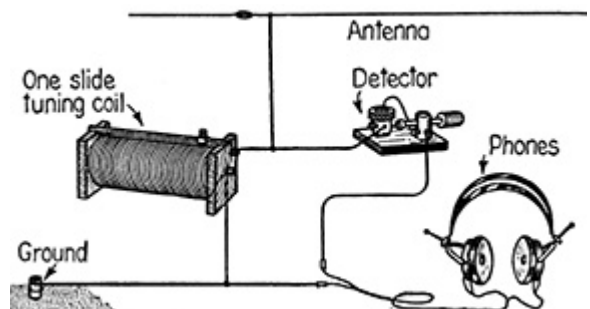


图12. 典型晶体管收音机原理图。⁴

另一类检波器是由一名为马可尼工作的工程师在1904年构建的。约翰·安布罗斯·弗莱明(John Ambrose Fleming)发现，通过在爱迪生白炽灯泡上添加一块板，就形成了一个通常被称为整流器或整流

阀的装置。马可尼和安布罗斯认为，他们现有的检波方案(通常为玛吉)的效果优于弗莱明整流阀，于是，他们暂时中止了寻找更好方案的努力，直到1912年之后才重启此项工作。然而，包括德·福雷斯特在内的其他人却看到了该方案的直接价值，他们在弗莱明和马可尼的基础上继续探索，在灯丝与加热板之间添加了一个帘栅极。这项工作成功申请专利，并于1906年正式发布。虽然德·福雷斯特意识到了他的发明对改进收音机的价值，但他无法利用这一点，部分是因为商业伙伴的不端行为，部分是因为针对其专利的各种侵权案件。

第2部分：接收器架构

像德·福雷斯特和阿姆斯特朗这些无线电技术早期的先驱们都明白一个关键点：他们的成功离不开坚固可靠的检波器；早期时，这主要靠无线电报员，他们的技术实力和听力使其成为可能。然而，随着行业的发展，其他方面的重要性也逐渐突显，例如线性度、带宽等。

1912年，为了解决这些问题，德·福雷斯特想出了再生方案以及这种技术可能给接收器带来哪些好处。几乎在同一时间，阿姆斯特朗取得了类似的发现，他指出，如果从加热电路把能量耦合回帘调谐器，当放大器响应在自由振荡之前达到峰值时会产生明显的放大效果。这些发现引发了一场长达数十年的专利纠纷，因为每位发明家都声称首先问世的是自己的发明。

无论如何，再生式接收器的关键优势在于，除了取得非常高的增益水平之外，接收器还有助于将输出连接到扬声器，而不是像之前那样，连接到音频输出很弱的小型耳机上。阿姆斯特朗指出，通过这种安排，他可以从纽约实验室轻松复制马可尼在爱尔兰的装置，而马可尼通常需要一个中继站来实现跨大西洋的覆盖。得到满意结果后，阿姆斯特朗邀请沙诺夫来到实验室，分享他的发现。借助再生设置，他们整个晚上都在接收远程无线电信号，轻松地接收到了来自西海岸和太平洋的信号。这是检波器技术的一次重大改进。再生式接收器面临的巨大挑战是调整反馈以确保正常运行；即使是经验丰富的电报员也很难做好。随着再生式和超再生式无线电的早期型号被投入生产，这一挑战变得非常明显，需要在无线电技术普及之前找到解决办法。

第一次世界大战最终迫使美国参战，阿姆斯特朗在法国领受任务，负责在现场安装无线电装置。这使他有继续研究工作；1918年2月，与法国和英国的同事合作之后，他提出了超外差架构。最终，这种架构解决了许多问题，无需像超再生等以前的架构那样，进行繁琐的调整，而且不会牺牲性能。

整个1918年，阿姆斯特朗继续开发超外差架构，解决了再生和超再生接收器面临的许多难题。这一发展实现了简单易用的无线电，与目前的量产型无线电一致。虽然超外差接收器不是严格意义上的检波器，但它具有增益功能和额外的选项，提供固定中频，不受被监控射频频率影响，有助于提高检波性能和一致性。这样就可以优化检波器，无需担心所需射频频率会导致性能下降，而这正是早期无线电面临的一个巨大挑战，并且继续挑战着今天的无线电设计师，只是频率要高得多而已。即使我们已经继续探索零中频、直接射频采样等新型架构，挑战仍然存在。

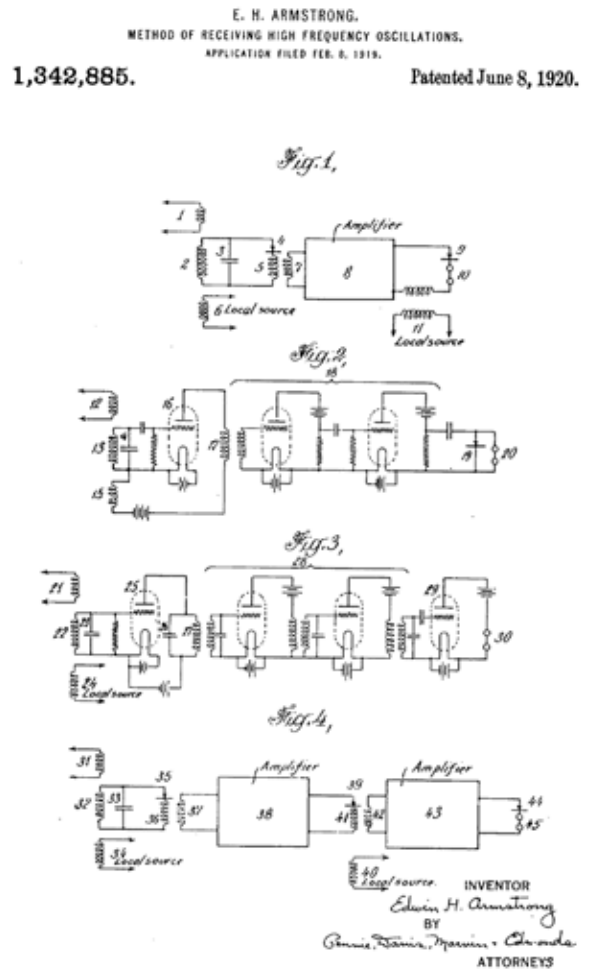


图13. 超外差专利数据。

这些优势巩固了外差架构的重要性，并且今天仍在继续。虽然实施技术已从电子管走向晶体管，再走向集成电路，但该架构仍然是许多现代系统的关键。

除了技术类型的转变以外，无线电架构几乎未发生变化，直到20世纪70年代，通用型DSP和FPGA的出现才改变了这种状况。检波器的功能从线性检波器元件(如二极管、鉴频器和PLL)转向模数转换器，然后是数字信号处理。这为旧技术无法实现的许多功能创造了条件。虽然数据转换器加DSP确实能执行传统的AM和FM⁵解调，但运用数字处理技术可以实现广泛用于数字电视的复杂数字解调，比如美国的HD Radio[®]以及欧洲和世界其他地区的DAB。

在早期的数字系统中，通常会通过I/Q解调器把中频级转换为基带信号，然后用双低频ADC进行数字化，如图14所示。这些早期的ADC带宽相对较低，因此无线电通常是窄带系统。虽然这些系统可用于低带宽系统，但它们存在正交失配问题，结果会导致镜像抑制问题，必须通过模拟和后来的数字技术进行校正。由于早期系统没有高度集成，因此难以在I/Q之间保持平衡，结果导致镜像误差(正交)。由于必须仔细考虑时间和温度的变化，问题非常复杂。即使在高度集成的系统中，如果不采用某种校正算法，I/Q平衡通常限制在40 dB，或者镜像抑制效果会变差。

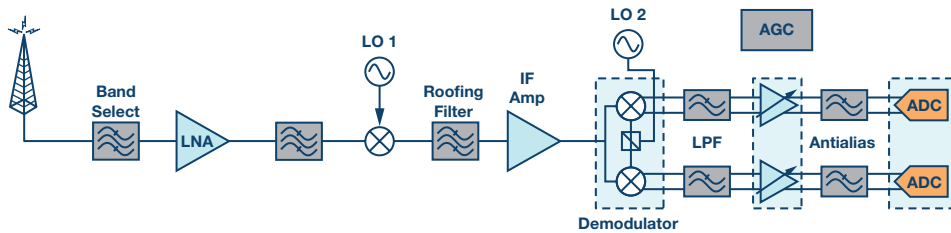


图14. 双通道转换基带采样。

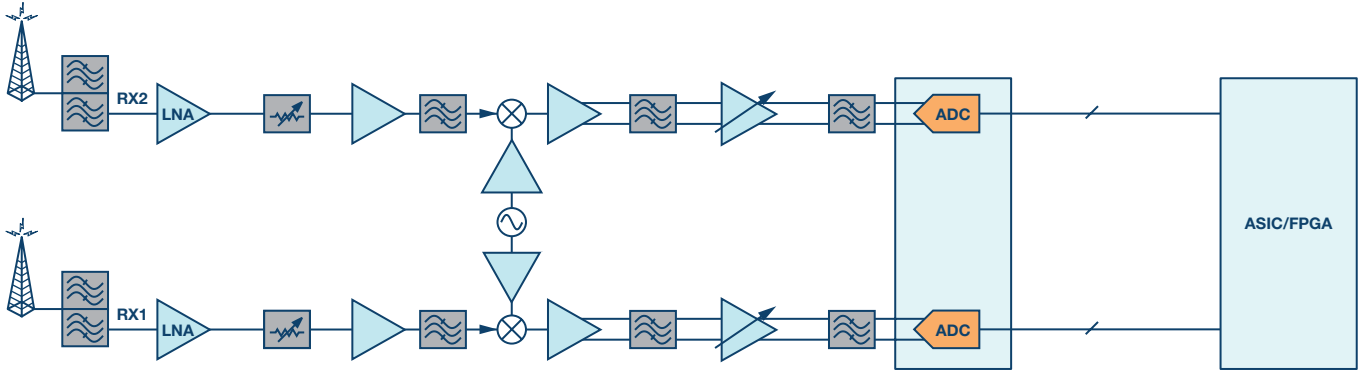


图15. 典型的中频采样架构。

到90年代中期，转换器技术开始得到充分改进，可以用中频采样取代基带I/Q采样。这有几个好处。首先，可以省去解调器和基带转换器对，并用单个ADC代替，从而节省功耗和电路板空间。更重要的是，可以消除与模拟I/Q抽取相关的误差。当然，DSP处理仍然需要复杂数据，但可以通过使用AD6624等数字下变频器(DDC)轻松抽取数据，这些数字下变频器可提供完美的正交性能，不随时间或温度漂移。

最初这些中频采样转换器均为窄带，但到了90年代后期，宽带中频采样转换器开始上市，包括AD9042、AD6645等器件。这些新器件可以采样高达200 MHz的中频频率，并提供高达35 MHz的信号带宽。结果变得非常有趣，许多高性能接收器开始采用中频采样以简化无线电设计并提高性能。该技术的诸多优点之一是，一条接收器信号路径可以处理多个射频载波。⁶这样就可以用一个无线电取代多个模拟窄带无线电，大幅降低许多电信应用的拥有成本。处理多个独立(或从属)射频信号的任何应用都可以从这种类型的架构中受益，从而达到降低成本、减小尺寸和降低复杂性的目的。可以在数字数据流中轻松分出各个射频载波，并根据需要对其进行独立处理。可以使用唯一的信息对每个信号进行不同的调制，也可以扩展信号带宽以增加数据吞吐量。包括ADRF6612和ADRF6655在内的集成混频器技术继续推动着中频采样外差无线电的发展，可与AD9684和AD9694等新型中频采样转换器相结合，实现高度集成的低成本解决方案。这些新型ADC包括数字下变频器(DDC)，不仅可以对不需要的频谱进行数字滤波，还可以通过数字手段抽取I/Q分量。

并排比较：过去与现在

阿姆斯特朗的7号专利称：“众所周知，随着接收信号强度的降低，所有检波器都会迅速失去灵敏度，而当高频振荡的强度低于某一点时，检波器的响应会变得十分微弱，无法接收到信号。”阿姆斯特朗声称，随着振幅下降或频率增加，检波器的灵敏度会降低。他和其他人试图找到一种方法，将无线电的有效性扩展到更高频率，提高整体性能。

在三极管、再生管等早期工作的基础上，阿姆斯特朗意识到，可以转换输入频率，使其与现有检波器配合使用时能更高效地工作。另外，可以应用增益，以同时增加射频信号电平和提供给用户的音频信号电平。

图16所示为该专利的示意图之一，“详细说明了如何通过调谐放大器系统，利用[阿姆斯特朗的]方法，其中，21是输入振荡(信号)的来源，真空管整流系统22-23-25转换输入信号和独立外差器件24(本振)的组合振荡。电路26-27被调谐到两个振荡的转换组合(目标混频器积)。多管高频放大器28放大由真空管系统29进行外差处理并检波的所得能量，由电话30指示。”⁷通过使用这种方法，阿姆斯特朗得以取得射频能量并将频率转换为可以轻松有效地检波的频率，同时提供充分的放大，使音频电平达到令人舒适的水平。在专利中，他继续指出，可以应用多个外差级，其优点是能提供额外的选项和更高的增益水平，不用担心不受控制的反馈导致振荡——这个问题长期困扰着再生接收器等早期无线电架构。

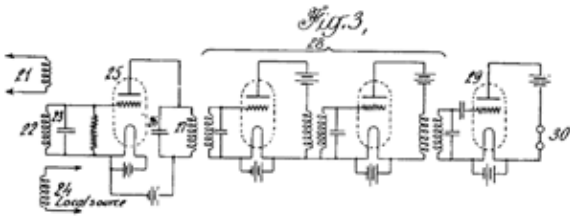


图16. 阿姆斯特朗的超外差示意图

以下两图有助于我们更好地比较电子管技术与现代实施方案，同时向我们展示了，现代设计与100年前提出的原始设计有多相似。

图17对两个电路进行了并排比较。根据阿姆斯特朗的专利，第一电子管级包括一个真空管整流系统。该第一级利用电子管的整流属性生成典型混频积，把目标信号与LO的混频组合起来。阿姆斯特朗暗示，10 MHz(如图18所示)为射频，一方面是因为，这超出了他那个时代的检波器可以响应的范围，另一方面是因为，在他开发超外差接收器期间，这对他来说是一个技术挑战。现代接收器通常在混频器之前包括至少一个射频放大器，用于实现低噪声和高灵敏度，如低位信号链所示。这些器件通常采用低噪声FET设计，针对工作频率范围进行了优化。阿姆斯特朗最初申请的专利和现代设计之间唯一的根本区别是放置在混频器之前的独立射频放大器。到二战时，很容易发现一些电子管设计，其采用的前端放大器与今天的FET前端相当。

他暗示称，该输入射频信号可以与大约10.1 MHz的LO组合，在第一级产生0.1 MHz的新单音。我们认为，这是典型混频器的和差积，如图19所示。在图18的管示意图中，LO直接耦合到输入电路中，其中，电子管的非线性行为导致了这些积。这种原创设计带来的

一个挑战是，LO会因直接耦合到天线而发生意外辐射。现代设计发生这种辐射的可能性很低，不过也不是完全不可能，因为如图19所示，LO被耦合到通过前端放大器与输入隔离的混频器中。阿姆斯特朗提出的一个改进方案是，除了检波器以外，利用从板到栅极电路的反馈，也可以将放大器1作为本振，就像他和德·福雷斯特用再生式接收器所做的那样。这样将形成紧凑型的前端功能。在今天的电路中，混频器、本振以及射频和中频放大器通常包含在单个IC中。这些器件被广泛用于从消费者需求到工业需求的众多不同应用之中。

对于电子管和单片前端，混频过程会产生射频与LO的和与差。在阿姆斯特朗的案例中，这意味着0.1 MHz和20.1 MHz。此外，通常也会将射频和LO泄漏到输出端。必须滤除混频器形成的、不必要的项，以便接收目标信号。由于检波器的带宽有限，所以，阿姆斯特朗专注于差项，即100 kHz。除了他所包含的谐振LC结构之外，他的2级中频放大器很可能还能对其他项进行一些滤波处理。现代中频放大器也将包括某类中频滤波器。图19所示为基本LC滤波器，但通常要采用某种形式的高Q滤波器。窄带无线电通常在中频级中使用石英或陶瓷滤波器；更宽的频带设计通常根据需要运用SAW或BAW。通常，这种滤波器被称为修平滤波器，用于保护后续级免受强带外信号的影响。

有了经过良好滤波的强大中频信号，阿姆斯特朗现在可以轻松检测到曾经处于其检波器带宽之外的微弱射频信号。现在，在中频下，这些信号能轻松匹配检波器的功能。在采用电子管的情况下，这些信号被整流然后放大，因此可以直接驱动扬声器，至少对于调幅信号是这样。在现代接收器中，模数转换器对模拟中频采样并产生数字等效信号，然后以数字方式进行处理(包括解调)。在音频应用的情况下，该信号可以通过数模转换器转换回模拟信号，以便在必要时驱动扬声器。

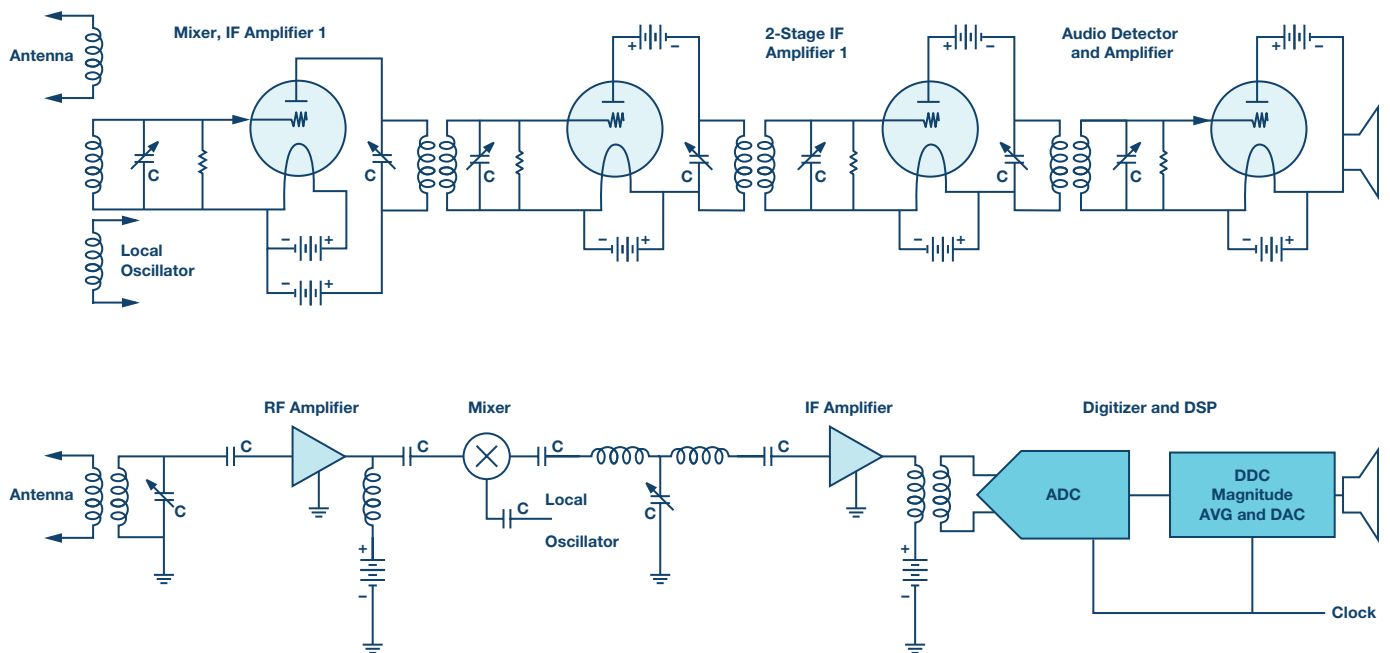
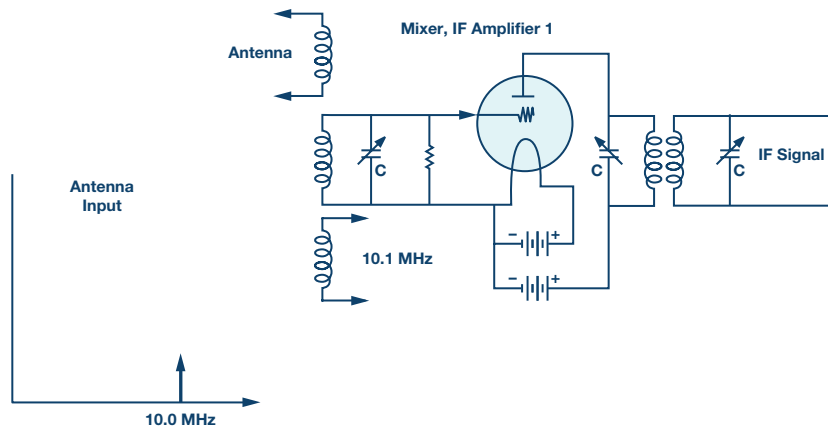
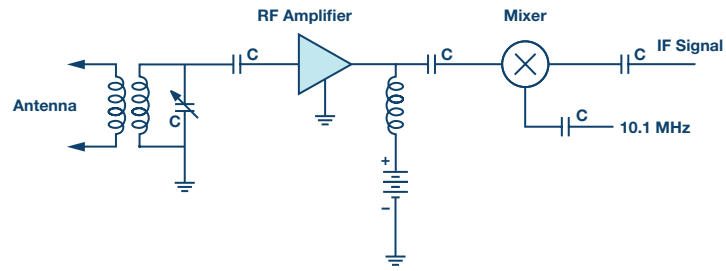


图17. 管与现代超外差设计。



(a)



(b)

图18. (a) 管式前端, (b) 前端。

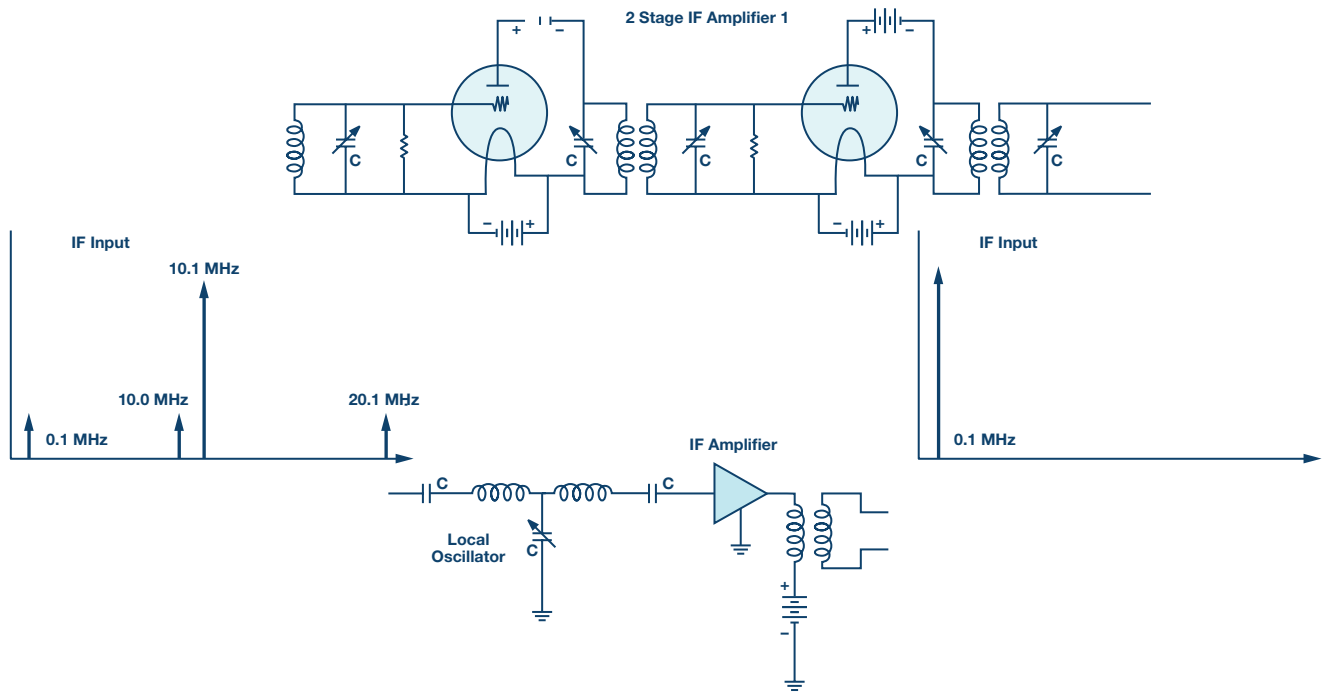


图19. 中频放大器级。

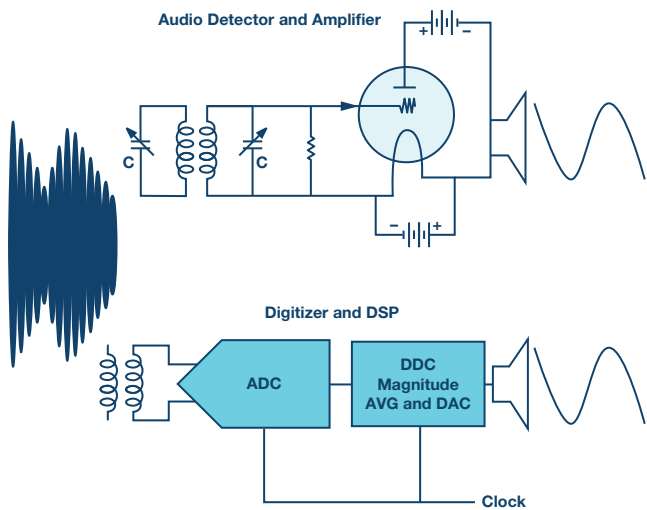


图20. 检波器。

虽然电子管和晶体管版本的无线电都能实现类似的结果，但现代设计具有一系列的优点。值得注意的是，现代设计要小得多，并且功率需求大大降低。虽然便携式电子管无线电从一开始就存在，但晶体管带来了袖珍型无线电。集成电路实现了单芯片无线电，从短距离无线电应用(如AD7021)到高性能应用(如AD9371)，应用范围十分广泛。在许多情况下，这同时包括接收器和发射器。

由于单片无线电通常采用模数转换器和数模转换器，因此借助这些无线电很容易实现复杂的调制。管式无线电历来局限于基本调制类型，例如AM和FM。当将数据转换器添加到无线电中时，单片无线电通常就是这样做的，就可以通过数字技术引入新的调制形式，包括扩频和OFDM，它们是我们每天都离不开的大多数现代通信的核心(数字电视、高清无线电、DAB、手机)。

随着无线电技术的继续演进，将会出现更多进步，可能带来目前无法实现的无线电架构或功能。今天，我们拥有高度集成的中频采样超外差架构和零中频架构。初露端倪的其他架构包括直接射频采样架构，在这一架构下，信号被直接转换为数字信号且无需模拟下变频。随着无线电技术的继续演进，可用选项的数量将会增加。然而，某种形式的外差架构可能会在未来一段时间内与我们相伴。

结论

在超外差无线电的百年发展史上，除了实施技术之外，架构上几乎没有变化。多年来，我们目睹了用于构建无线电的介质的多次变化，我们看到，技术从电子管到晶体管，一直发展到单片集成电路。这些变化带来了各种可能性，在无线电发展初期的先驱眼中，这些不过是白日梦，但我们的日常生活却与这些可能性紧密地联系在一起。

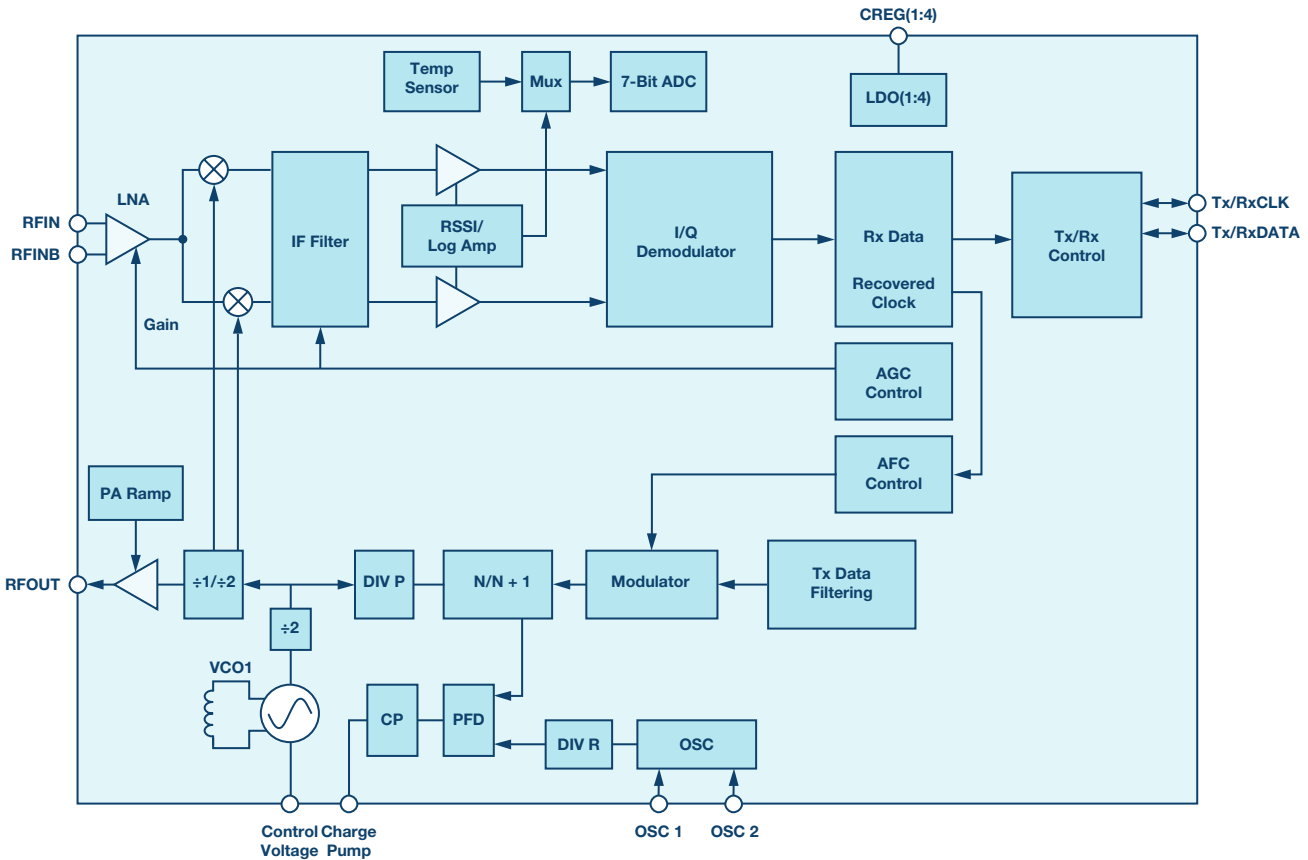


图21. ADF7021短距离无线(简化版)。

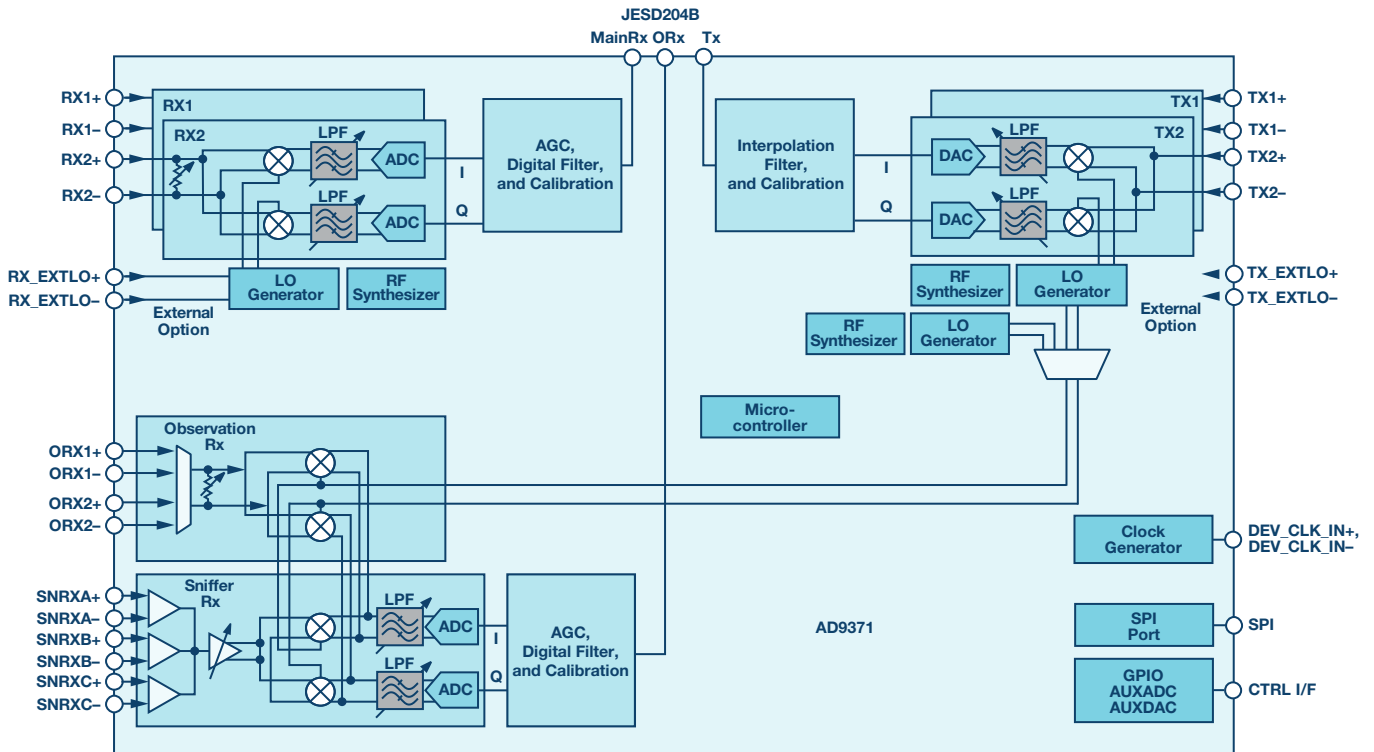


图22. AD9371 ZIF收发器。

使这成为可能的关键因素之一是在当今的无线电技术中由高速ADC实现的检波器。过去几年在数据转换器和其他技术方面的改进带来了我们的互联世界，这正在改变着我们的日常生活和现代社会的结构。令人兴奋的是，这项核心技术正在不断发展，将继续带来当今可能尚不为人所知的新型无线解决方案。就像阿姆斯特朗和利维(Levy)的发明为过去100年带来巨大潜力一样，在接下来的100年中，下一代无线技术定将当仁不让，造就无尽可能。

参考文献

- ¹ Tom Lewis, 空中帝国：造出无线电的人。Harper Collins, 1991年。
- ² F1jmm, [Recepteur tube limaille](#), 1902年3月。

- ³ Alessandro Nassiri, [Detector magnetico Marconi 1902—Museo scienza e tecnologia Milano](#), Museo nazionale scienza e tecnologia Leonardo da, 2012年12月。
- ⁴ JA.Davidson, [晶体无线电](#), 2007年9月。
- ⁵ Fred Harris, “复杂时间序列的精确FM检波”, 圣地亚哥州立大学电气与计算机工程系。
- ⁶ Walter Tuttlebee, 软件定义无线电：赋能技术, 第4章：软件定义无线电中的数据转换, Wiley, 2002年。
- ⁷ Edward H. Armstrong, 美国专利1342885, “高频振荡接收方法”, 申请于1919年2月8日提交, 1920年6月8日签发

Brad Brannon[brad.brannon@analog.com]自北卡罗来纳州立大学毕业至今，已在ADI公司工作32年。在ADI公司，他先后在设计、测试、应用和系统工程等领域担任多个职位。Brad撰写过大量论文和应用笔记，主题涉及数据转换器设计、无线电设计、ADC测试等。目前，Brad负责4G和5G接收架构系统工程的工作。



Brad Brannon

该作者的其它文章：

[零中频的优势：PCB尺寸减小50%，成本降低三分之二](#)
第50卷，第3期

200 mA精密基准电压源的众多用途

作者: Michael Anderson

分享至    

LT6658不是普通的基准电压源或稳压器,因为它能同样出色地执行这两种功能。此外,由于架构布局独特,其作用不仅仅是提供精密电压和充足的电流。本文将讨论的以下电路展示了广泛的电路可能性。虽然本文说明了不少应用,但毫无疑问,肯定存在本文未明确实现的其他应用,LT6658对这些应用来说也会是非常有效的解决方案。作为一款既是基准电压源又是稳压器的产品,LT6658被称为Refulator™。

Refulator旨在用于需要精密基准电压源且能够为相关信号链器件(如数据转换器、放大器、桥式传感器和其他高性能电路器件)供电的设计。

简介

下面的主要规格和特性列表说明了LT6658的性能。基准电压源的主要规格包括10 ppm/°C的漂移和0.05%的初始精度。稳压器的主要规格包括0.25 $\mu\text{V}/\text{mA}$ 的负载调整率,两路输出的拉电流为150 mA和50 mA。出色的PSRR、低噪声、输出跟踪和降噪引脚相结合,将基准电压源和稳压器二者的最佳特性整合到一个封装中。

双路输出:

- ▶ 拉电流: 150 mA和50 mA
- ▶ 灌电流: 20 mA/缓冲器
- ▶ 漂移: 10 ppm/°C
- ▶ 精度: 0.05%
- ▶ 负载调整率: 0.25 $\mu\text{V}/\text{mA}$
- ▶ 输出跟踪: $\pm 150 \mu\text{V}$
- ▶ PSRR: >100 dB (10 Hz)
- ▶ 0.1 Hz至10 Hz噪声: 1.5 ppm p-p
- ▶ 最大电源电压: 36 V
- ▶ 降噪引脚
- ▶ 输出禁用引脚
- ▶ 电流保护
- ▶ 热保护
- ▶ 小尺寸
- ▶ 温度范围: -40°C 至 $+125^\circ\text{C}$

LT6658的典型应用如图1所示。内部框图显示,带隙功能之后是可选滤波器功能,然后是两个缓冲器,其同相输入连接在一起。在此应用中,缓冲器的反相输入 V_{OUT1_S} 和 V_{OUT2_S} 连接到输出 V_{OUT1_F} 和 V_{OUT2_F} ,作为具有开尔文检测功能的电压跟随器。

LT6658与许多基准电压源和稳压器的不同之处在于,它具有一个A/B类输出级,能够主动灌电流和拉电流。此外,它还能驱动1 μF 至50 μF 或更高的容性负载。将1 μF 陶瓷电容与大电容并联放置在输出端时,大容性负载即可保持稳定。

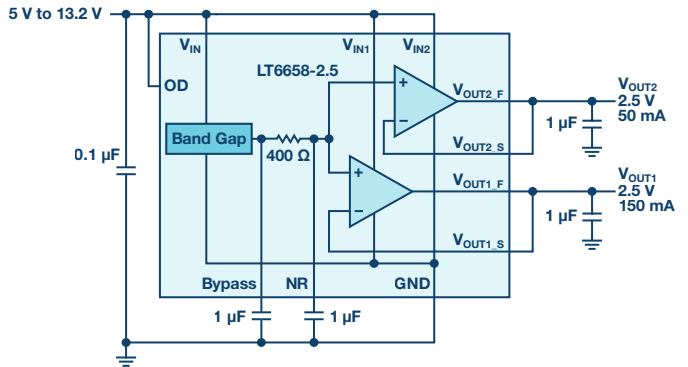


图1. LT6658典型应用。

调整输出缓冲器以使漂移最小,从而在工作和负载条件下实现出色的跟踪。完整数据手册及规格参见[此处](#)。

简单的输出配置和应用

由于反相输入可用,因此可将其配置为非单位增益,如图2所示。LT5400-4的匹配精度为0.01%,故LT6658的精度可保持不变。该示例提供精确的5 V和2.5 V电压轨,可用于 $\pm 2.5 \text{ V}$ 稳压器应用,分离电源地由2.5 V输出提供。非单位增益可应用于两路输出,以产生1 V至6 V之间的任何输出电压。

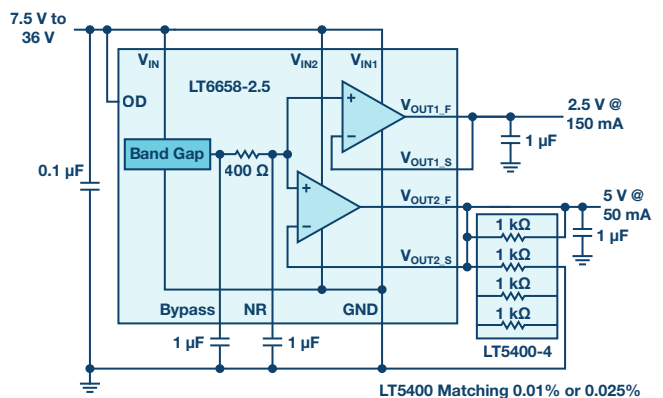


图2. 简单的非单位增益电路,产生 $\pm 2.5 \text{ V}$ 分离电源及地。

利用反相输入可以从较高输出电压产生较低输出电压。图3演示了如何通过3.3 V输出产生1.8 V输出。由于同相输入连接到2.5 V，因此可以轻松产生较低的输出电压。 V_{OUT2_F} 的表达式为：

$$V_{OUT2_F} = 2.5 \text{ V} \left(1 - \frac{R_{F1}R_{F2}}{R_{IN1}R_{IN2}} \right)$$

其中， R_{F1} 和 R_{F2} 是缓冲器反馈电阻， R_{IN1} 和 R_{IN2} 是缓冲器输入电阻。

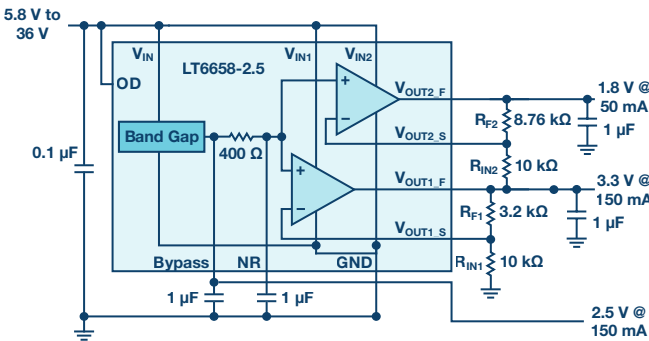


图3. 具增益和反相功能的应用。

此应用中唯一受影响的参数是精度，其取决于 R_F/R_{IN} 的比率。此外，该应用还演示了如何将BYPASS输出用作 ± 10 mA拉电流和灌电流输出。请注意，BYPASS引脚上的任何变化都会直接影响 V_{OUT1} 和 V_{OUT2} 输出。

输出电压可以调整为2.5 V到6 V之间的值，如图4所示。调整可以利用机械或数字调整电位计完成。数字调整对校正ADC和DAC误差特别有帮助。调整电位计可以组合起来以产生同一输出电压，或者输出电压可以独立加以控制。

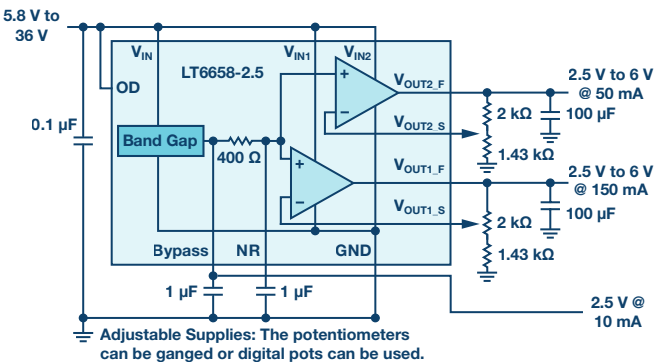


图4. 可调增益。

两个输出缓冲器提供了灵活性，一路输出可提供必要的电压，另一路输出可提供精密电流源，如图5所示。

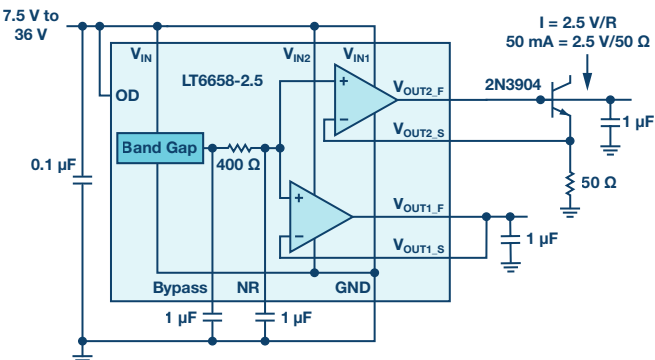


图5. 精密电压源和精密电流源应用。

请注意，输出 V_{OUT2_F} 引脚将比检测线路高一个 V_{BE} 。应调整电源电压以适应 V_{OUT2_F} 上的较高输出电压。每路输出都有一个独立电源输入，因此可以分别驱动这些输出以改善通道间隔离性能，或适应不同输出电压而不会消耗过多功率。

当基准电压源和振荡出现在同一句话里时，通常意味着不良行为发生。然而，为了突出说明LT6658的独特架构，图6a显示了多谐振荡器电路，图6b为所产生的波形。这里，2.2 μF电容和1 kΩ电阻设置时间常数。400 Ω外部正反馈电阻和400 Ω内部电阻设置迟滞并影响输出频率，其关系式大致为 $f = 1/2.2 RC$ 。内部电阻的值为 $400 \Omega \pm 15\%$ ，这会影响输出频率。

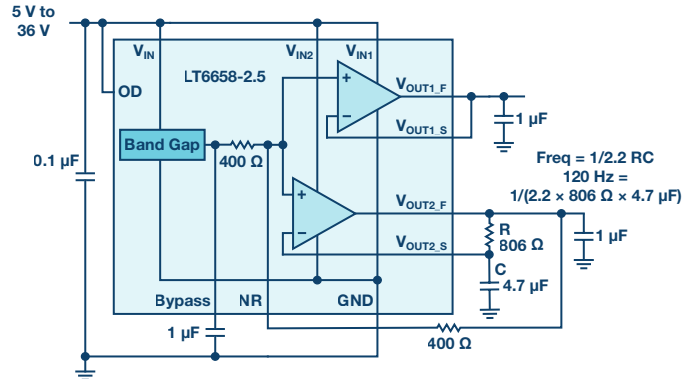


图6a. 多谐振荡器应用。

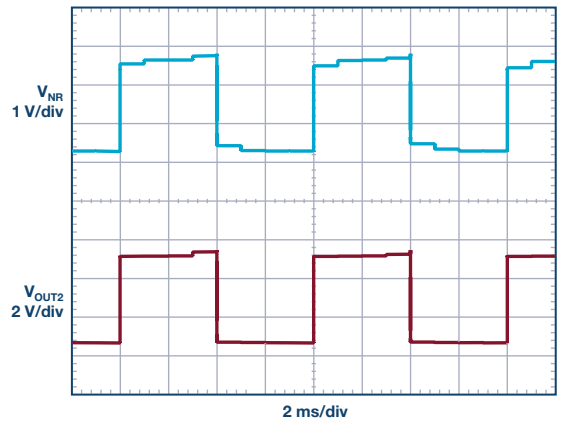


图6b. 多谐振荡器输出。

此电路示例显示输出电压摆幅略小于4 V，输出低电压低至0.9 V，输出高电压达到 $V_{IN} - 2.5$ V。此示例中的 V_{IN} 为6 V，输出未满载。当 V_{IN} 提高到8.5 V以上时，输出将箝位在6 V左右，输出占空比将降至约40%。

电流流过400 Ω内部电阻，NR引脚的电压会发生变化，导致 V_{OUT1} 也与 V_{OUT2} 同步振荡。

另一个通常与基准电压源无关的动态电路是音频放大器。两路A/B类输出可以配置来驱动8 Ω和16 Ω扬声器，如图7所示。单端源驱动 V_{OUT1} 的反相输入，继而驱动 V_{OUT2} 的反相输入。带隙基准设置精密共模电压，而输出用作差分驱动器。要提高电压摆率，LT6658上应使用最小输出电容。

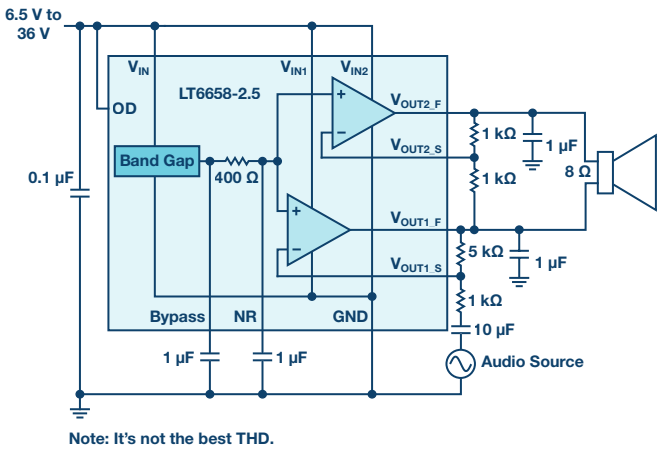


图7. 音频应用电路。

通过增加互补分立BJT输出器件，图8中的电路可以提供更多功率。该电路仅显示一个放大器电路，但两路输出可以驱动两个扬声器以产生立体声。虽然有更好的音频放大器选择，但这些应用展示了LT6658架构的灵活性。

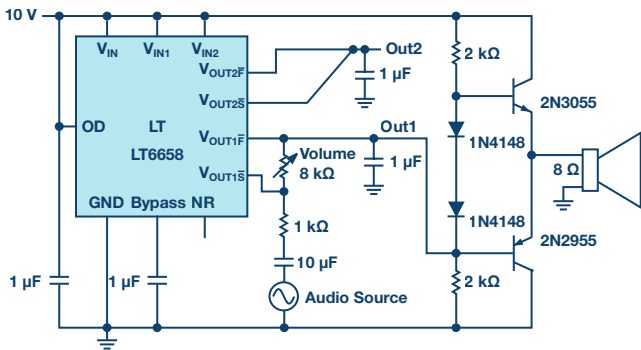


图8. 采用分立BJT的音频应用电路。

应变计应用

LT6658可用作稳压器和基准电压源，如下应变计应用所示(图9)。LT6658为四个LTC2440提供基准电压和电源电压，2.5 V电压轨为四个应变计提供偏置。每个应变计消耗7.5 mA电流，总计消耗30 mA，完全在 V_{OUT2} 的50 mA输出规格以内，并能提供ADC基准输入。 V_{OUT1} 为每个LTC2440提供8 mA电流，总计32 mA。

图10显示了具有三个称重传感器的桥式电路应用。即使总负载电阻仅为82 Ω ，需要60 mA电流，LT6658仍能精确稳定地工作。高增益缓冲器将维持一个能够驱动称重传感器的精密电压。第二路输出可以驱动另一个应变计或向下游ADC转换器供电。

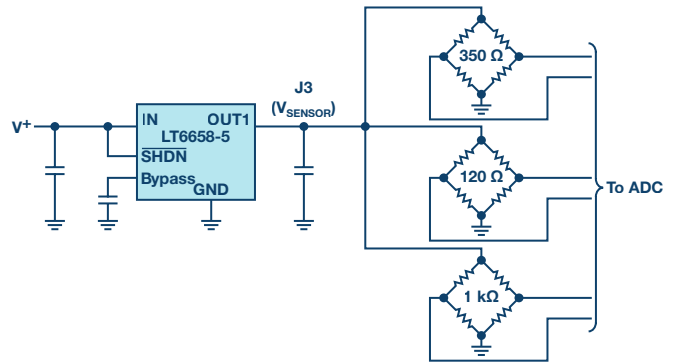


图10. 桥式电路应用。

数据采集应用

对于使用DAC的精密应用(基准电流取决于数字码)，必须特别注意电路板布局和寄生电阻。采用LTC2641时，为了维持 $INL < 0.1$ LSB，负载调整率需要小于19 ppm/mA。此外，基准输出阻抗和PCB电阻需要小于48 mW。LT6658的直流输出电阻约为0.2 mW，这为PCB电阻留下了47.8 mW的误差预算。

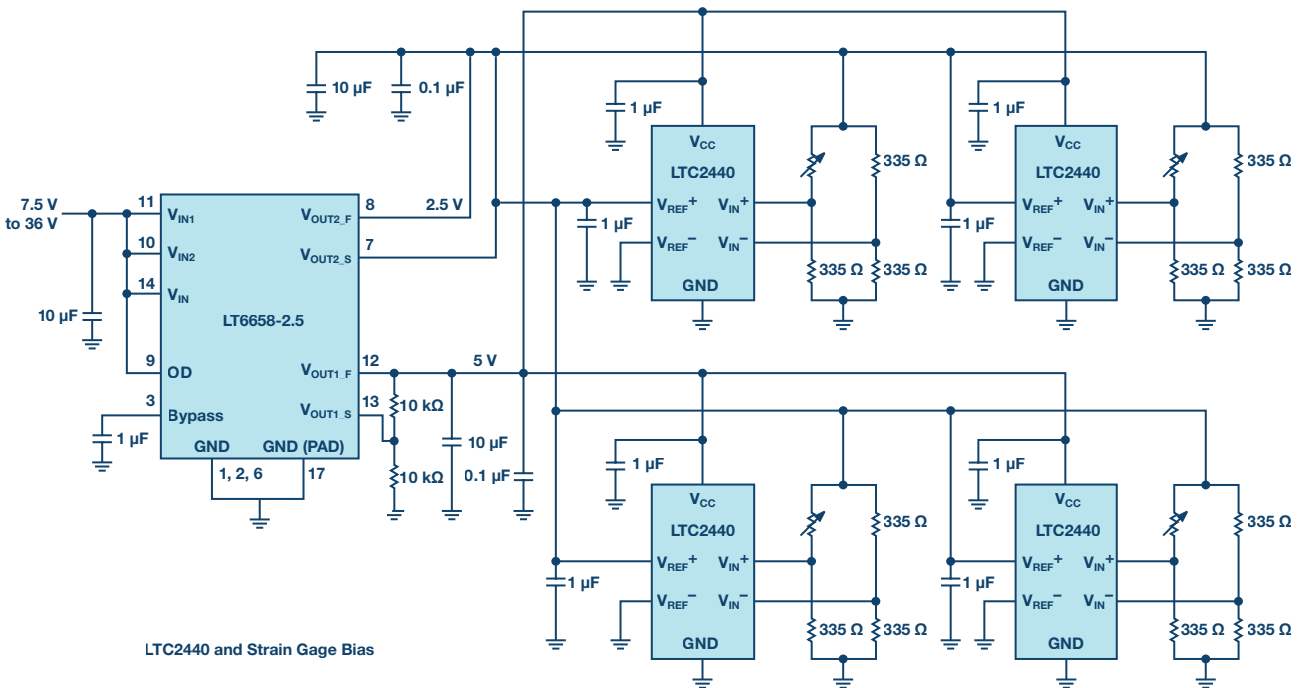
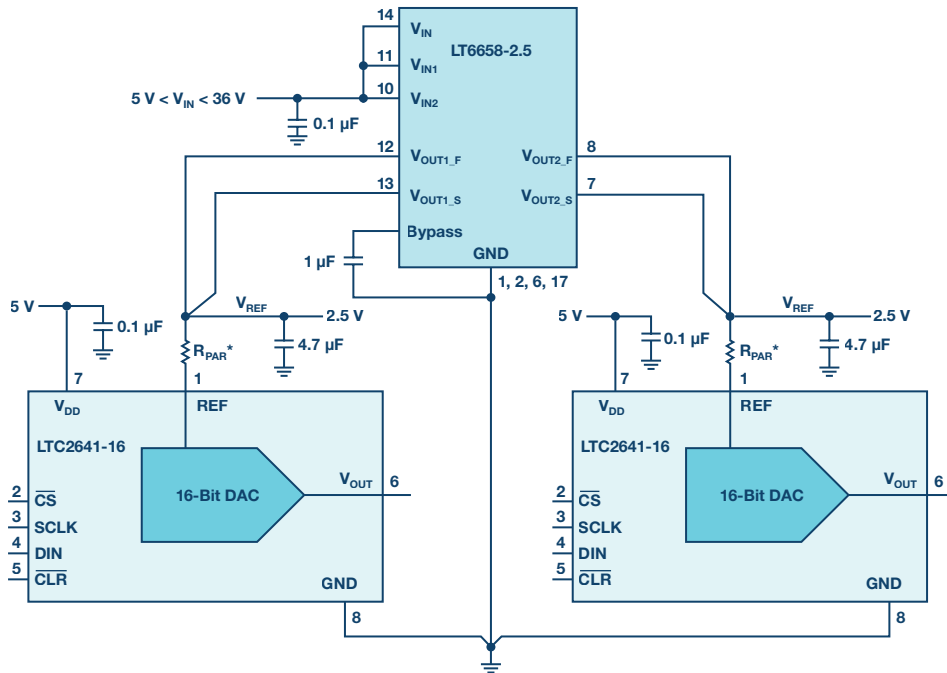


图9. LT6658用作应变计应用的基准电压源和稳压器。



* R_{PAR} is the parasitic resistance of the board trace and should be $>0.048\ \Omega$ to maintain good INL.

图11. LT6658驱动两个数码相关的DAC基准输入。

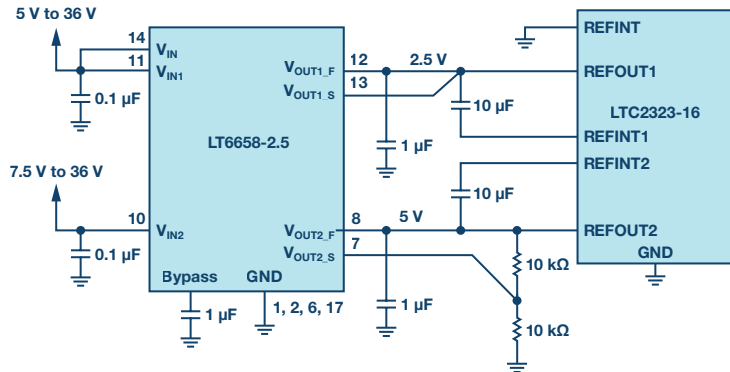


图12. LT6658驱动具有独立基准电压的双通道ADC LTC2323-16。

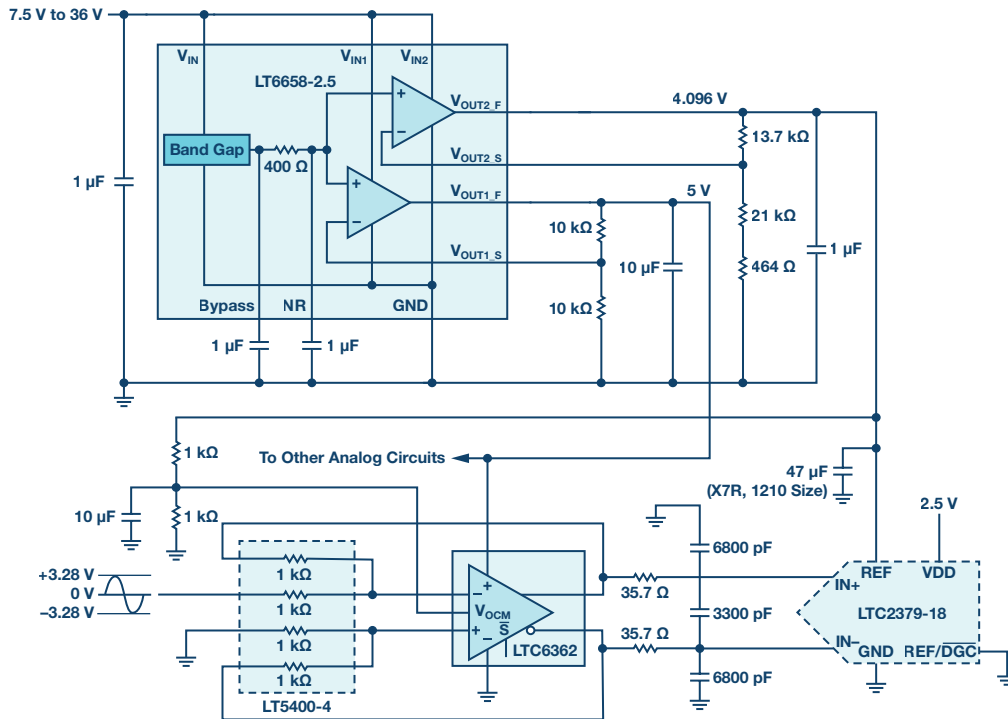


图13. 18位数据采集应用。

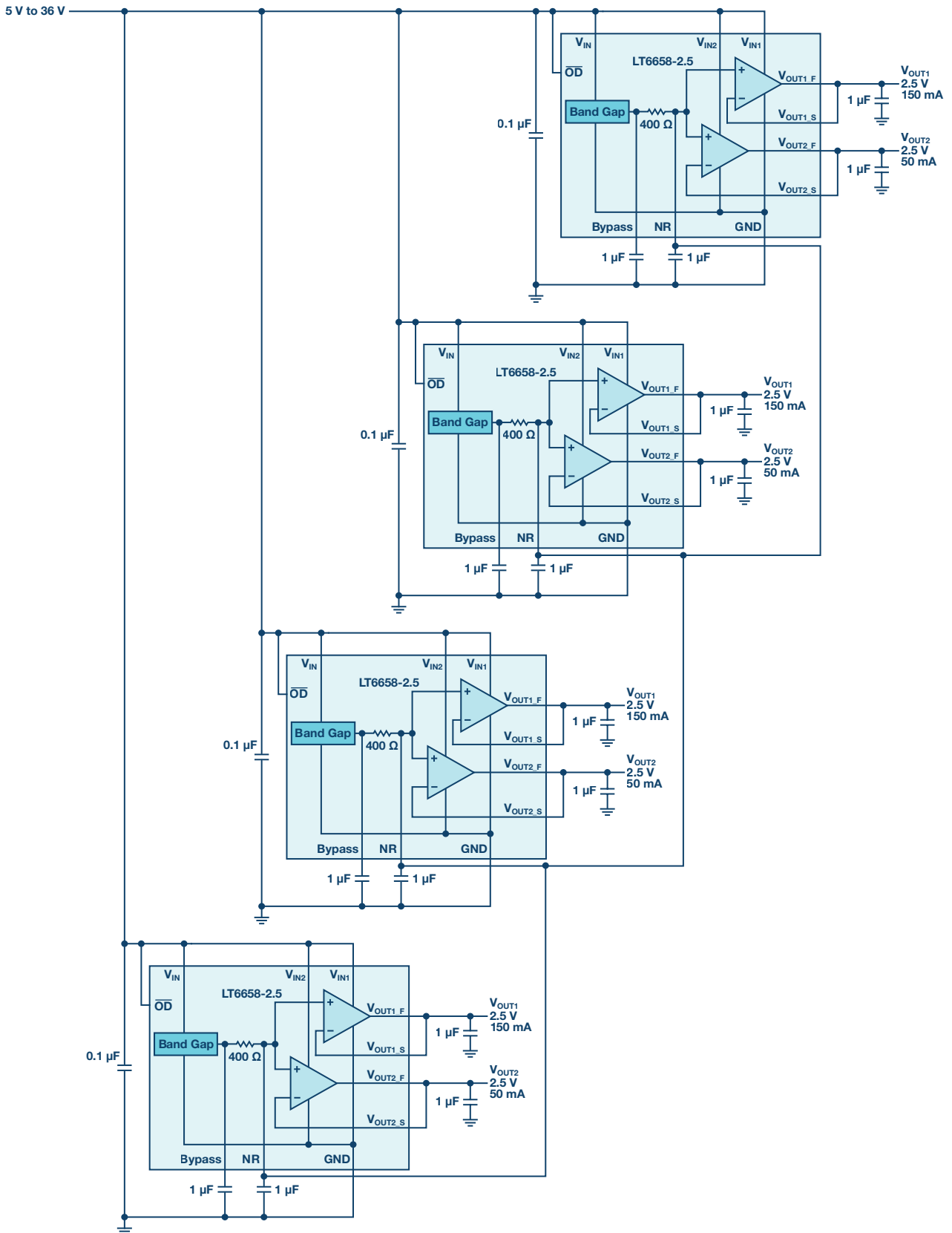


图14. 并联NR引脚以实现具有输出跟踪功能的多通道电源。

图11显示了使用两个精密16位DAC LTC2641的应用。LTC2641的基准电流取决于数字码，因此两个DAC基准输入需要单独的基准电压源。LT6658输出缓冲器出色的跟踪能力意味着DAC也有出色的跟踪能力。

如果只需要一个DAC，LT6658的第二路输出可以为DAC和其他精密模拟电路提供输入电压。

LTC2323-16是一款双通道16位ADC，具有独立的基准输入。每个ADC可以有不同的基准电压。图12显示了一种配置，其中2.5V和5V基准电压驱动不同的基准输入。同样，LT6658输出缓冲器出色的跟踪能力使得转换结果也有很好的跟踪能力。

精密信号处理和调理可能涉及多个集成电路。在图13所示例子中，LT6658为18位转换器提供电源电压和基准电压。容性SAR转换器不断对内部电容阵列进行充电和放电。SAR转换器的动态基准电流可能会严重破坏基准电压源。LT6658可以通过提供精密电压来保持稳定，而第二路输出可以提供精密功率。此外，LT6658具有为多个基准输入提供电压的电流驱动能力。换句话说，LT6658具有强大的基准扇出能力。

前述应用中的缓冲器为精密电路提供基准电压。一个合理的担忧是，一个缓冲器的输出上的活动是否会影响到另一个缓冲器的输出。当NR引脚上有一个10 μF电容时，在DC到1 kHz时，电源抑制能力大于100 dB。这是当V_{IN1}和V_{IN2}引脚连接在一起的时候。关于交流PSRR的详细信息，参见LT6658数据手册。在DC至100 Hz时，输出电源的通道间隔离大于130 dB。

具有跟踪功能的多通道输出电压源

多个LT6658的NR引脚可以连接在一起，形成一个具有跟踪功能的多通道精密电源。在图14所示例子中，四个LT6658的NR引脚连接在一起。由此产生的电源有八路跟踪输出。也就是说，由于所有NR引脚都连接在一起，因此每一个LT6658的输出缓冲器都将跟踪温度。图15a显示了精密调整的输出如何在很宽温度范围内进行跟踪。该图中的七条迹线与第一个V_{OUT1}有关。这证明了输出缓冲器的低失调电压和低温漂移特性。

NR引脚连接在一起，缓冲器的输入电压相同，C_{NR}电容器将组合成更大的值，从而减小带隙电路的噪声带宽。输出缓冲器产生的噪声密度频谱如图15b所示，噪声以输出缓冲器噪声为主，带隙噪声在小于10 Hz的频率滚降。

此例显示所有通道都配置为单位增益。输出电压可配置为各种输出电压值。这些器件虽然共用NR引脚和电源电压，但仍能保持出色的PSRR、负载隔离和负载调整率。

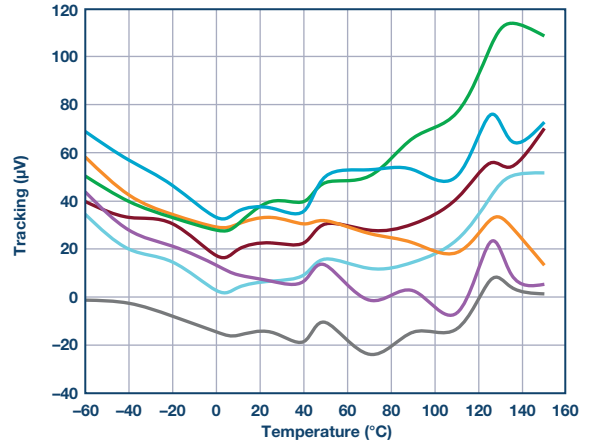


图15a. 跟踪。

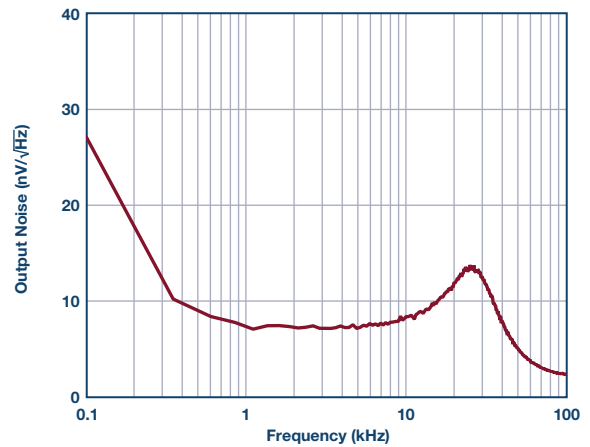


图15b. 输出电压噪声密度。

高电流、低温度系数电路

图16显示了LTC6655-2.5低噪声基准电压源如何过驱LT6658的NR引脚。结果得到一个双路输出、低温度系数(TC)、高电流基准电压源。该电路的一种变化是给其中一个通道增加增益并驱动LTC6655的V_{IN}引脚。LTC6655-2.5需要500 mV的裕量，因此LT6658的一个缓冲器至少要提供3V输出。

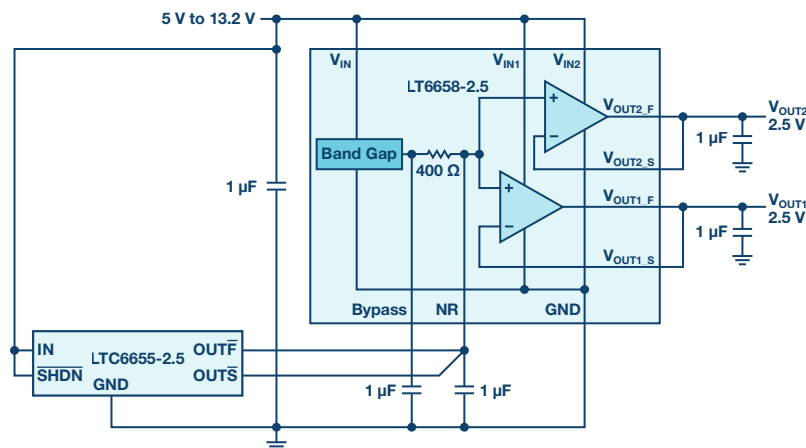


图16. 低漂移、高电流应用。

电源应用

缓冲器输出可以组合在一起，提供单路200 mA输出。电阻允许输出连接在一起而不会造成严重破坏。图17中电路的负载调整率受电阻值的限制，为3 ppm/mA。此外，器件的典型负载调整率为0.25 $\mu\text{V}/\text{mA}$ 。电阻也可以调整以降低负载调整率。由于电阻值非常低，因此功耗不是问题。

电阻可以由印刷电路板走线构成。可以使用一两盎司的铜，或者配置0.01 Ω 电阻的组合。该电路灌电流的比率与拉电流相同。

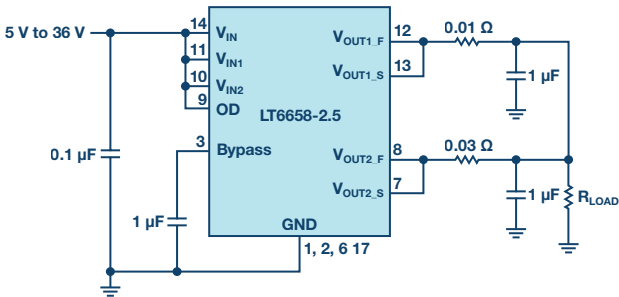


图17. 并联输出以提供200 mA输出。

两路输出会试图相互补偿，它们之间需要一定的电阻。两路输出之间的电压差可达 $\pm 70 \mu\text{V}$ 。使用所示的0.01 Ω 和0.03 Ω 值，输出缓冲器之间最多有几毫安的电流流过。随着电阻值增大，此

共享电流会减小。但是，大隔离电阻意味着负载调整率误差较大，如表1所示。

表1. 负载调整率是输出电阻的函数。

R1 (Ω)	R2 (Ω)	负载调整率(ppm/mA)
0.01	0.03	3
0.02	0.06	6
0.03	0.09	9
0.04	0.12	12
0.05	0.15	15

对于需要大量精密电流的应用，LT6658可与几个晶体管和镇流电阻结合使用，以产生精密、低噪声、5 A固定直流电源，如图18所示。

进行一些修改，即可从图18所示电路获得可变电源，如图19所示。有一篇博客文章讨论了这种设计，参见[此处](#)。

为RF电路供电

图20中的应用让LT6658提供电源，一路输出提高到3 V，另一路输出降低到1.4 V。它为I和Q信号放大器/滤波器和调制器提供电源。3 V输出为滤波器和调制器供电，1.4 V输出设置共模电压。LT6658的OD引脚用于使电路在发送和待机状态之间切换。

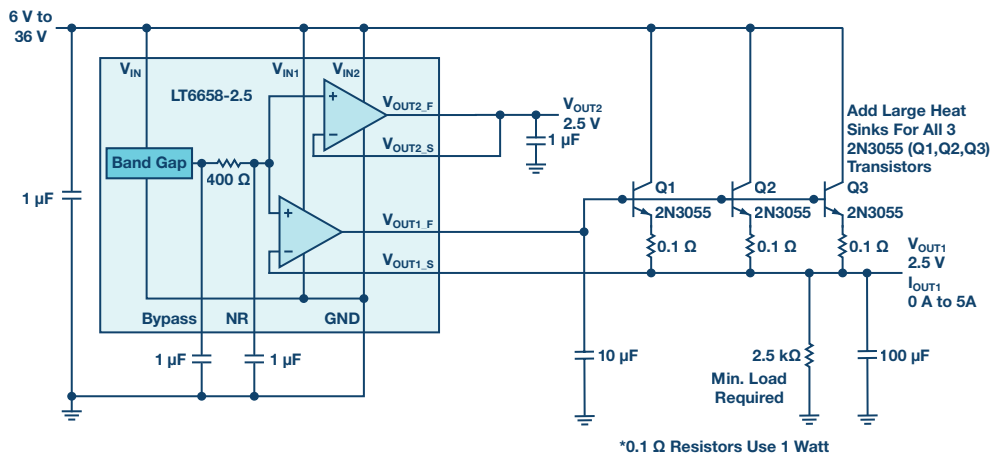


图18. 精密、低噪声、固定2.5 V、5 A电源电路。

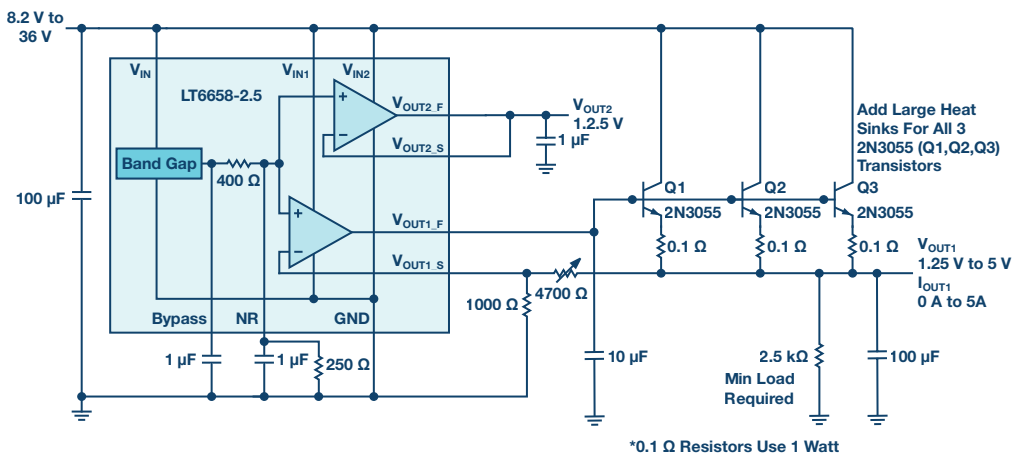


图19. 精密、低噪声、1 V至5 V可变、5 A电源。

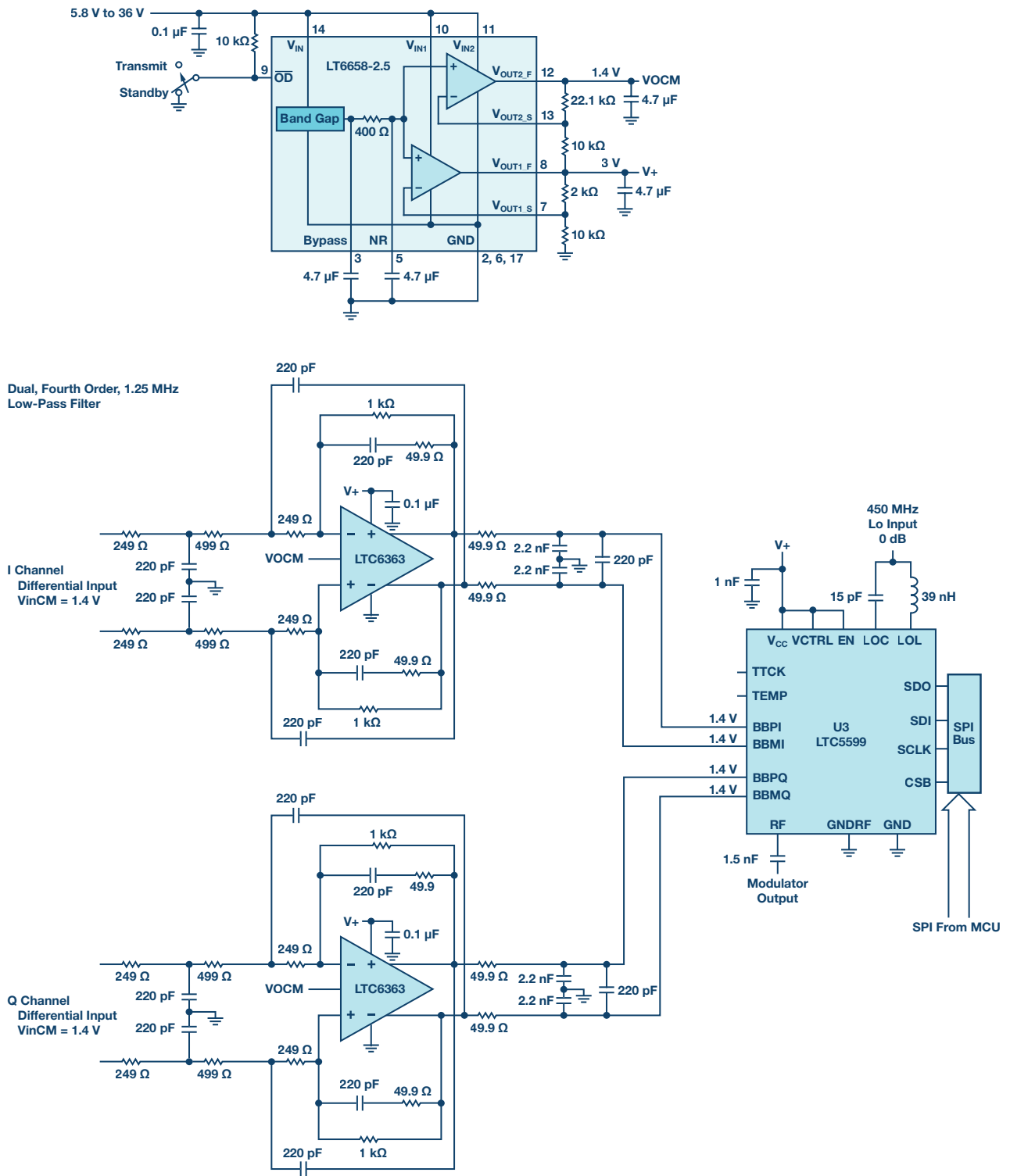


图20. 低功耗、低噪声I和Q信号放大器/滤波器和调制器。

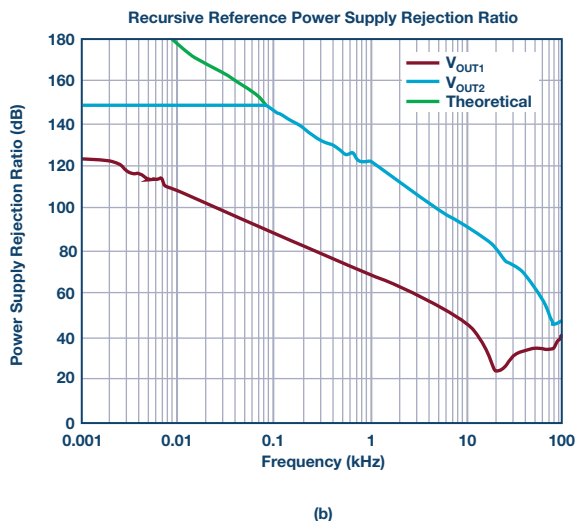
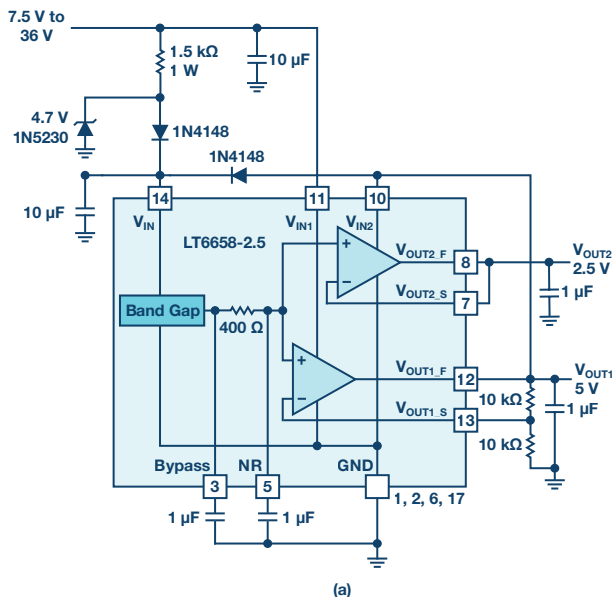


图21. a) 极端电源抑制电路; b) 递归基准电压源的交流电源抑制比。

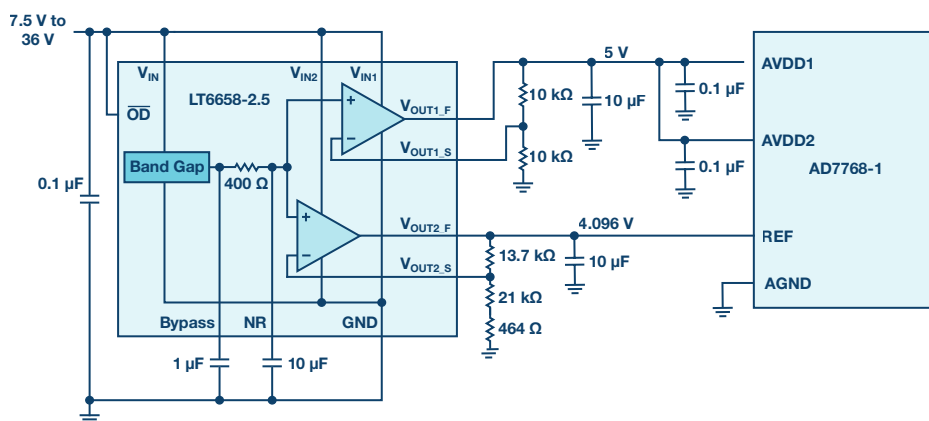


图22. 由LT6658供电的24位同步采样Σ-Δ转换器。

递归基准电压源

虽然LT6658具有出色的电源抑制性能,但图21将电源抑制性能提升到一个新的水平。图21所示的递归基准电压源在 V_{OUT2} 上产生一个输出,该输出与电源电压彻底隔离。 V_{IN1} 和 V_{IN} 由外部电源驱动,在 V_{OUT1} 上产生5V电源。一旦激活, V_{OUT1} 便接管为 V_{IN} 供电的任务,随后 V_{IN2} 将这些电源输入与外部电源隔离。

如图21b中的曲线所示,在我们的测试设置限值下,可测量的低频电源抑制比超过140dB。图中包含了一条理论曲线,其指示的是更有可能的电源抑制性能。

24位高分辨率ADC应用

AD7768-1是一款精密24位Σ-Δ转换器,专为宽带宽、高密度仪器仪表、能源和医疗健康设备而设计。AD7768-1是一款要求很高的转换器,需要低噪声、精密且稳定的基准电压源来驱动其基准输入引脚。对于此应用,LT6658的一路输出为模拟电源引脚AVDD1和AVDD2提供5V电压,另一路输出为基准输入提供4.096V电压。

在1kHz输入信号音和最快可用采样速率下,得到的FFT如下图23所示。具体说来,4.096V基准电压被分成488nV的LSB。在测量结果中,任何噪声、纹波或馈通都会变得非常明显。

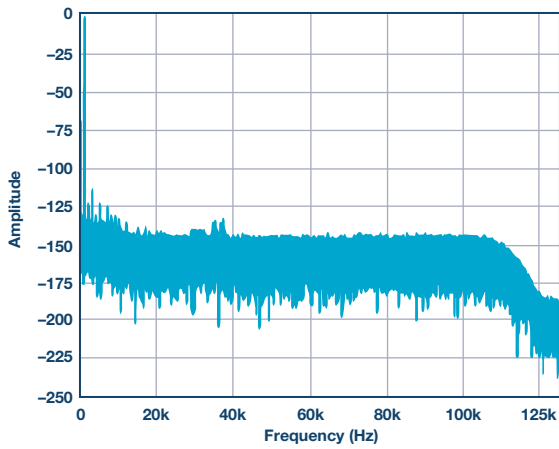


图23. AD7768-1和LT6658应用的FFT。

结论

本文结合若干应用考虑了LT6658的多功能性和灵活性。本文给出的应用使用2.5 V选项，但还有其他五种电压选项可用，即1.2 V、1.8 V、3 V、3.3 V和5 V。所有六种选项都有同样严格的特性，并经过ADI公司因之闻名的严格测试。

Mike Anderson [michael.anderson@analog.com]是ADI公司高级IC设计工程师，负责精密基准电压源和放大器信号调理产品。他曾在Maxim Integrated Products担任高级技术人员和部门领导，负责设计ADC和混合信号电路。1997年前，Mike在Symbios Logic担任原理IC设计工程师，主要负责设计高速光纤通道电路。他获得普渡大学电气工程学士学位和电气工程硕士学位。Mike拥有16项专利，偶尔发表文章。



Michael Anderson

该作者的其他文章：
[Refulator: 200 mA精密基准电压源的能力](#)
 第52卷，第2期

LT6658旨在满足那些希望从基准电压源获得更多电源电流的客户。两路输出似乎是明智的，而且有前述架构。如上文所述，此架构可用于各种应用。毫无疑问，我们的客户会发现许多其他应用LT6658的创新方法。

有关LT6658功能的更多信息，请访问我们的网站，查看《模拟对话》文章[Refulator: 200 mA精密基准电压源的能力](#)。

致谢

文章中的电路由ADI公司的众多人才提供、构建和测试。感谢Philip Karantzalis、Noe Quintero、Niall McGinley、Robert Keily和Tom Westenberg。还要感谢Aaron Schultz和Catherine Chang对这篇文章提供的有益反馈。感谢Brendan Whelan的评论和支持。

60 V和100 V、低 I_Q 升压/SEPIC/反相转换器，适用于紧凑、高效率、低EMI电源

作者：Joey Yurgelon, Jesus Rosales 和 Mark Marosek

分享至    

汽车和工业市场需要低发热运行、适应狭小空间且满足低EMI标准的电源。开关稳压器LT8362、LT8364和LT8361满足升压、SEPIC或反相拓扑中的这些要求。每个器件均支持2.8V至60V的宽输入范围，适合工业或汽车环境，具有低 I_Q 模式(Burst Mode[®])能力，并提供可选SSFM以降低EMI。这些器件内置稳定可靠的60 V/2 A、60 V/4 A和100 V/2 A功率开关(在高达2 MHz的频率下高效工作)，可在狭小空间中提供高功率，同时满足严格的散热和EMI要求。

汽车输入瞬态和预升压

随着当今汽车中电子器件含量的急剧提高，电源数量成倍增加，其中很多需要将宽范围电池电压直接转换为可用的稳压输出。LT836x系列所有器件的最小输入电压为2.8 V，可在冷启动或启停场合中运行；最大输入电压能力达60 V，可处理电源切断等高输入电压瞬变。

如此宽的输入电压范围使LT836x系列非常适合汽车预升压应用。在电池输入电压可能降到降压输出电压以下的应用中，汽车降压调节器需要预升压级。LT8361、LT8362和LT8364在低电池电量期间可提供必要的升压，而在正常电池电压下或电源切断期间可关闭，功耗极低。

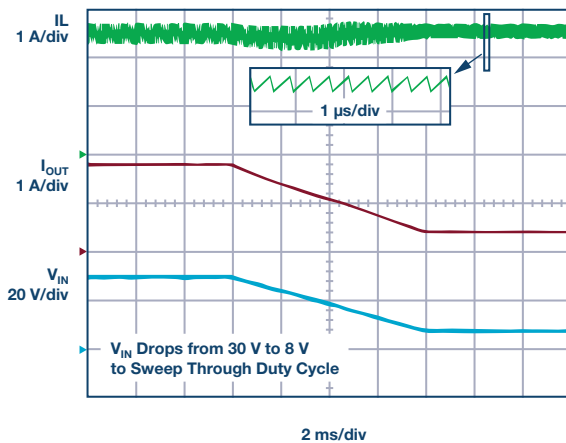


图1. 在峰值开关电流达到限值时，LT836x转换器提供正常工作所需的全斜率补偿，而峰值开关电流限值不会随着占空比而直流降低。

稳定可靠的功率开关

任何开关稳压器都有一项关键要求，那就是在整个输入电压范围内为给定应用提供足够的功率，同时保证可靠运行。这些功率开关稳定可靠，提供60 V/2 A (LT8362)、60 V/4 A (LT8364)和100 V/2 A (LT8361)的电压/峰值电流，支持广泛的应用。除扩展SEPIC和反相转换器的输入电压范围外，LT836x系列的高功率开关电压额定值还能扩展输出电压能力。

功率输送最大化：平坦的限流值与占空比

为使整个输入电压范围内的功率输送最大化，LT836x系列的功率开关在整个占空比范围内保持峰值开关限流值不变。宣传的开关电流是多少，用户就能获得多少电流，不打折扣。这与有些转换器在高占空比下峰值开关电流限值可能下降30%或更多相比，是一个显著的优势。

电流模式DC-DC转换器通常对峰值开关电流限值进行斜率补偿，以避免在达到峰值开关电流限值时出现次谐波振荡。缺点是当占空比提高时(随着输入电压降低)，峰值开关电流限值会减小。在峰值开关电流达到限值时，LT836x系列提供正常工作所需的全斜率补偿，而峰值开关限流值不会随着占空比而直流降低。

2 MHz工作频率：AM频段以上的紧凑型电源

为了满足对紧凑型电源的需求，DC-DC转换器使用高开关频率以最大程度地缩减器件尺寸和成本。此外，汽车应用要求在AM频段以上运行，频率推高至2 MHz。

传统上，高开关频率会导致开关损耗增加，占空比范围受限。LT836x系列采用快速功率开关驱动器以使开关损耗最小，并具有很短的最小导通和关断时间，即使在2 MHz时也能支持宽转换范围。例如，很多应用传统上以400 kHz运行以使效率最高，而LT836x系列能实现更低的损耗和更高的占空比范围。涉及的每种拓扑(升压、SEPIC和反相)的热性能如图2所示。

突发工作模式：轻负载时效率高

轻负载时的高效率是汽车环境中的一个关键特性，这对延长电池寿命至关重要。利用可选突发工作模式(可使用SYNC/MODE引脚选择)，LT836x系列在轻负载下提供高效率(参见表2)。在较低开关频率时，突发工作模式使用均匀间隔的单开关脉冲以降低开关损耗，同时使输出电压纹波最小。在深度休眠模式下或在预升压应用中的直通模式下，LT836x系列从输入引脚汲取的电流低至9 μ A。

SSFM模式：三种拓扑均符合CISPR 25 Class 5的标准

利用展频(SSFM)模式以及电路板布局时的适当滤波，LT836x系列能够满足CISPR 25 Class 5标准。

在EMI敏感环境中，设计人员传统上是避免使用开关稳压器。开关稳压器的大电容和麻烦的热环路提升了PCB布局对实现良好EMI性能和小尺寸解决方案的重要性，给电路板设计和制造带来负担。LT8362、LT8364和LT8361的工厂演示电路包括必要的输入/输出滤波器及示范性PCB布局，当选择SSFM模式时满足CISPR 25 Class 5标准(经过测试)(参见表2)。EMI考虑中基本上不涉及到转换器，应用开发时间和成本得以减少。图4显示了升压解决方案的EMI测试结果。

两全其美：突发工作模式和SSFM

直到最近，选择SSFM模式以降低EMI还意味着必须在轻负载时使用效率较低的跳脉冲模式，但LT836x系列不需要这种权衡。只需在SYNC/MODE引脚与地之间添加一个100 k Ω 电阻(参见表2)，LT836x系列便可在负载变轻时从SSFM模式无缝转换为突发工作模式。其结果是在所有负载下都能实现低EMI和高效率。

封装、引脚兼容性和温度等级

对于喜欢有引脚封装的客户，每个器件都提供引脚兼容的16(12)引脚MSE TSSOP，移除四个引脚是为了符合HV引脚间距要求。如需更小尺寸的解决方案，LT8362和LT8364也提供DFN封装。LT8362(3 mm \times 3 mm) 10引脚DFN与LT8364引脚兼容，可将前者放置在(4 mm \times 3 mm) LT8364 12引脚DFN PCB空间上(参见图6)。所有封装均有耐热增强型裸露接地焊盘，并提供E、I和H温度等级。

升压/SEPIC/反相：用于正或负输出的FBX引脚

单个FBX引脚即可提供正输出电压和负输出电压，所有拓扑结构皆可实现。反相应用与升压或SEPIC一样可获得，节省设计时间和精力。

升压转换器

有些应用要求输出电压高于输入电压，LT836x系列具有2.8 V至60 V输入能力和功率开关额定值范围，因而是许多升压转换器应用的理想选择。对于大转换比设计，以断续导通模式(DCM)工作可能是最佳解决方案；连续导通模式(CCM)可以提供更高的输出功率。

图7中的转换器为LT8364低 I_o 、低EMI、2 MHz、24 V升压转换器，采用SSFM，符合CISPR 25 Class 5辐射和传导EMI标准(图4)。输入电压为12 V时，该应用可轻松达到94%的峰值效率。

SEPIC转换器

汽车和工业应用的输入电压可能高于或低于所需的输出电压。对于需要给输入升压和降压的DC-DC转换器应用，SEPIC拓扑常常是解决方案。SEPIC支持需要断开输出的应用，以确保在关断期间无输出电压，且能容忍输出短路故障，因为输入到输出之间没有直流路径。开关额定值为60 V/100 V，最小导通和关断时间很短，支持宽输入电压范围。LT836x系列提供可选BIAS引脚，其可用作INTV_{CC}稳压器的第二输入电源以提高效率。

图8中的SEPIC转换器使用LT8361来展示额定值100 V开关的多功能性。开关电压额定值必须大于最大输入和输出电压之和。输入为48 V，输出为24 V，该开关可轻松处理所需的72 V电压。当输入大于输出时，BIAS引脚连接到V_{OUT}时可提高效率。采用SSFM工作模式时，该应用符合CISPR 25 Class 5辐射和传导EMI标准(图9)。12 V输入时的峰值效率为88%。

反相转换器

负电源在当今电子产品中很常用。但是，许多应用只有正输入电压可用。配置为反相拓扑时，LT836x系列可以从高于或低于负输出电压幅度的正输入电压进行调节。与SEPIC拓扑一样，60 V/100 V的高开关额定值及很短的最小导通和关断时间支持宽输入电压范围。

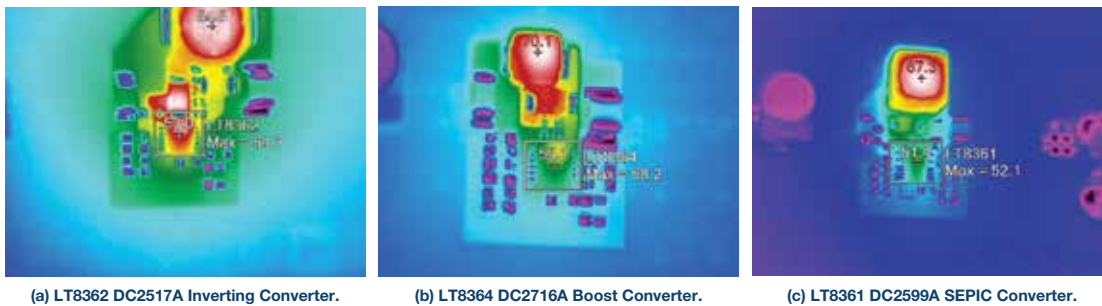
工作在2 MHz时，LT8362提供了一种从正输入电源产生负电压的简便方法，如图10所示——使用SSFM的低 I_o 、低EMI、2 MHz、-12 V反相转换器。利用稳定可靠的60 V开关，该应用可在高达42 V ($|V_{OUT}| + V_{IN}$ 60 V)的输入下工作。V_{IN}为12 V时，峰值效率可达85%。采用SSFM工作模式时，该应用符合CISPR 25 Class 5辐射和传导EMI标准(图11)。

结论

为满足汽车和工业市场对紧凑、高效率、低EMI电源的需求，LT836x系列提供稳定可靠的LT8362 (60 V/2 A)、LT8364 (60 V/4 A)和LT8361 (100 V/2 A)开关稳压器，并且支持升压、SEPIC和反相拓扑。低 I_o 突发工作模式，占空比范围内平坦的开关电流限值，2 MHz工作频率下的低开关损耗，以及2.8 V至60 V的宽输入范围，使这些器件显著优于同类器件。

通过适当的演示板布局和滤波器设计并使用SSFM模式，可实现低EMI性能以满足CISPR 25 Class 5 EMI标准。

所有器件都有16(12) MSE引脚兼容性，LT8362 (3 mm \times 3 mm DFN(10))和LT8364 (4 mm \times 3 mm DFN(12))尺寸兼容，因而设计开发得以简化。LT836x系列的所有器件均提供E、I和H温度等级。



(a) LT8362 DC2517A Inverting Converter.

(b) LT8364 DC2716A Boost Converter.

(c) LT8361 DC2599A SEPIC Converter.

图2. LT8362 Cuk反相、LT8364升压和LT8361 SEPIC设计方案的热性能。

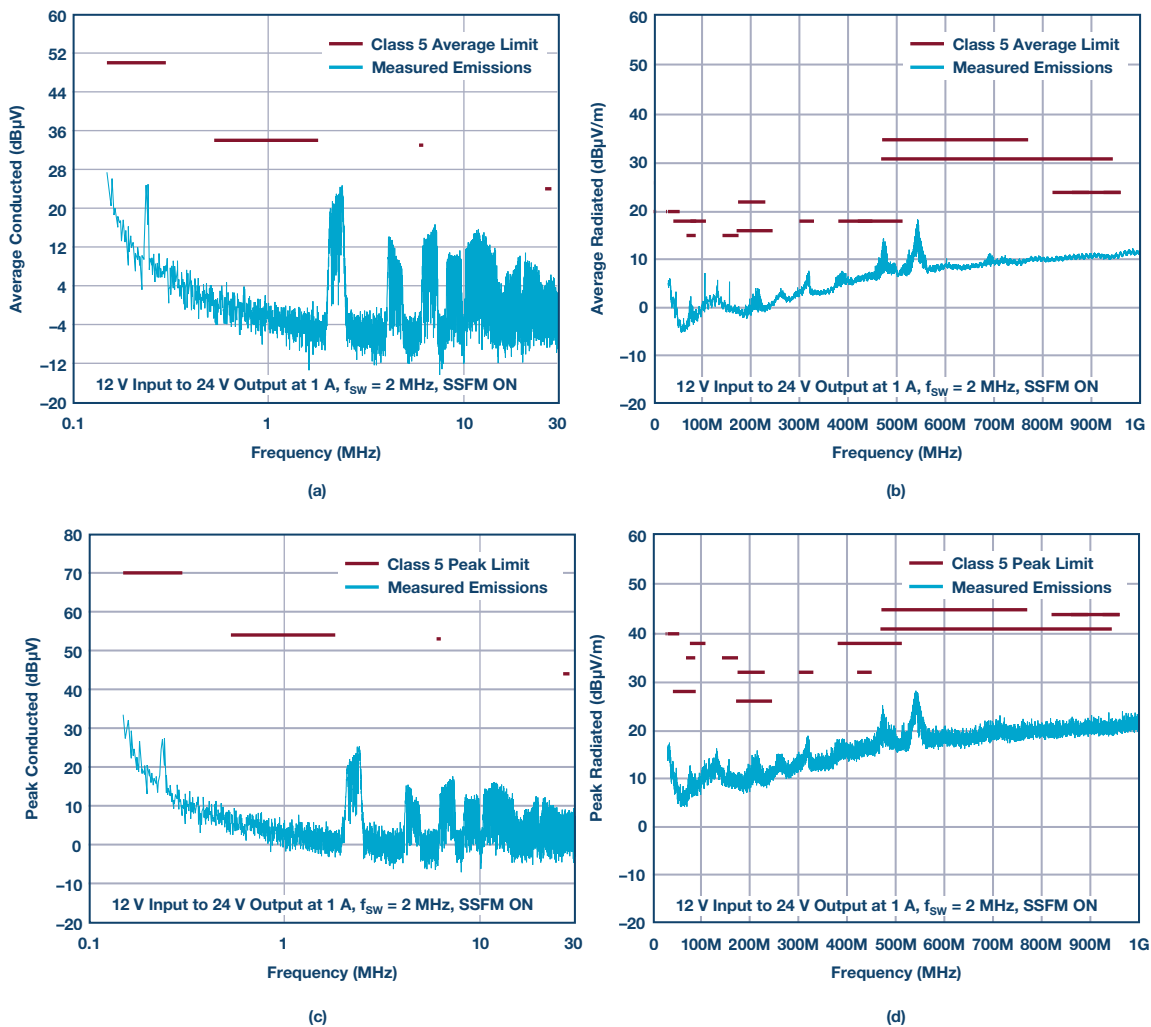


(a) LT8362 low EMI Inverting Converter.

(b) LT8364 Low EMI Boost Converter

(c) LT8361 Low EMI SEPIC Converter.

图3. 紧凑型低EMI转换器解决方案。



(c)

(d)

图4. LT8364升压解决方案的EMI测试结果。

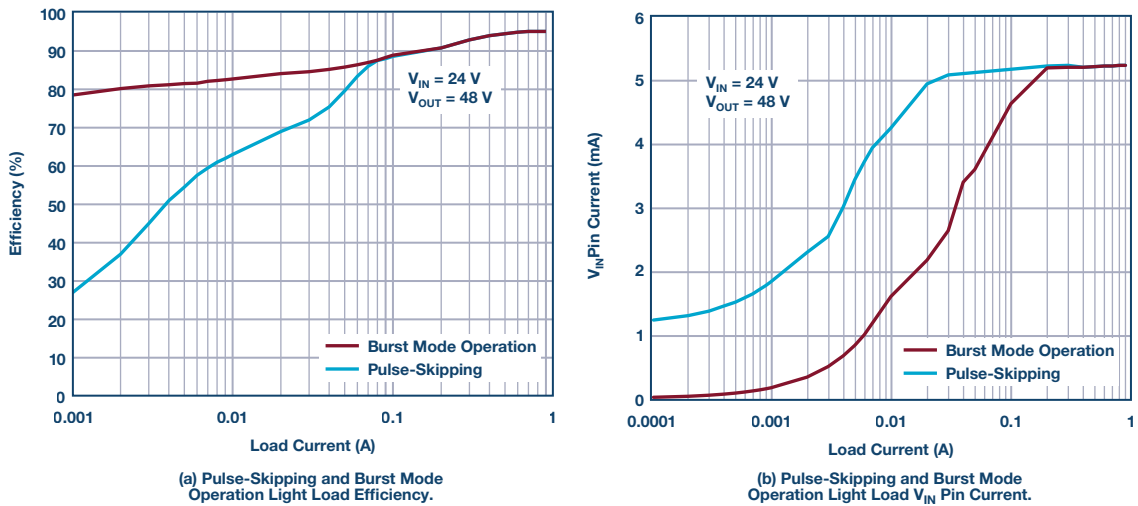


图5. LT8362升压解决方案的跳脉冲与突发工作模式的关系(24 V输入、48 V输出)。

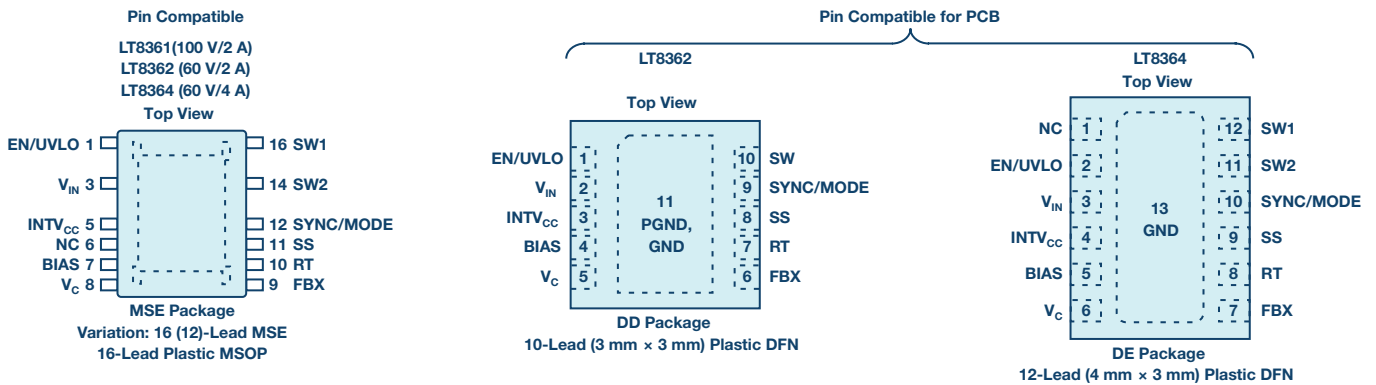


图6. LT8361、LT8362和LT8364封装的引脚兼容性。

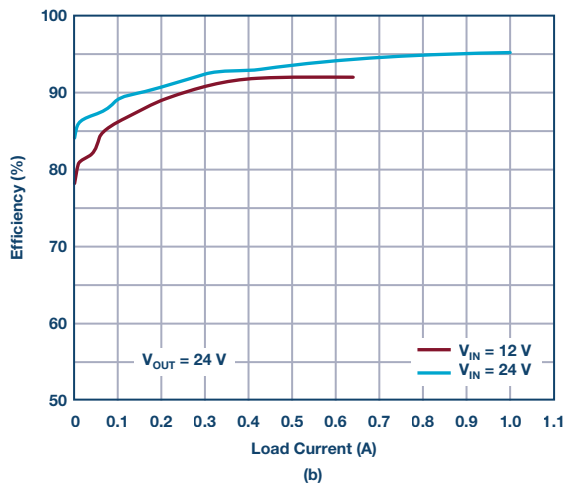
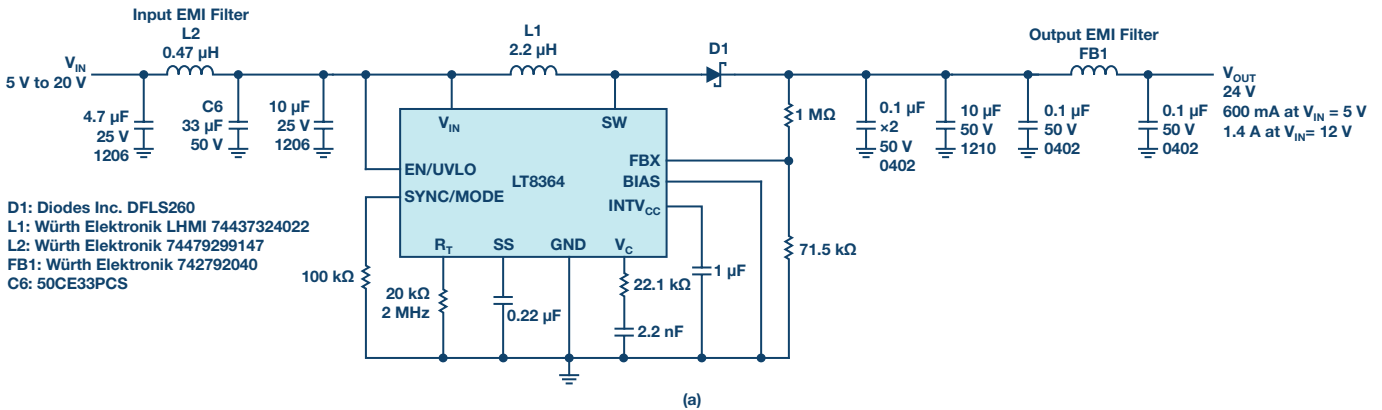


图7. LT8364、2 MHz、24 V输出升压转换器符合CISPR 25 Class 5 EMI标准(见图4)。

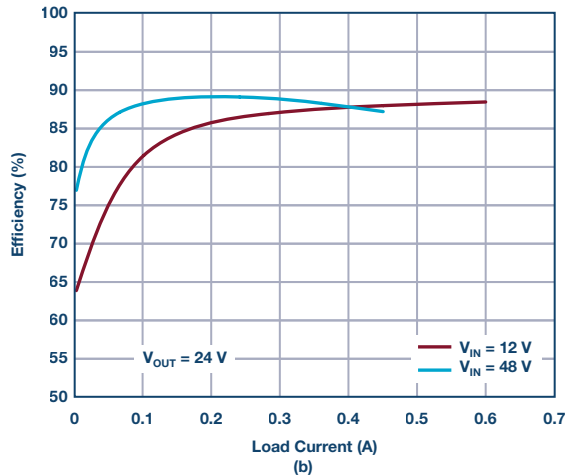
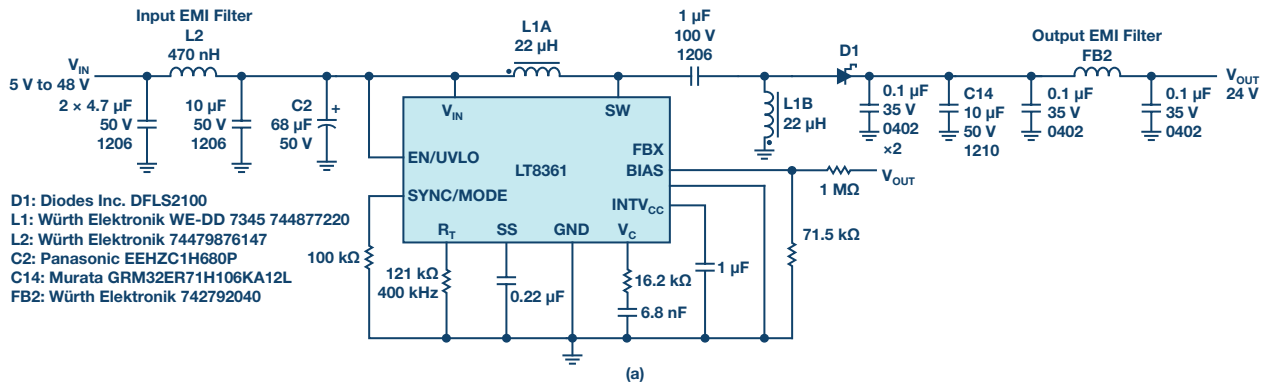


图8. LT8361、400 kHz、24 V输出SEPIC转换器符合CISPR 25 Class 5 EMI标准。

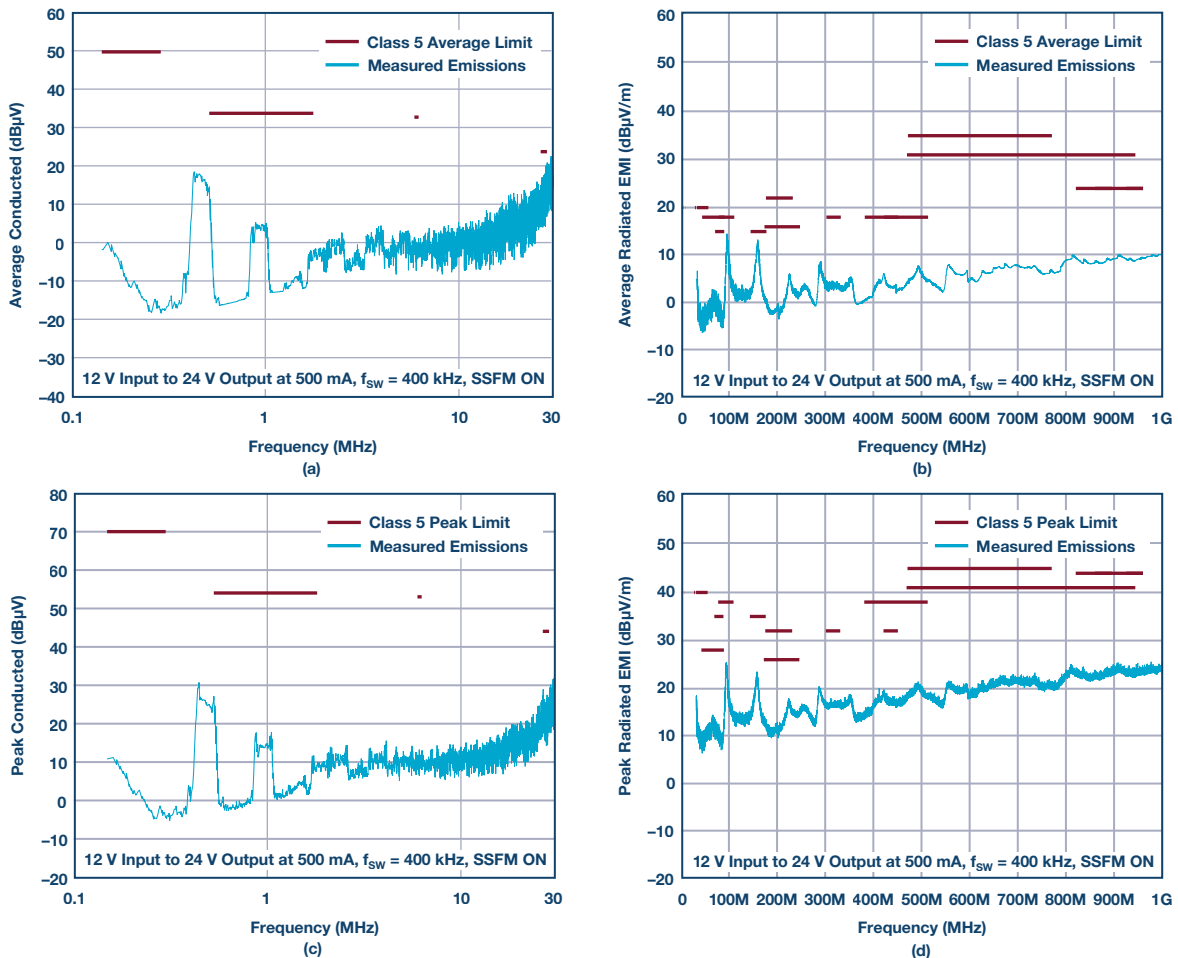


图9. LT8361 SEPIC解决方案的EMI测试结果。

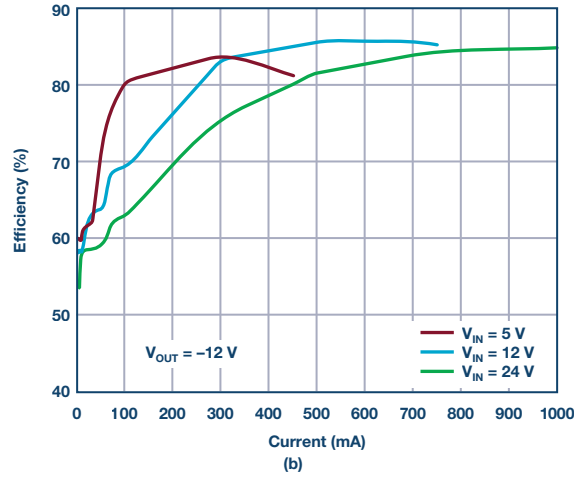
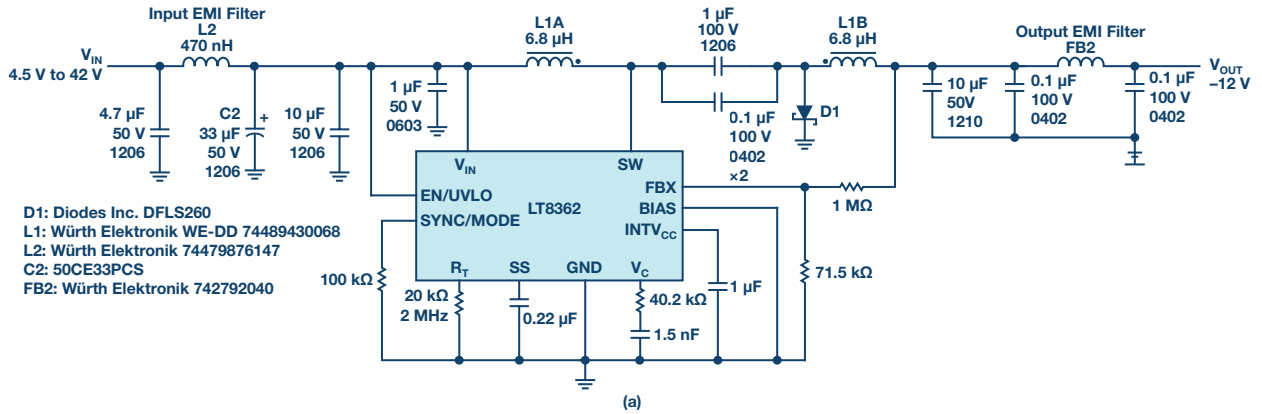


图10. LT8362, 2 MHz、-12 V输出反相转换器符合 CISPR 25 Class 5 EMI 标准。

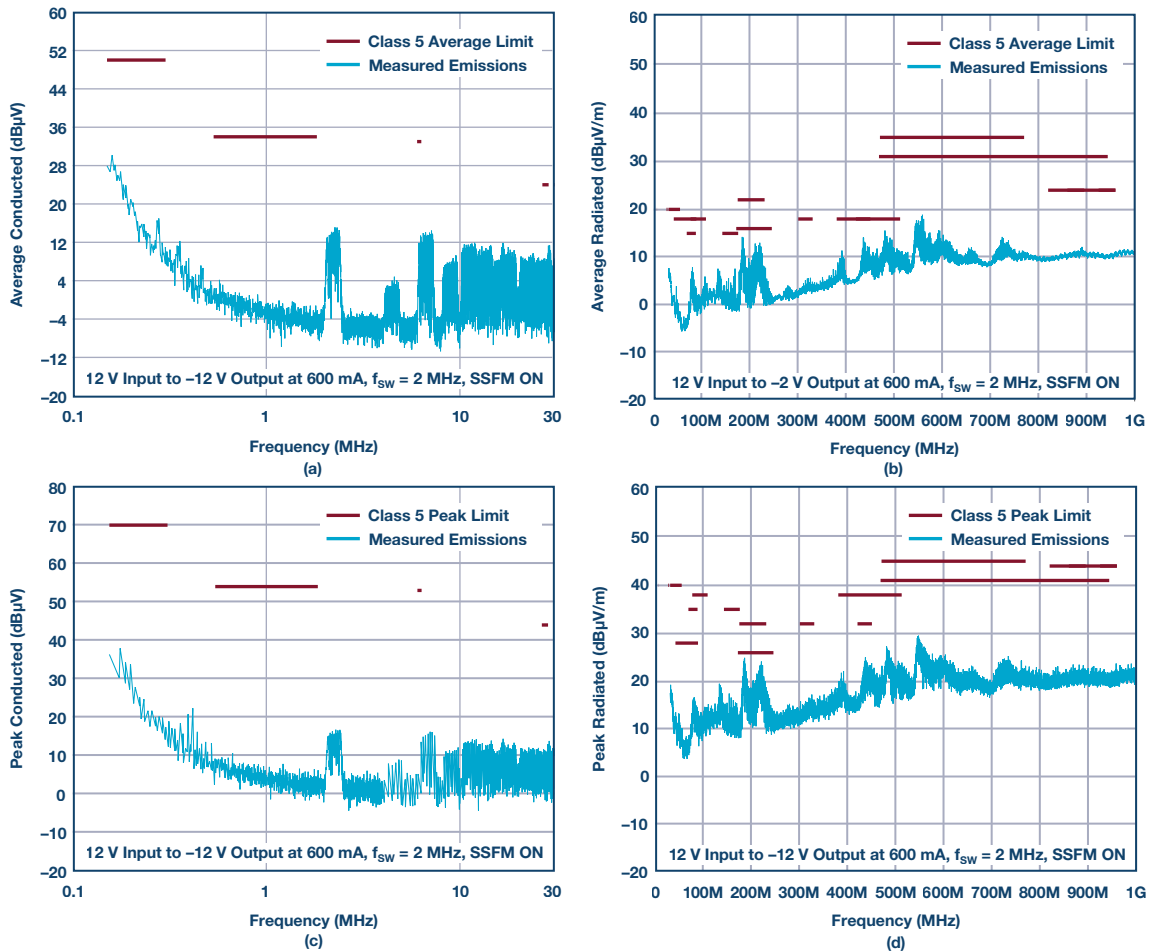


图11. LT8362反相解决方案的EMI测试结果。

表1. 低 I_o 升压/SEPIC/反相转换器；本文中描述的器件以高亮显示。

	LT8362	LT8364	LT8361	LT8330	LT8331	LT8335
突发模式 I_o	9 μ A	9 μ A	9 μ A	6 μ A	6 μ A	6 μ A
输入电压范围	2.8 V至60 V	2.8 V至60 V	2.8 V至60 V	3 V至40 V	4.5 V至100 V	3 V至25 V
可编程/固定开关频率	300 kHz至2 MHz	300 kHz至2 MHz	300 kHz至2 MHz	2 MHz	100 kHz至500 kHz	2 MHz
扩展频谱频率调制用于实现低EMI	是	是	是			
功率开关电压/电流	60 V/2 A	60 V/4 A	100 V/2 A	60 V/1 A	140 V/0.5 A	28 V/2 A
封装	3 mm \times 3 mm DFN, 16(12)引脚 MSE	4 mm \times 3 mm DFN, 16(12)引脚 MSE	16(12)引脚MSE	3 mm \times 2 mm DFN, TSOT- 23	16(12)引脚MSE	3 mm \times 2 mm DFN
温度等级	E, I, H	E, I, H	E, I, H	E, I, H	E, I, H	E, I, H

表2. LT836x系列支持的工作模式。

SYNC/MODE引脚输入	支持的工作模式
(1) GND 或 <0.14 V	突发工作模式
(2) 外部时钟	跳脉冲/同步
(3) 100 k Ω 电阻接 GND	突发/SSFM
(4) 浮空(引脚断开)	跳脉冲
(5) INTV _{CC} 或 > 1.7 V	跳脉冲/SSFM
温度等级	E, I, H

Joey Yurgelon [joey.yurgelon@analog.com]是ADI公司位于加利福尼亚州米尔皮塔斯的Power by Linear部门的模拟IC设计工程师。他的兴趣包括电源管理IC遥测和单片升压/SEPIC/反相转换器，重点关注用于汽车激光雷达的高压APD偏置解决方案。Joey毕业于拉斯维加斯内华达大学，获电气工程学士学位。2016年加入凌力尔特公司(现为ADI的一部分)，此前他曾效力于私营和公共部门。



Joey Yurgelon

Jesus Rosales [jesus.rosales@analog.com]是ADI公司位于加利福尼亚州米尔皮塔斯的应用部门的应用工程师。1995年加入凌力尔特公司(现为ADI的一部分)，担任助理工程师；2001年晋升为应用工程师。此后他一直为升压/反相/SEPIC系列单片转换器和一些离线隔离应用控制器提供技术支持。他于1982年毕业于Bay Valley技术学院，获电子学副学士学位。



Jesus Rosales

Mark Marosek [mark.marosek@analog.com]是ADI公司位于加利福尼亚州米尔皮塔斯的Power by Linear部门的设计工程经理。他的兴趣包括单片升压/反相/SEPIC转换器和多串LED驱动器，主要关注汽车和工业应用。他的团队目前重点关注用于汽车激光雷达的高压APD偏置解决方案和激光二极管电源。Mark毕业于苏格兰爱丁堡大学，获电气与电子工程学士学位和硕士学位。1988年至1998年间，他在National Semiconductor工作，曾为汽车业一级供应商设计定制电源IC。1998年加入凌力尔特公司(现为ADI公司的一部分)，担任高级电源IC设计师。



Mark Marosek

非常见问题解答-第156期

优化电源测量设置

作者：Frederik Dostal

分享至    

问：

如何确保尽可能高效地测试开关稳压器？



答：

电路设计人员在决定使用某个特定电源之前，首先会对它进行仔细测试。开关稳压器IC的数据手册提供了整个电源在实际应用中如何运行，以及如何通过实验室测试来获得相应特性的有价值信息。电路仿真(例如LTspice®)很有用，可以帮助优化电路。但是，仿真并不能代替硬件测试。就此而言，寄生参数要么难以估计，要么难以仿真。

因此，电源要在实验室中进行彻底测试。用于测试的可以是内部开发的原型，大多数情况下则是使用相应电源IC制造商的现有评估板。

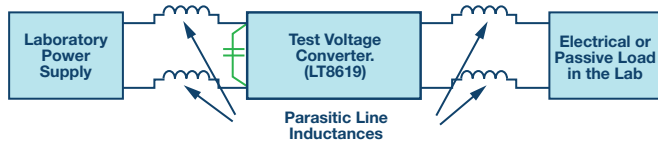


图1. 用于电源运行的连接

连接测试电路时，应考虑若干事项。图1所示为测试设置的原理图。被测电路的输入侧必须连接到电源，输出侧连接到负载。这听起来微不足道，但有一些重要细节必须注意。

尽可能减小线路电感

图1是用于评估电源转换器的设置原理图。我们要测试的是电源电路的行为，而不是测试板与实验室电源之间或与输出端负载之间的连接线路的影响。为降低这些连接线路的影响，应采取两项重要措施。第一，连接线路应尽可能短，短线路的电感值比长线路低。第二，尽量缩小电流通径面积可进一步降低寄生电感。为实现目标，一个显而易见的办法是使用绞合线。这使得电流路径面积仅取决于线路长度和绞合线外皮的厚度。图2显示了测试电压转换器的连接，其使用绞合连接线来降低线路寄生电感。



图2. 使用短绞合线的实用操作设置

在基于开关稳压器的电源中，输入侧和输出侧均有交流电。根据电路拓扑结构，输入侧可能出现脉冲电流，例如在降压转换器(降压控制器)中就会如此。启动行为以及负载跳变也需要测试。在这些工作条件下，测试设置中的连接线路也承载交流电。

输入端增加本地储能器件

如果要测试电源对负载瞬变的响应速度有多快，则被测设计必须提供足够多的能量。被测设计输入侧的能量来源不应是限制因素。为确保不出现这种情况，建议在电源输入端放置一个较大容值的电容，如图1中的绿色部分所示。它确保负载瞬变测试可以正确执行。

但是，必须确保电源的后续使用受到非常明确的条件限制。对输入端储能器件的影响必须有很好的了解，以便可以正确选定电源输入电容的大小。

还必须考虑图1中大电容的另一个方面。如果需要在电源输入端施加电压瞬变以测试相应的行为，则此电容会大大减慢被测电路经受的电压瞬变。因此，对于这些测试，应移除该电容。

总之，与电源设计相关的任务看似简单，但有很多事情必须考虑，例如将电路连接到实验室工作台。被测电路的电源线以及远离被测电路的电源线需要作为交流电路处理，因此，这些电缆必须很短并绞合，以减小这些连接电缆的寄生电感。对电路设计人员而言，这并不是多余的工作，这样做会使测试结果接近我们测试的初衷。如果测试设置的影响得以降低，其余结果将更有价值。随着时间推移，经验丰富的电源工程师已开发出优化电路评估的方法。如果遵循本文中的所有提示，就能顺利地完成评估。

Frederik Dostal [frederik.dostal@analog.com]就读于德国爱尔兰根大学微电子学专业。他于2001年开始工作，涉足电源管理业务，曾担任多种应用工程师职位，并在亚利桑那州凤凰城工作了4年，负责开关模式电源。Frederik于2009年加入ADI公司，担任欧洲分公司的电源管理技术专家。



Frederik Dostal

该作者的其他文章：

[FPGA的电源管理](#)

第52卷，第1期

SPI接口简介

作者: Piyu Dhaker

分享至    

串行外设接口(SPI)是微控制器和外围IC(如传感器、ADC、DAC、移位寄存器、SRAM等)之间使用最广泛的接口之一。本文先简要说明SPI接口,然后介绍ADI公司支持SPI的模拟开关与多路转换器,以及它们如何帮助减少系统电路板设计中的数字GPIO数量。

SPI是一种同步、全双工、主从式接口。来自主机或从机的数据在时钟上升沿或下降沿同步。主机和从机可以同时传输数据。SPI接口可以是3线式或4线式。本文重点介绍常用的4线SPI接口。

接口

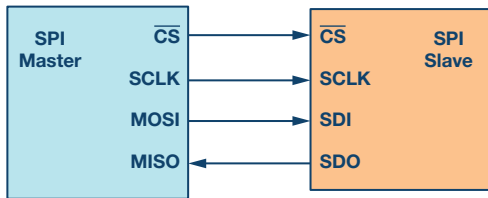


图1.含主机和从机的SPI配置

4线SPI器件有四个信号:

- ▶ 时钟(SPI CLK, SCLK)
- ▶ 片选(CS)
- ▶ 主机输出、从机输入(MOSI)
- ▶ 主机输入、从机输出(MISO)

产生时钟信号的器件称为主机。主机和从机之间传输的数据与主机产生的时钟同步。同I²C接口相比, SPI器件支持更高的时钟频率。用户应查阅产品数据手册以了解SPI接口的时钟频率规格。

SPI接口只能有一个主机,但可以有一个或多个从机。图1显示了主机和从机之间的SPI连接。

来自主机的片选信号用于选择从机。这通常是一个低电平有效信号,拉高时从机与SPI总线断开连接。当使用多个从机时,主机需要为每个从机提供单独的片选信号。本文中的片选信号始终是低电平有效信号。

MOSI和MISO是数据线。MOSI将数据从主机发送到从机, MISO将数据从从机发送到主机。

数据传输

要开始SPI通信,主机必须发送时钟信号,并通过使能CS信号选择从机。片选通常是低电平有效信号。因此,主机必须在该信号上发送逻辑0以选择从机。SPI是全双工接口,主机和从机可以分别通过MOSI和MISO线路同时发送数据。在SPI通信期间,数据的发送(串行移出到MOSI/SDO总线上)和接收(采样或读入总线(MISO/SDI)上的数据)同时进行。串行时钟沿同步数据的移位和采样。SPI接口允许用户灵活选择时钟的上升沿或下降沿来采样和/或移位数据。欲确定使用SPI接口传输的数据位数,请参阅器件数据手册。

时钟极性和时钟相位

在SPI中,主机可以选择时钟极性和时钟相位。在空闲状态期间,CPOL位设置时钟信号的极性。空闲状态是指传输开始时CS为高电平且在向低电平转变的期间,以及传输结束时CS为低电平且在向高电平转变的期间。CPHA位选择时钟相位。根据CPHA位的状态,使用时钟上升沿或下降沿来采样和/或移位数据。主机必须根据从机的要求选择时钟极性和时钟相位。根据CPOL和CPHA位的选择,有四种SPI模式可用。表1显示了这4种SPI模式。

表1.通过CPOL和CPHA选择SPI模式

SPI模式	CPOL	CPHA	空闲状态下的时钟极性	用于采样和/或移位数据的时钟相位
0	0	0	逻辑低电平	数据在上升沿采样,在下降沿移出
1	0	1	逻辑低电平	数据在下降沿采样,在上升沿移出
2	1	1	逻辑低电平	数据在下降沿采样,在上升沿移出
3	1	0	逻辑低电平	数据在上升沿采样,在下降沿移出

图2至图5显示了四种SPI模式下的通信示例。在这些示例中,数据信息显示在MOSI和MISO线上。传输的开始和结束用绿色虚线表示,采样边沿用橙色虚线表示,移位边沿用蓝色虚线表示。请注意,这些图形仅供参考。要成功进行SPI通信,用户须参阅产品数据手册并确保满足器件的时序规格。

图3给出了SPI模式1的时序图。在此模式下,时钟极性为0,表示时钟信号的空闲状态为低电平。此模式下的时钟相位为1,表示数据在下降沿采样(由橙色虚线显示),并且数据在时钟信号的上升沿移出(由蓝色虚线显示)。

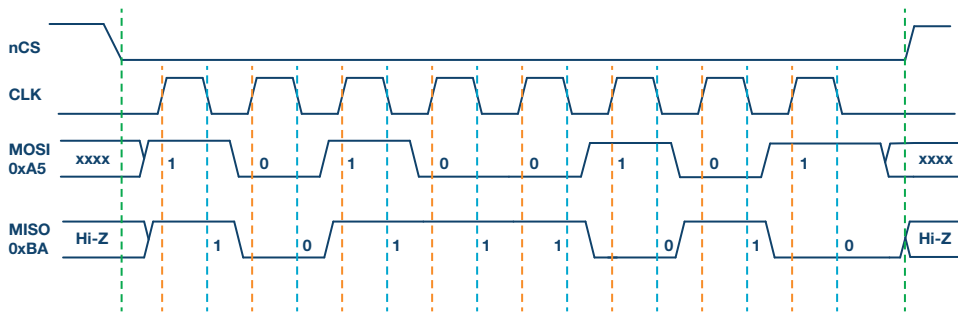


图2. SPI模式0, CPOL = 0, CPHA = 0; CLK空闲状态 = 低电平, 数据在上升沿采样, 并在下降沿移出。

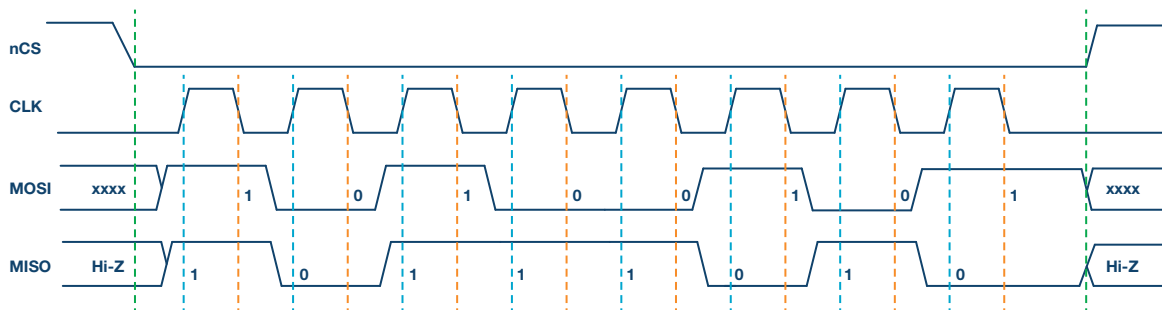


图3. SPI模式1, CPOL = 0, CPHA = 1; CLK空闲状态 = 低电平, 数据在下降沿采样, 并在上升沿移出。

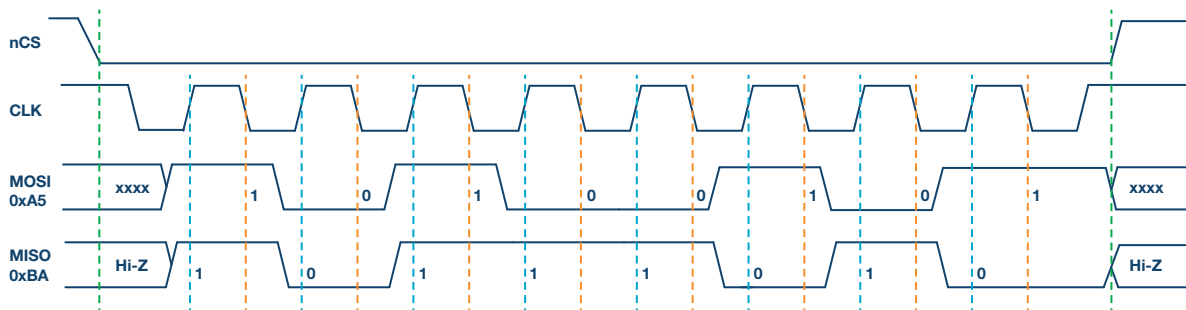


图4. SPI模式2, CPOL = 1, CPHA = 1; CLK空闲状态 = 高电平, 数据在下降沿采样, 并在上升沿移出。

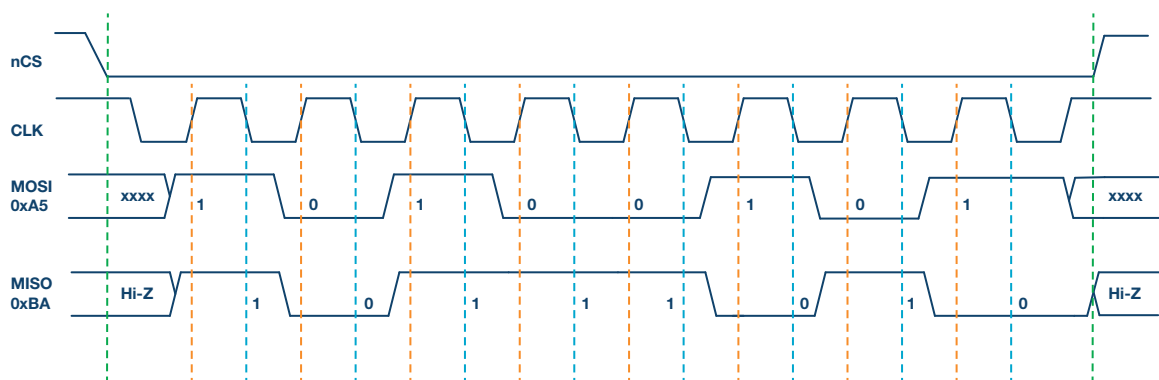


图5. SPI模式3, CPOL = 1, CPHA = 0; CLK空闲状态 = 高电平, 数据在上升沿采样, 并在下降沿移出。

图4给出了SPI模式2的时序图。在此模式下, 时钟极性为1, 表示时钟信号的空闲状态为高电平。此模式下的时钟相位为1, 表示数据在下降沿采样(由橙色虚线显示), 并且数据在时钟信号的上升沿移出(由蓝色虚线显示)。

图5给出了SPI模式3的时序图。在此模式下, 时钟极性为1, 表示时钟信号的空闲状态为高电平。此模式下的时钟相位为0, 表示数据

在上升沿采样(由橙色虚线显示), 并且数据在时钟信号的下降沿移出(由蓝色虚线显示)。

多从机配置

多个从机可与单个SPI主机一起使用。从机可以采用常规模式连接, 或采用菊花链模式连接。

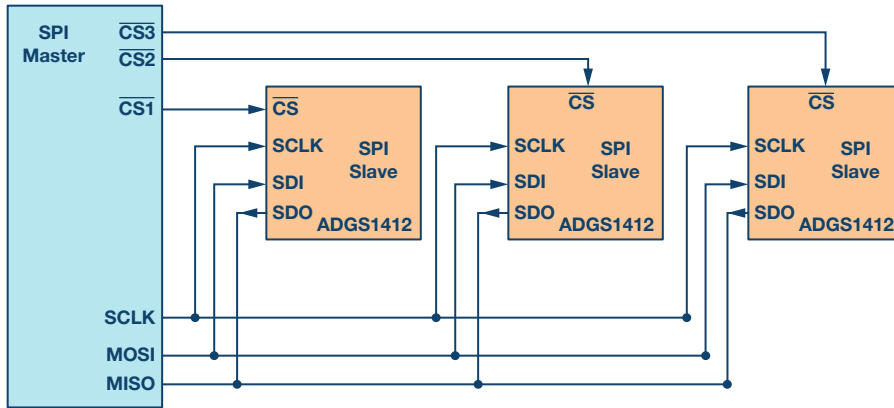


图6. 多从机SPI配置

常规SPI模式：

在常规模式下，主机需要为每个从机提供单独的片选信号。一旦主机使能(拉低)片选信号，MOSI/MISO线上的时钟和数据便可用于所选的从机。如果使能多个片选信号，则MISO线上的数据会被破坏，因为主机无法识别哪个从机正在传输数据。

从图6可以看出，随着从机数量的增加，来自主机的片选线的数量也增加。这会快速增加主机需要提供的输入和输出数量，并限制可以使用的从机数量。可以使用其他技术来增加常规模式下的从机数量，例如使用多路复用器产生片选信号。

菊花链模式：

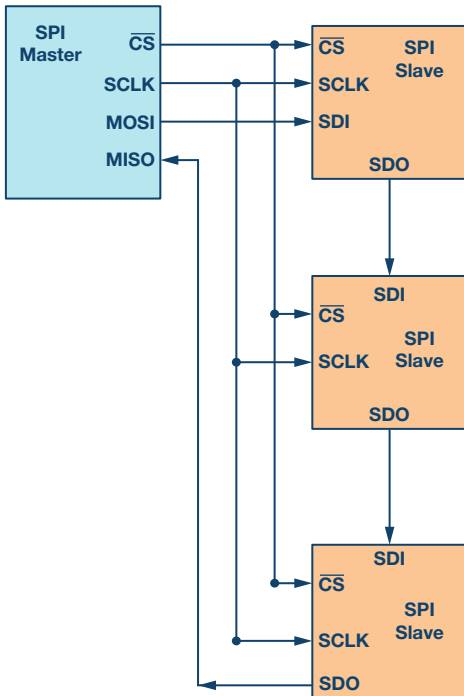


图7. 多从机SPI菊花链配置

在菊花链模式下，所有从机的片选信号连接在一起，数据从一个从机传播到下一个从机。在此配置中，所有从机同时接收同一SPI时钟。来自主机的数据直接送到第一个从机，该从机将数据提供给下一个从机，依此类推。

使用该方法时，由于数据是从一个从机传播到下一个从机，所以传输数据所需的时钟周期数与菊花链中的从机位置成比例。例如在图7所示的8位系统中，为使第3个从机能够获得数据，需要24个时钟脉冲，而常规SPI模式下只需8个时钟脉冲。图8显示了时钟周期和通过菊花链的数据传播。并非所有SPI器件都支持菊花链模式。请参阅产品数据手册以确认菊花链是否可用。

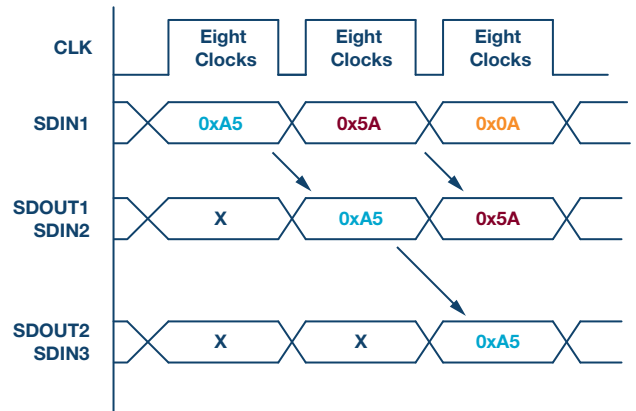


图8. 菊花链配置：数据传播

ADI公司支持SPI的模拟开关与多路转换器

ADI公司最新一代支持SPI的开关可在不影响精密开关性能的情况下显著节省空间。本文的这一部分将讨论一个案例研究，说明支持SPI的开关或多路复用器如何能够大大简化系统级设计并减少所需的GPIO数量。

ADG1412是一款四通道、单刀单掷(SPST)开关，需要四个GPIO连接到每个开关的控制输入。图9显示了微控制器和一个ADG1412之间的连接。

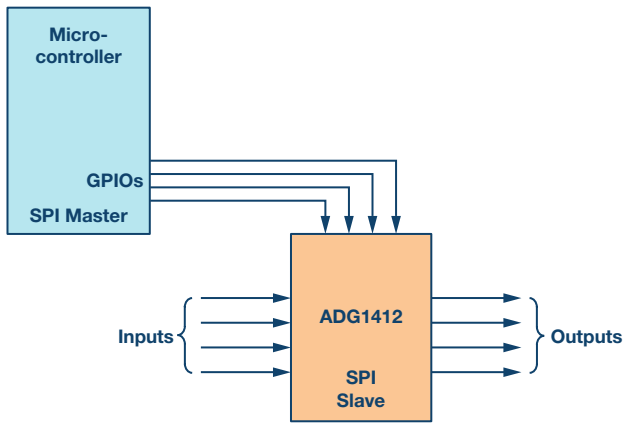


图9. 微控制器GPIO用作开关的控制信号。

随着电路板上开关数量的增加, 所需GPIO的数量也会显著增加。例如, 当设计一个测试仪器系统时, 会使用大量开关来增加系统中的

通道数。在 4×4 交叉点矩阵配置中, 使用四个ADG1412。此系统需要16个GPIO, 限制了标准微控制器中的可用GPIO。图10显示了使用微控制器的16个GPIO连接四个ADG1412。

为了减少GPIO数量, 一种方法是使用串行转并行转换器, 如图11所示。该器件输出的并行信号可连接到开关控制输入, 器件可通过串行接口SPI配置。此方法的缺点是外加器件会导致物料清单增加。

另一种方法是使用SPI控制的开关。此方法的优点是可减少所需GPIO的数量, 并且还能消除外加串行转并行转换器的开销。如图12所示, 不需要16个微控制器GPIO, 只需要7个微控制器GPIO就可以向4个ADGS1412提供SPI信号。

开关可采用菊花链配置, 以进一步优化GPIO数量。在菊花链配置中, 无论系统使用多少开关, 都只使用主机(微控制器)的四个GPIO。

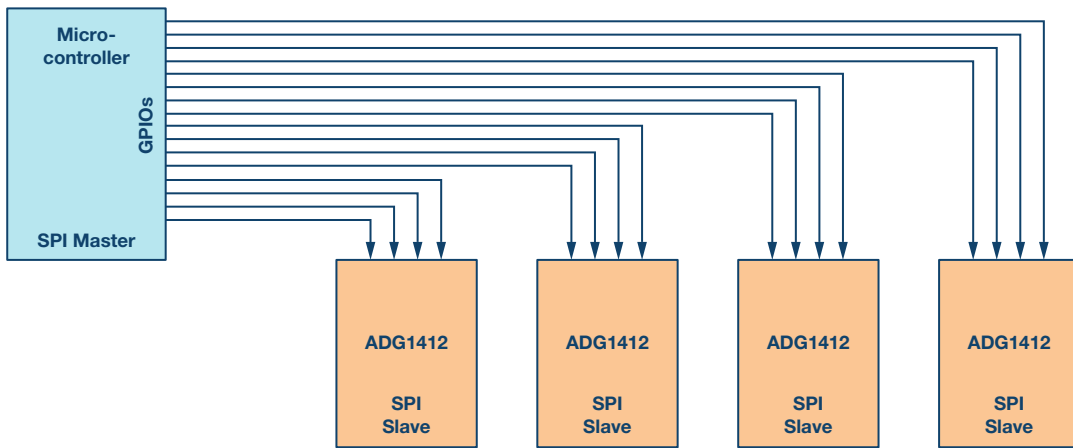


图10. 在多从机配置中, 所需GPIO的数量大幅增加。

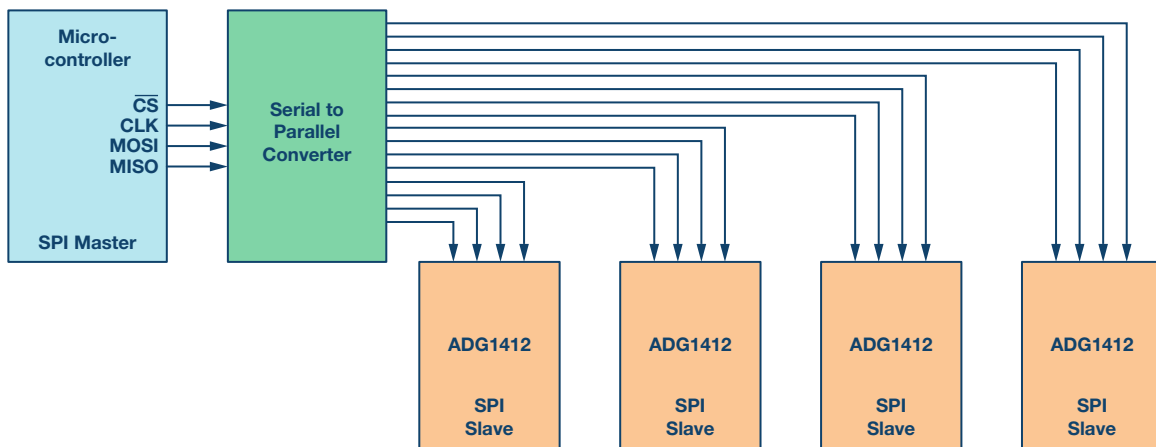


图11. 使用串行转并行转换器的多从机开关

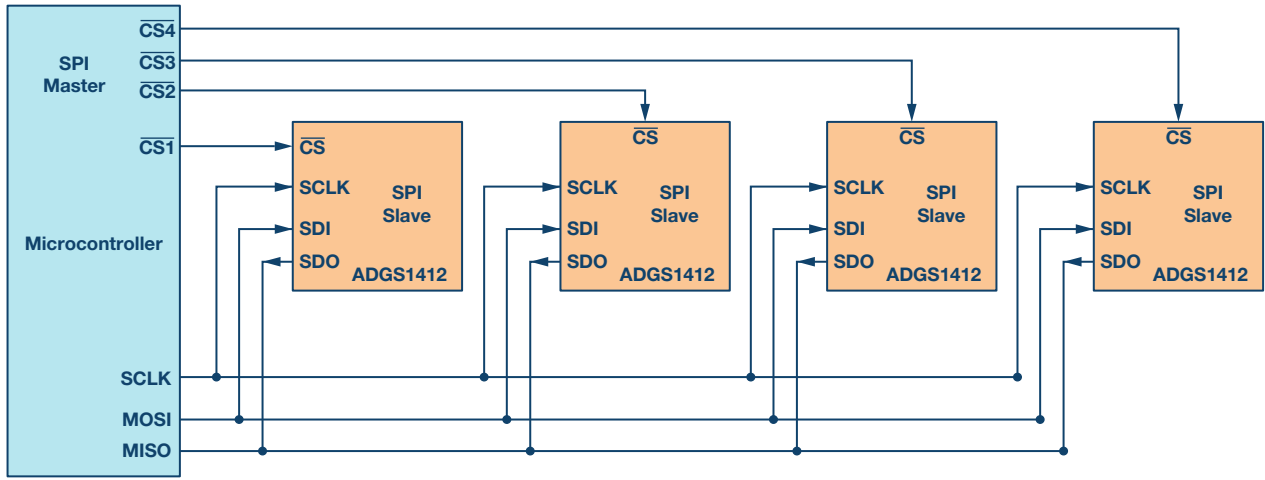


图12. 支持SPI的开关节省微控制器GPIO

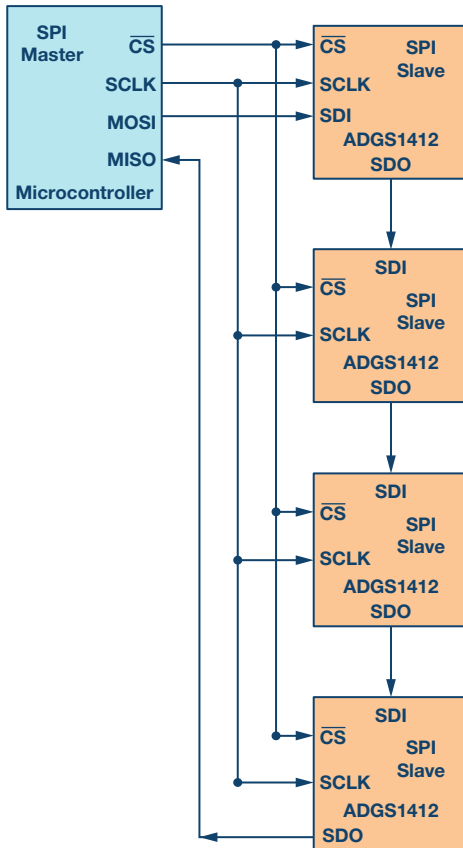


图13. 菊花链配置的SPI开关可进一步优化GPIO。

图13用于说明目的。ADGS1412数据手册建议在SDO引脚上使用一个上拉电阻。有关菊花链模式的更多信息，请参阅ADGS1412数据手册。为简单起见，此示例使用了四个开关。随着系统中开关数量的增加，电路板简单和节省空间的优点很重要。在6层电路板上放置8个四通道SPST开关，采用4 × 8交叉点配置时，ADI公司支持SPI的开关可节省20%的总电路板空间。文章“[精密SPI开关配置提高通道密度](#)”详细说明了精密SPI开关配置如何提高通道密度。

ADI公司提供多种支持SPI的模拟开关与多路转换器。欲了解更多信息，请访问[这里](#)。

参考文献

[ADuCM3029数据手册](#)。ADI公司，2017年3月。

Nugent, Stephen。“[精密SPI开关配置提高通道密度](#)”。《模拟对话》，2017年5月。

Usach, Miguel。应用笔记AN-1248: [SPI接口](#)。ADI公司，2015年9月。

Piyu Dhaker [piyu.dhaker@analog.com]是ADI公司北美核心应用部门的应用工程师。2007年毕业于圣何塞大学，获电气工程硕士学位。2017年6月加入北美核心应用部门。此前，她也在ADI公司的汽车传动系统部门和电源管理部门工作过。



Piyu Dhaker

高精度SAR模数转换器的抗混叠滤波考虑因素

作者: Patrick Butler

分享至 

简介

在物联网和云计算成为生活一部分，在行业媒体大肆宣扬之际，通过采用最先进的技术和优化设计，老式电子元件并未停止前进的步伐。其中一个例子是模数转换器，该器件现在可以超过每秒一兆次采样(MSPS)的速率实现32位分辨率，轻松通过传统的计量基准测试。

这些高精度转换器除了在仪表仪器和大型通用采集系统(测试、设备认证)、专业系统(医疗应用和光谱学数字成像)等专用领域以外，它们已经进入许多过程控制应用、可编程控制器、大型电机控制以及电能输配等领域。目前，几种ADC架构在精度方面不相上下；根据不同需求，具体的选择视模数转换原理、逐次逼近寄存器(SAR)以及 $\Sigma\text{-}\Delta$ 而定，在数MSPS速率下，这些架构分别支持最高24位或以上的分辨率，为24位或更多，在几百kSPS速率下支持32位分辨率。当面对这些分辨率和精度水平时，这些转换器提供的有用动态范围很容易超过100 dBFS(满量程)的神奇屏障，用户面临的真正挑战体现在为要数字化的信号设计模拟调理电路，以及相关抗混叠滤波器设计两个方面。在过去的二十年中，采样速率和滤波技术已经有了很大的发展，现在我们可以结合运用模拟和数字滤波器，在性能和复杂性之间达到更好的平衡。

图1所示为适用于数据采集系统的这类分区的一个典型示例。在调节差分或非差分信号(放大、缩放、自适应和电平转换等)之后，在数字化之前对后者进行滤波以满足奈奎斯特准则。根据ADC的过采样速率，要使用额外的数字滤波来达到采集系统的规格要求。

由于对超宽输入动态范围的需求增加，许多上述应用采用了最先进的高分辨率ADC。随着动态范围的增加，系统性能预计会提高，模拟调节链会减小，拥堵、能耗，甚至是材料成本都会下降。

过采样及其好处

在超快高分辨率模数编码器出现之前，一般通过以下办法解决动态范围问题：使用快速可编程增益放大器、更快的比较器和/或并联若干ADC，最后加上合适的数字处理模块，以实现强信号的数字化，区分接近噪声水平的小信号。在这些陈旧并且现已过时的架构中，这样做会带来复杂的电路，很难开发，并且在线性度、带宽和采样频率方面都受到限制。当今的替代方案是，借助更经济的现代ADC的高采样速率，达到运用过采样技术的目的。以高于奈奎斯特定理要求的最小值的 F_{se} 速率对信号进行采样，可以通过处理和增加编码器的信噪比来执行增益运算，并因此增加有效位的数量。实际上，量化噪声和热噪声被同化为白噪声，该噪声在整个奈奎斯特频带及以外均匀分布。过采样之后，通过滤波和严格以最小所需采样速率(或 $2 \times BW$)限制有用频带，频带每降低一个倍频程，噪声能量将降低3 dB，如图2所示。换句话说，过采样因子为4时最为理想，在理论上使信噪比增加了6dB；即是说，增加了一位，如等式1所示：

$$\frac{S}{B} = 6.02 \times N + 1.76 + 10 \times \log\left(\frac{F_{se}}{2 \times BW}\right) \quad (1)$$

总之，过采样有两个优点，一是可以提升信噪比，二是可以放宽对位于ADC之前的抗混叠模拟滤波器的要求。

抗混叠滤波器：分区困境

理想情况下，与ADC相关的滤波器，特别是那些负责解决频谱混叠问题的滤波器，相比其精度，其幅度响应带宽必须尽可能平坦，同时其带外衰减还要能满足其动态范围要求。过渡带一般要尽可能陡。因此，这些抗混叠低通滤波器在特性上有特定的要求，必须能消除寄生镜像、噪声和其他杂散音。根据具体应用，还要特

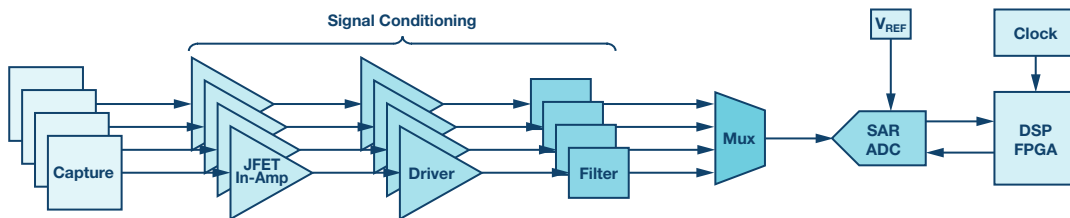


图1. 典型测量信号链。

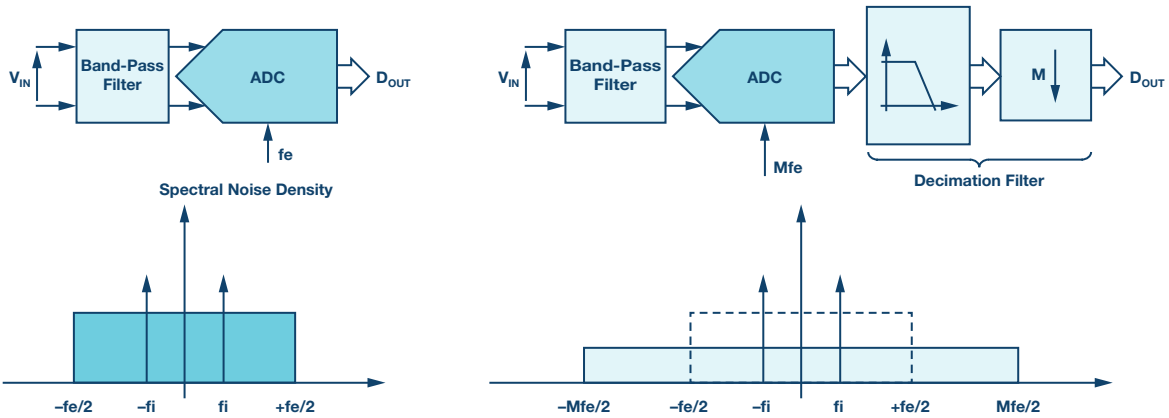


图2. 通过添加数字抽取滤波器比较频谱噪声密度。

别注意相位响应，也要补偿任何过大的相移。虽然有许多建议被认为属于基础建议，但是，如果要将这些建议与指定的24位或32位转换器的要求结合起来，并且这些转换器的积分非线性误差仅为几LSB，再加上其他类似的静态和动态参数，有些建议实现起来会极其困难。

如前所述，过采样在此非常重要，因为它不仅能提升信噪比，还能放宽对模拟抗混叠滤波器规格及其截止频率的要求。如图3所示，过采样分布在-3 dB条件下截止频率与阻带起点之间的过渡带。

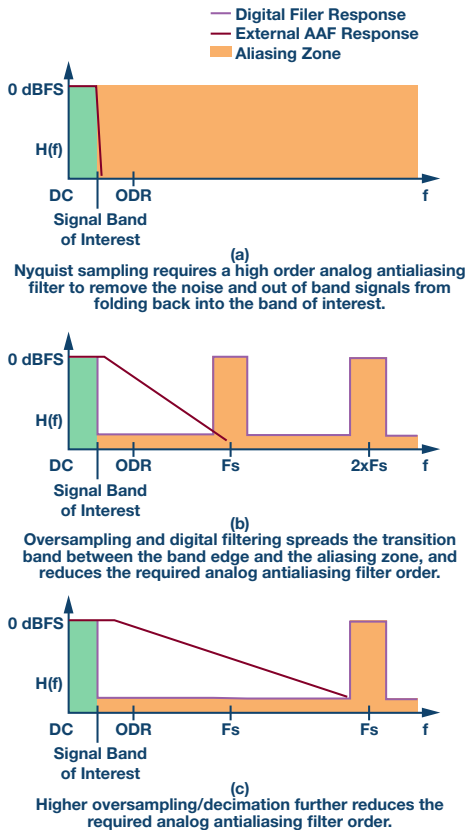


图3. 过采样分布在-3 dB条件下截止频率与阻带起点之间的过渡带。

最新的技术为近年来显著提升的高精度SAR ADC转换速率提供了可能，目前在18位分辨率下，此等转换速率在1MSPS与15MSPS之间。相比之下，具有同等分辨率的宽带 Σ - Δ ADC的速率几乎要低一个数量级，存在突出的延迟问题，并且其通带纹波太高，无法用于数据采集系统、其他测量仪器仪表等应用。基本而言，总体计量精度决定着后者的特性，这与静态(dc)和动态(ac)参数都有关系，因此这些系统中的转换器和附带的模拟调理电路在规格上必须达到顶级要求。

相反，除LTC2512和LTC2500-32以外，大多数SAR ADC不包括数字滤波器，因此其运行不受一些不可避免的数字低通滤波的阻碍或限制，否则，就会在计算精度、带通纹波、衰减阻带抑制、传播时间和功耗之间进行平衡。在大多数情况下，用户无法控制这些 Σ - Δ 转换器的内部滤波器系数值，不得不凑合了事。

LTC2378-20：市场上的首款20位SAR ADC

在对性能的角逐中，凌力尔特公司(现为ADI公司的一部分)向客户推出了具有20位分辨率和真正线性度的第一款逐次逼近型ADC，将竞争对手打了个措手不及。LTC2378-20是一款出色的转换器，在接近MSPS的所有其他竞争产品中仍然保持着自己的优势。

LTC2378曾经的友敌，AD4020是ADI公司首款能以1.8MSPS速率数字化10V峰峰值差分信号的20位SAR ADC。它结合了低噪声、低功耗以及LTC2378的所有特性：动态压缩、钳位电路、电荷转移补偿，支持使用低功耗精密放大器(高阻抗模式)等。采用1.8V电源供电，1.8MSPS速率下，功耗仅为15mW。350ns的转换时间创下纪录，使其在延长采集时间或读取数据方面游刃有余。其采用10引脚MSOP或10引脚QFN封装，与AD40xx家族的其他16位至18位成员相同。在-40°C至125°C温度范围内，其规格和运行完全有保证。

LTC2378-20和AD4020的采样速率分别为1 MSPS和1.8 MSPS，为过采样带来了具有重要意义的可能性，特别是音频频段或更高频段。为此，必须在外部FPGA或DSP中搭载定制型抽取滤波器。如前所述，可以绕过后者，以在必要时将其延迟降至最低。基于这些初级采样速率值，考虑到0 kHz至25 kHz频段，相应的过采样因子约为16或32，处理增益为12 dB至18 dB，同时还严格按照奈奎斯特定理，简化了常规操作条件下的抗混叠低通滤波器。

ADC至DSP链路：一切皆为串行

近年来，半导体行业及其设计师圈子明显倾向于减小元件尺寸，使外壳引脚真正瘦身，并且还要调整需要与SPI总线、同步串口等连接的几乎所有串行数字输入或输出。问题是，这些转换器却没有留下用于抽取样本和控制ADC的各功能选项的串行接口。根据其规格，这些串行接口兼容SPI或DSP串口，但实际并非如此。它们最多隐藏了负责设置时钟信号节奏的移位寄存器，用于从器件中提取数据，或者在配置期间注入数据。就如所有这些SARADC一样，LTC2378-20和AD4020在频率上要求串行时钟(SCK)在额定采样速率下，以20位为单位恢复数据。由于数据读取阶段严格限制在采集时间(约300 ns)范围以内，因此在转换期间，必须将外部访问时的数字活动减至完全静音；并且要以1 MSPS的采样速率，在分配的从采样恢复所有位，时钟频率必须达到60MHz以上。无论是产生这样的时钟频率，还是要在接收器端实现的时间规格，对于负责从ADC收集数据的控制器上的接口来说，这都是严格的限制。LTC2378-20要求最低SCK信号频率达到64 MHz，这意味着，它不能连接任何通用微控制器或搭载最高频率略微超过50 MHz的同步串口(SPORT)的DSP，Blackfin处理器®家族的一些成员除外，如ADSP-BF533、ADSP-BF561，其速率可以达到90 Mbps。因此，有人担心，需要使用搭载了低抖动时钟产生电路相关的大型CPLD或FPGA。串行输出SAR ADC的大多数数字接口或多或少具有相同的时序和逻辑信号模式，如图4所示。对于SDI配置输入，除了级联模式之外，还对它提出了低得多的频率要求。ADC采样周期的等效全周期时间为

$$t_{cyc} = t_{conv} + t_{acq} \quad (2)$$

故定义最大采样频率，其构成为：

$$F_s = \frac{1}{t_{cyc}} \quad (3)$$

其本身由输出数据的读取速率调理，其中，

$$t_{acq} = \frac{1}{F_{sck}} \quad (4)$$

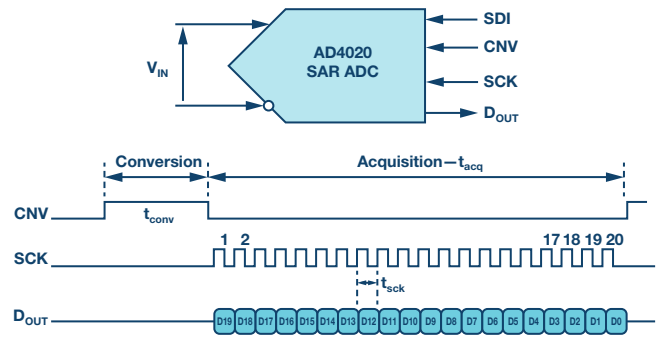


图4. AD4020的时序图。

幸运的是，AD4020的转换时间超短，为325 ns，采样速率为1MSPS，采样时间为675 ns，基于此，其串行数据读取频率低于33 MHz，与DSP同步串口(如SHARC®ADSP-21479)相当，功耗也非常低。

一款超低功耗的多通道系统

出于能耗、精度和操作模式选择灵活性的原因，同时也是出于商业考虑，在这些应用中不能考虑基于FPGA的解决方案。要处理来自这些20位ADC的串行输出并实现最优抽取滤波器，只能使用DSP浮点处理器。

如今，有许多数据采集系统都能通过大量信道同时采样。这就导致许多ADC并行运行，同时由同一个控制器控制，该控制器还要负责收集数据并将其存储在存储器中以供后续分析。

运用SHARC ADSP-21479或其快速版ADSP-21469和ADSP-21489(时钟频率为450 MHz)等高性能SAR ADC构建的系统不但现实可行，而且在性能、开发时间、能耗和紧凑性等方面也是可圈可点。这些处理器具有支持8个模数数字化通道所需要的全部功能和外设，包括同步串行接口、不同时钟信号的发生以及触发转换等。在所有SHARC处理器中，ADSP-21479是唯一一款采用低泄漏65纳米CMOS工艺制造的32/40位浮点DSP，其优势是能大幅降低泄漏或静态电流，并且其结温几乎呈指数级演进。作为处理器及其外设频率和活动函数的动态电流也低于以标准或快速CMOS工艺制造的处理器的。不足之处则在于，相比常规版本，其最大CPU频率下降了约30%-40%，但仍然足以满足此类应用的需求。

ADSP-21479搭载了多种外设，其中有一个特殊模块被称为串行输入端口(SIP)，该模块能同时从同步运行的8个外部串口发射器接收信号流以及时钟和同步信号。事实上，可以将与AD4020类似的8个ADC直接接入该接口，从而接入处理器。如图5所示，8个通道有自己的IDP_SCK时钟、IDP_FS同步和IDP_DAT输入信号，一旦解串行，它们的数据会自动复用到32位、8字FIFO存储器中，然后通过64位DMA数据包或CPU执行的读取操作，传输到SHARC内部RAM。DMA传输操作中，SIP由运行于自动乒乓模式下的双索引DMA通道伺服。此外，ADSP-21479还搭载有四个精密时钟发生器(用于低抖动，缩

写为PCG), 能够从内部或外部源(TCXO)生成独立的时钟和同步信号对。通过编程20位内部频率器可取得这些激励的频率、周期、脉冲宽度和相位。每个PCGx生成单元提供由一对AD4020转换器共享的一对CLK/FS信号, 但在转换阶段时钟必须静音, 所以需要—个逻辑门, 以便把IDP_FS信号和IDP_SCK信号结合起来形成SCK时钟。图5中的时序图显示, 一旦转换时间 t_{conv} 已经过去, 必须尽可能快地以33.3 MHz的速率, 从当前样本中读取20位数据, 以在采样频率中维持1 MSPS的神奇屏障。大约600 ns后, 数据被传输到其中一个SIP缓冲器中, 此时可以使用IDP_FS或CNV信号启动新的转换周期, 使AD4020进行新的转换操作。使后者的最大转换时间达到325 ns, 这对应于CNV信号的脉冲宽度, 即12个IDP_SCK时钟周期或360 ns。总之, 如图5中的时序图所示, 一个完整的扫描周期需要32个IDP_SCK信号周期, 总时间为960 ns, 因此其最大采样速率为1.040 MSPS。

同样, ADC LTC2378-20可以与ADSP-21489相关联, 因为它能够在高达50 MHz的外设时钟频率下工作, 在这种情况下, 采样速率为900 kSPS, 如表1所示。遗憾的是, 静态电源电流(I_{ddint})或后者的泄漏电流远高于动态电流, 使得该配置的总功耗超过可用功率, 达到不可接受的程度。

抽取滤波

假设将这些转换器用于过采样模式, 如此, 就有必要提供一个能满足上述要求且针对目标频带定制的抽取滤波器, 在所需计算能力和功耗方面尽量降低对DSP的影响。目前, 用于改变采样速率的程序已经成为一种标准的数字信号处理操作, 可以用内

插器和数字抽取器实现。出于相位响应线性度考虑, 低通抽取滤波器采用有限脉冲响应(FIR)拓扑结构, 可以根据效率要求采用不同的拓扑结构:

- ▶ 抽取专用直接或优化FIR 滤波器
- ▶ 级联多速率FIR 滤波器(1/2 频段)
- ▶ 多相FIR 滤波器

无论是FIR还是IIR类型的多相滤波器都是抽取或插值滤波器最有效的实现方案之一。然而, 传统数字处理方案要求在抽取之前进行滤波。在此假设下, 1/M抽取滤波器由低通滤波器和紧随其后的采样频率降级组成(图6a)。预先对信号滤波, 避免频谱混叠, 然后以M-1的速率定期消除样本。然而, 常规FIR或其他结构针对这些抽取滤波器的直接实现方案存在资源浪费问题, 因为被拒样本是几十甚至几百次累乘(MAC)的结果。使用分解成若干滤波器组的多相滤波器或是针对抽取进行优化的滤波器, 可以基于某些特点(如图6b所示)形成高效的滤波器。

凭借FIR滤波专用SIMD架构和硬件加速器, 以及针对数字信号处理而优化的指令集, SHARC ADSP-21479特别适合实现这些类型的滤波器。每个SHARC处理单元都有一个32/40位乘法器累加器, 能够在266 MHz的CPU频率下, 每秒实现533次定点或浮点MAC计算。然而, 对于一些存在显著延迟(房间均衡或音效)的应用, 需要增加计算能力, 使内核从诸如FIR、IIR、FFT滤波等密集和持续乘法运算中解脱出来, 用专门的硬件加速器去执行这些运算。如此, 用户就能完全自主决定, 将CPU用于计算需要执行复杂搜集的复杂算法。FIR滤波专用加速器有专门的本地存储器, 用于存储数据和系数, 并具有以下特征:

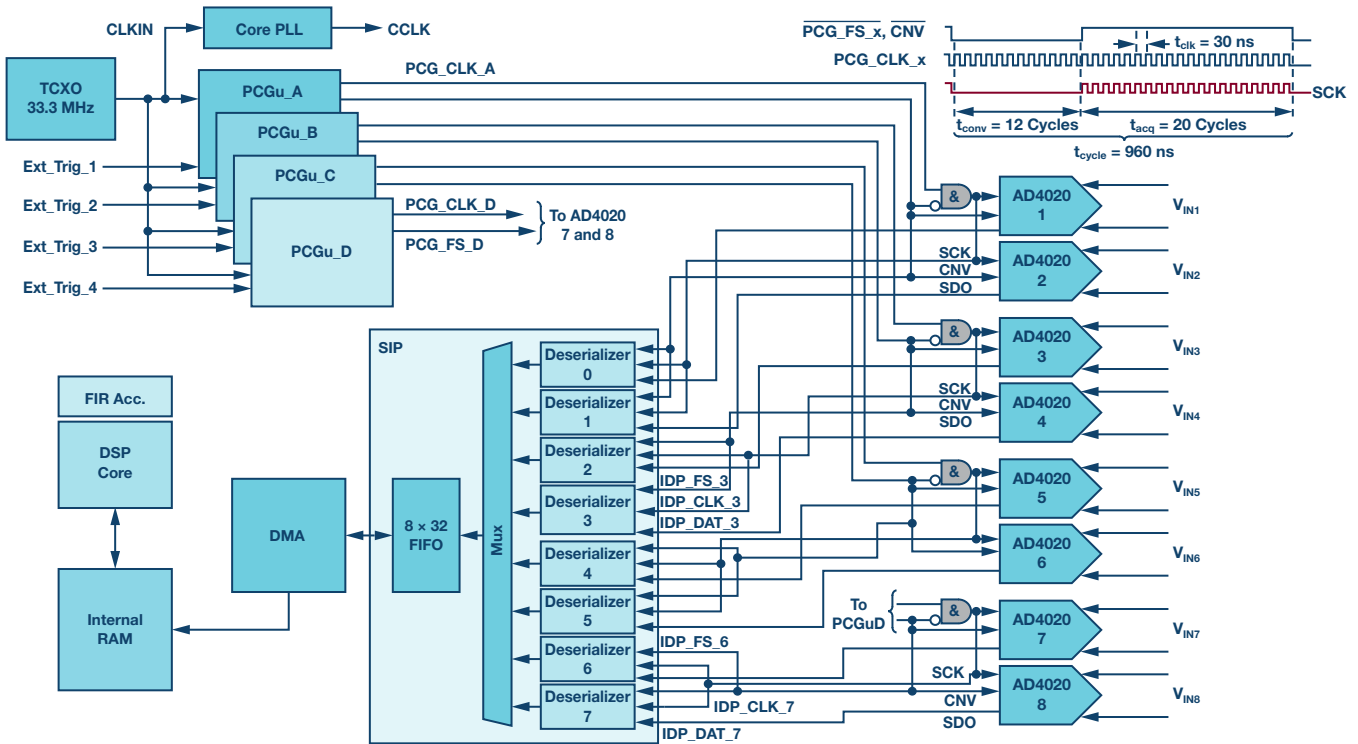


图5. 通过解串行将8个20位1 MSPS SAR ADC接入SHARC DSP; DMA数据传输进DSP内部RAM。

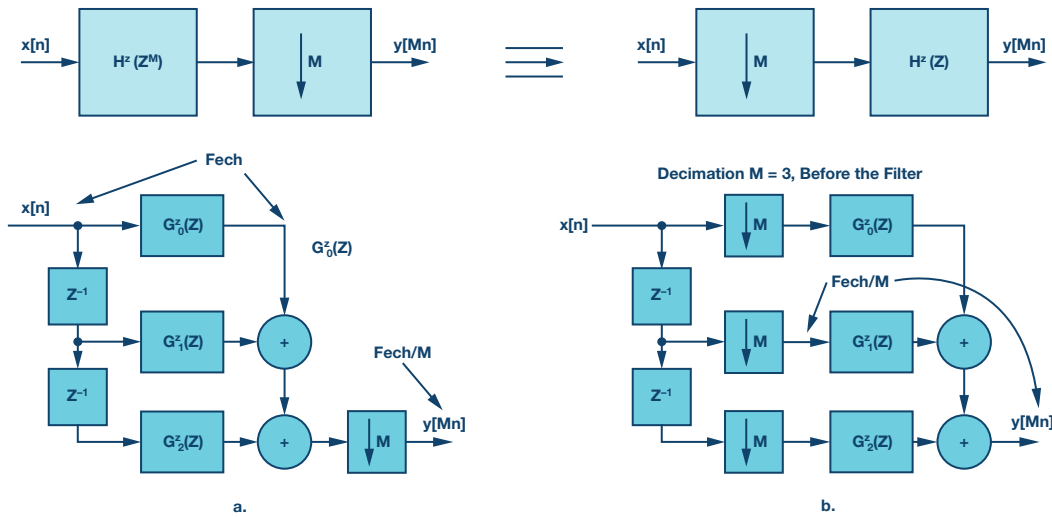


图6a和6b. 常规抽取滤波器和采用多相方案的抽取滤波器。

- ▶ 支持IEEE-754 定点或浮点32位算术格式
- ▶ 有四个并行运行的累乘单元
- ▶ 支持单速率和多速率处理模式(抽取或插值)
- ▶ 一次简单迭代可以处理最多32个FIR滤波器，总共多达1024个系数

ADSP-21479的加速器的时钟速率与系统时钟或PCLK外设的速率相同，为CPU CCLK时钟频率的一半；即133 MHz。基于此，其总计算能力为533 MAC/秒。加速器不要求执行指令；其运算由特定寄存器的配置决定，并且完全依靠DMA传输在内部和/或外部存储器之间移动数据。

显然，该加速器能以最优方式执行多速率滤波器的实现方案(插值或抽取)。由于简单的抽取滤波器仅为M个输入信号提供一个输出结果，因此，输出速率比输入速率低1/M倍。这种优化型FIR滤波器的实现方案没有采用复杂的多相滤波器组，因为后者需要大量的存储器指针，实现起来非常复杂；相反，该方案只是把M-1个样本的输出搁置起来，避免执行这些计算，并且只计算能产生有用样本的数据。这就消除了浪费，结果，运算次数以M-1的比率减少——在本例中为15——从而大大地节省了CPU周期。然而，在这样的抽取速率和如此短的计算窗口下，加速器不如有两个计算单元的内核有效，并且在信号从一个过滤器传到另一个过滤器的过程中，其DMA通道因被重新编程会造成不利影响。如果在SISD模式下用一个计算单元实现，则这类滤波器在CCLK周期数方面的成本可表示为：

$$FIR_Decim_Cycles = N + 2 \times M + 19 \quad (5)$$

N 为滤波器的系数的个数， M 为抽取速率。

对于这种抽取滤波器一次迭代的实现成本，FIR滤波器条件下约为150个周期(源到汇编器21k)，在0 kHz至24 kHz频段，纹波规格为 ± 0.00001 dB，在62,500 SPS采样速率下，带外衰减为-130 dB。这款滤波器有97个系数(以32位FP IEEE-754格式量化)，其响应如图7所示，该图是用MATLAB® Filter Designer制成的。对于接入的SIP或ADC的每个活动通道，响应以该采样频率在DMA中断实例中重复出现。

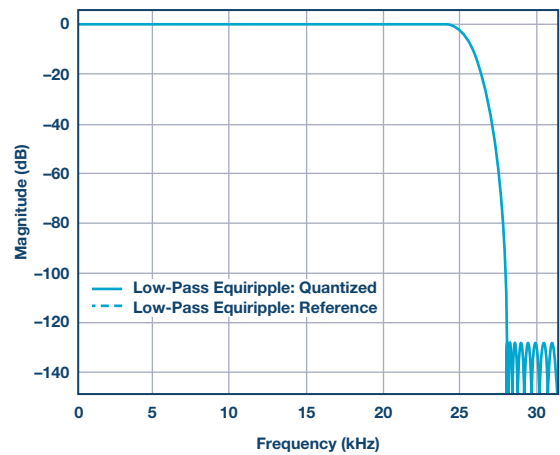


图7. 抽取滤波器的滤波器响应。

对于实时和DSP负载，滤波操作以62.5 kSPS的频率重复，代表9,375,053个CCLK周期，而8个ADC转换通道的重复频率则略多于8倍，因为每个滤波器的存储器指针值都存储在SHARC数据地址生成器中，可以实现快速保存和恢复。这相当于，在SISD模式下，一个SHARC DSP为每秒8000万个执行周期(或80 MIPS)，在SIM模式下，由于两个处理单元并行运行，则为该值的一半。在前述两种模式下，这8个抽取器FIR滤波器在执行时，分别以30%和15%的速率以及266 MHz的时钟频率占用ADSP-21479。

功耗

虽然转换器的功耗可以从其规格中轻松、准确地推算出来，但处理器的功耗则要困难得多，因为处理器功耗的计算公式涉及多个参数，并且实时条件和工作模式会对其造成极大的影响。这里虽然没有详细说明，但读者可以在相关技术笔记中，轻松找到与ADSP-214xx和ADSP-21479处理器各组件功耗估算相关的说明，其中考虑了功能模块的活动、静态电流结温、电源电压值、使用的输入输出引脚数、各种外部频率和容性负载。依据图5中的功能描述，针对DSP和ADC的若干组合，给出了与DSP在这类抽取滤波应用中活动情况相对应的功耗。对于这些搭载四个或八个ADC

的相关DSP变体，需要根据功能容量、输入/输出的数量、处理器的计算能力以及ADC的整体性能确定其功耗。凭借超低的静态电流，以ADSP-21479及其八个SAR ADC集群为核心构建的解决方案不但是功耗最低的解决方案，同时提供丰富的滤波算法选择和其他数字功能，在整体性能方面也是出类拔萃。

这个多通道数据采集系统(DAQ)的例子同时证明，实施数字信号处理任务不一定要使用FPGA，浮点DSP更适合高精度SAR ADC，尤其是在高度关注功耗的情况下。

参考文献

ADSP-21000系列应用手册第一卷，ADI公司。

Fliege, N.J. *Multirate Digital Signal Processing: Multirate Systems—Filter Banks—Wavelets*(多速率数字信号处理：多速率系统——滤波器组——小波)，Wiley，1999。

Harris, Frederic J. *Multirate Signal Processing for Communications Systems*(通信系统多速率信号处理)，Prentice Hall，2004。

Vaidyanathan, P.P. *Multirate Systems and Filter Banks*(多速率系统与滤波器组)，Prentice Hall，1993。

表1. 不同SAR ADC与DSP相比的情况对比

参数	AD4020 and ADSP-21479	LTC2378 and ADSP-21489	AD4020 and ADSP-BF532	LTC2378 and ADSP-BF532	LTC2512 -24	LTC2500 -32	AD7768 -1 中速模式	AD7768 -1 快速模式
转换A/N	SAR	SAR	SAR	SAR	SAR	SAR	WB-Σ-Δ	WB-Σ-Δ
分辨率	20	20	20	20	24	24 + 8	24	24
过采样	是	是	是	是	是	是	是	是
带内纹波(dB)	±0.00001	±0.00001	±0.00001	±0.00001	±0.001	±0.001	±0.003 可编程	±0.003 可编程
阻带衰减(dB)	<-130	<-130	<-120	<-120	<-65	<-65	-110 可编程	-110 可编程
抽取滤波器	选项FIR	选项FIR	选项FIR	选项FIR	FIR	FIR	FIR	FIR
采样频率(MSPS)	1	0.91	1.8	1	1	1	4	8
有效过采样率	16	16	32	16	16	16	128	256
第一混叠区(MHz)	1	1	2	1	1	1	8	16
抽取后频率(kSPS)	62.5	62.5	62.5	62.5	62.5	62.5	62.5	62.5
实现-110 dB混叠抑制所需的AAF阶数	5	5	4	5	5	5	3	3
具有以上滤波器阶数(dB)的混叠抑制	-123.4	-123.4	-123.4	-123.4	-123.4	-123.4	-130	-147.5
SNR(3 kHz, 5 V基准电压, dBFS)	112	116	115	116	114	116	113.7	116.9
SFDR(2 kHz, dBc)	122	128	122	128	120	128	128	128
THD(20 kHz, dBFS)		-113		-113		-115	-120	-120
数字滤波器旁路	是	是	是	是	是	是	否	否
频率SCK/SDO (MHz)	33.3	50	61.5	64.1	1.5	1.5	1.5	1.5
ADC功耗(mW)	10.8	24.8	15	24.8	32	30	19.7	36.8
DSP功耗(mW)	185	832	70	75				
通道数	8	8	4	4	1	1	1	1
总能耗(Tj = 55°C下的典型值)(mW)	272	1030	130	175				
每通道的能耗(mW)	34	129	33	43	32	30	19.7	36.8
ADC工作温度范围(°C)	-40°C至+125°C	-40°C至+85°C	-40°C至+125°C	-40°C至+85°C	-40°C至+85°C	-40°C至+85°C	-40°C至+125°C	-40°C至+125°C

Patrick Butler [patrick.butler@analog.com]是ADI公司南欧销售集团的一名现场应用工程师，为法国全球市场和部分ADEF客户提供支持。从1984年至今，他已在ADI公司工作30多年，主要负责DSP构建模块IC以及高速转换器的开发。在此以前，他在法国圣艾蒂安斯伦贝谢公司ATE部门工作了5年，任设计工程师，之后法国南特Matra-MHS、AMD和Harris SC-Intersil担任多个应用工程师和FAE职位。如今，他的主要爱好是收集老式音响组件，在两个儿子的帮助下，动手制作高效的有源喇叭扬声器系统。



Patrick Butler

汽车USB Type-C电源解决方案： 1平方英寸的45 W、2 MHz降压-升压控制器

作者：Kyle Lawrence

分享至    

USB Type-C是一种相对较新的高功率USB外设标准，用于计算机和便携式电子设备。USB Type-C标准推动了USB供电规范的变化，不同于长期存在的5 V USB标准，Type-C标准的总线电压最高可达20 V，电流输送能力最高可达5 A。连接的USB-C设备可以相互识别并协商总线电压——从默认5 V USB输出到几个更高的预设电压等级，以便在需要时实现更快的电池充电和更高的功率输送(最高可达100 W)。

电池充电器中使用的简单紧凑型降压调节器和线性稳压器，仅需要5 V、500 mA至2 A的USB供电，并未充分覆盖全部Type-C USB电源范围。Type-C USB电源增加的电压范围(5 V至20 V)，需要的不仅仅是9 V至36 V(或60 V)汽车电池或其他充电电源的降压转换，还需要一个可调降压-升压转换器，以便能够同时对输入至输出电压进行升压和降压。

此外，对于高功率汽车USB充电器，降压-升压转换器应支持10 A或更高峰值开关电流额定值，并提供低EMI性能。将开关频率设置在AM无线电频段之外并使解决方案保持小尺寸的能力是颇受追捧的特性。高压单片转换器(带片上开关)不能承受如此高的峰值开关电流而不烧毁。

LT8390A是一款独特的2 MHz同步四开关降压-升压控制器。在2 MHz开关频率时，它可提供5 V至15 V的输出电压(3 A时最高45 W)，以通过汽车电池为USB-C设备供电。如此高的控制器开关频率使得解决方案尺寸很小，带宽很高，并且AM无线电频段之外的EMI很低。扩频调频和低EMI电流检测架构均有助于LT8390A应用通过CISPR 25 Class 5级EMI标准的严格考验。

高功率密度转换：尺寸(和功率)、效率、热量

在汽车或便携式电子设备环境中工作的电压调节器系统的设计，受到电路的空间需求以及工作时产生的热量的限制。在给定设计约束条件下工作时，以上两个因素决定了可实现功率水平的上限。

提高设计的开关频率允许使用较小的电感，而这常常是宽输入电压四开关降压-升压稳压器设计中尺寸最大的元件。与150 kHz或400 kHz设计相比，LT8390A的2 MHz开关频率能力支持使用尺寸小得多的电感。图1显示了一个完整设计。除了较小的电感外，该解决方案仅使用陶瓷型输出电容，无需使用体积较大的电解电容。该设计所需的全部元器件(包括IC)都包含在一个1平方英寸的小型电路板上，如图1所示。



图1. 1平方英寸大小的高效率、低EMI USB Type-C电源解决方案。

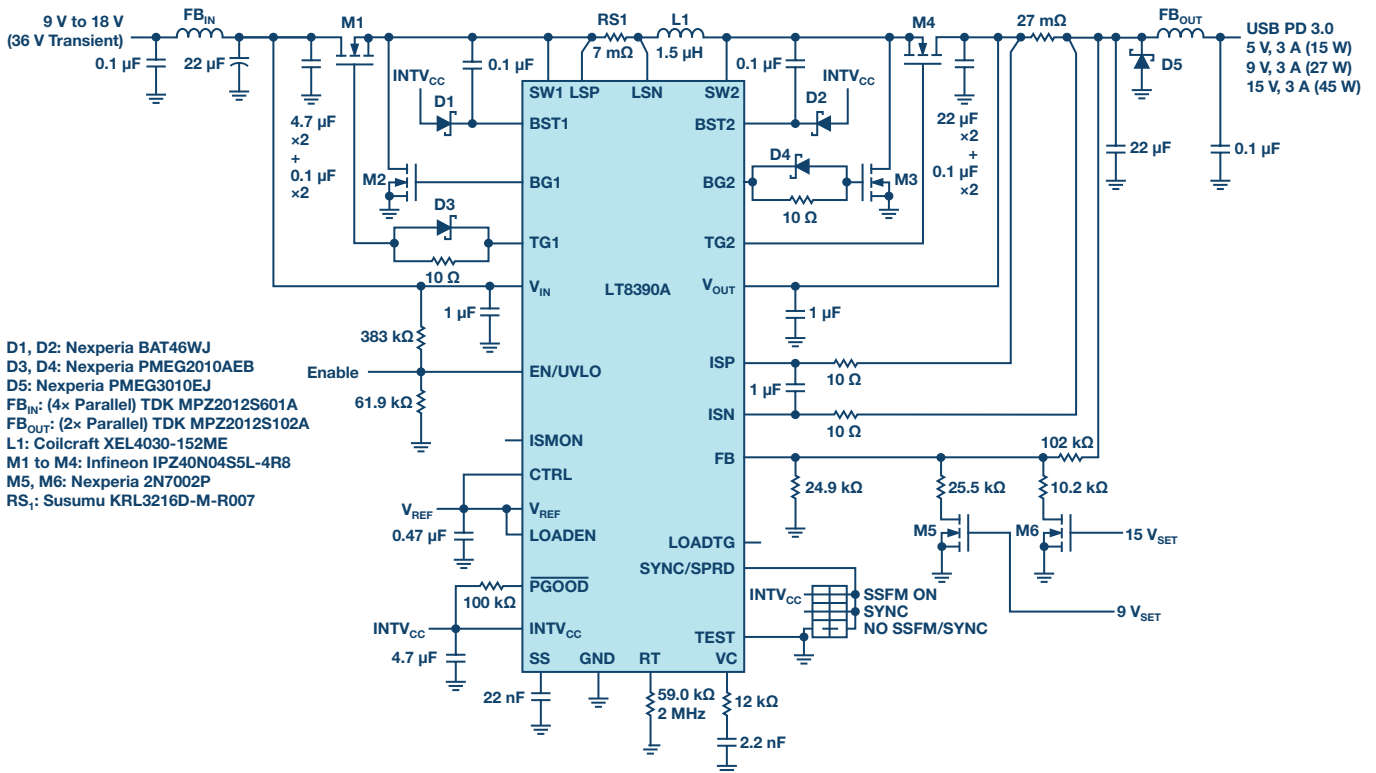


图2. 这款LT8390A稳压器解决方案采用符合AEC标准的MOSFET、磁性元件和电容，提供最高3 A电流和可选的5 V、9 V或15 V低EMI输出。

图2显示了一个采用符合AEC标准的元件的45 W LT8390A解决方案。该设计相比环境温度的最高温升为65°C，如图3所示。尽管解决方案尺寸很小，但LT8390A系统在提供45 W输出时的峰值效率可达94%；在全输入范围内，对于所产生的每个输出电压，效率偏差小于10%，如图4中的图表所示。

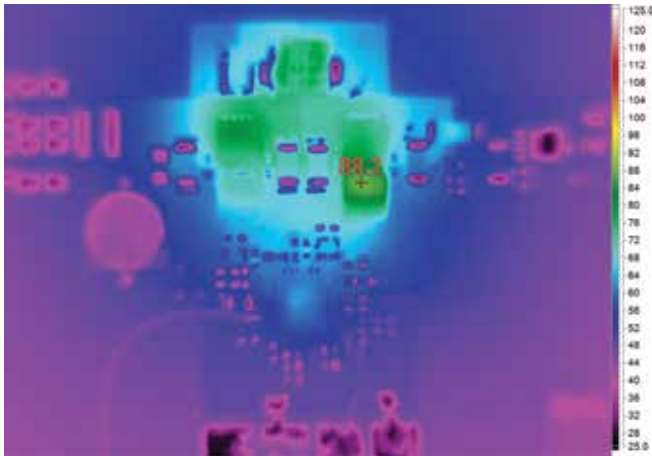


图3. 在产生45 W输出功率的同时，该小型电路的最大温升仅比环境温度高65°C。

适合汽车应用的低EMI

LT8390A具有多种独特的降低EMI的特性，可实现高功率转换和低噪声性能，从而简化其在汽车系统中的实施。LT8390A与其他四开关控制器之间的显著差异在于电感电流检测电阻的位置。大多数四开关降压-升压控制器往往使用接地基准电流检测方案来获得开关电流信息，而LT8390A将其电流检测电阻与电感串联。通过将检测电阻与电感串联，便可有效地将电阻从降压和升压热环路中移除，从而缩小环路尺寸并改善EMI性能。

除了电感检测电阻位置的架构优势外，LT8390A还内置扩频调频功能以进一步降低控制器产生的EMI。此外，降压和升压功率开关的边沿速率仅使用几个分立元件来控制，以减缓MOSFET的导通，确保在降低功率开关的高频EMI与温升之间达成适当的平衡。凭借这些降低EMI的特性，满足CISPR 25标准所需的唯一滤波器由输入和输出上的小型铁氧体滤波器提供，而不是大型铁氧体外壳和粗笨的LC滤波器。图1所示的解决方案采用符合AEC-Q100标准的元件设计。

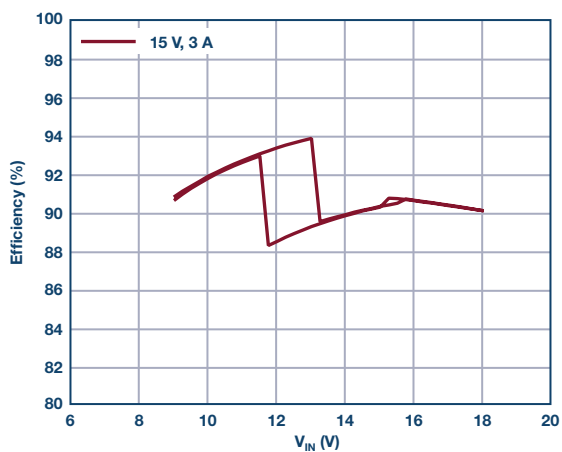
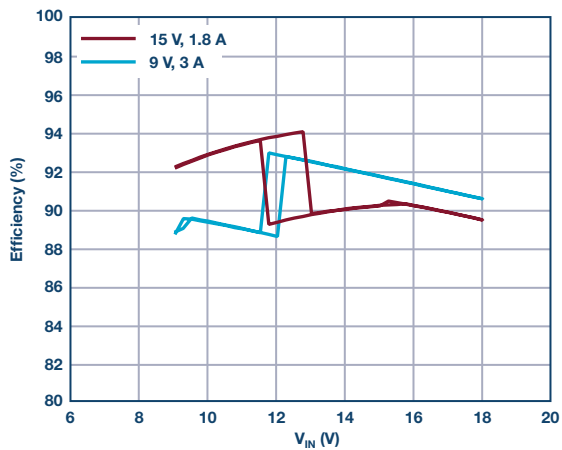
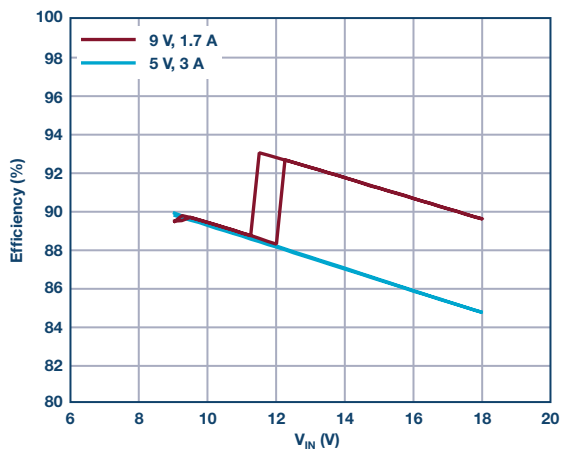
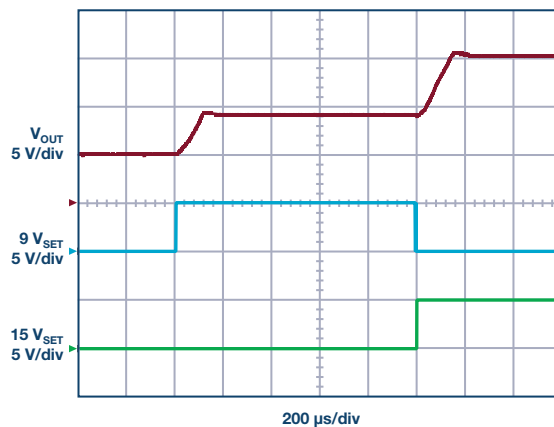


图4. 利用汽车SLA电池供电时, 对于全输出电压, LT8390A稳压器系统保持94%至84%的效率。

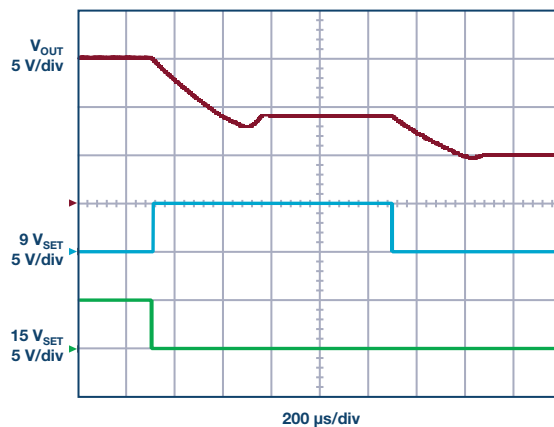
输出电压的无缝转换

LT8390A的输出电压可以在不关闭转换器的情况下进行调整, 方法是使用逻辑电平信号来驱动MOSFET, 从而调节输出端的电阻分压器以改变设定电压。带GPIO引脚的USB PD源控制器可与LT8390A系统配合使用, 为主机和USB连接设备之间的协商过程提供便利, 并设置所需的总线电压。

图5显示了LT8390A系统输出从一个输出电压非常平稳地转换到另一个输出电压。当从12 V输入电源供电时, 从数字控制信号的上升沿开始测量, 每次转换到更高输出电压最多需要150 μ s就能稳定。在输出电压改变期间, 降压-升压控制器经历降压、升压和降压-升压操作之间的模式转换, 具体取决于输入与输出电压的关系。这些模式转换以受控方式执行, 防止输出电压过度过冲或下降。



$V_{IN} = 12 V$
 V_{OUT} Transitions from 5 V to 9 V to 15 V



$V_{IN} = 12 V$
 V_{OUT} Transitions from 15 V to 9 V to 5 V

图5. LT8390A系统输出在5 V、9 V和15 V输出之间平稳转换, 同时向输出端连续输送功率。

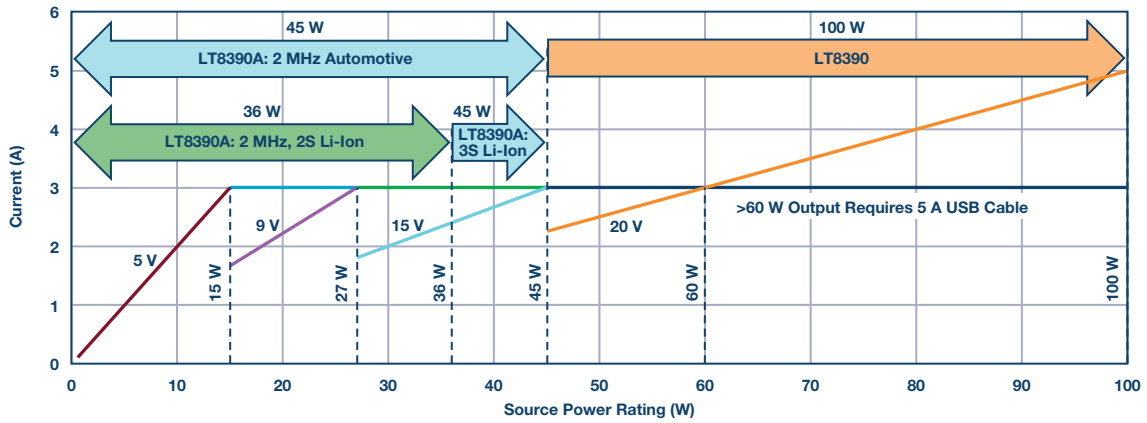


图6. LT8390A和LT8390涵盖了USB供电的各种输出功率等级。

扩展到45 W以上

要将输出功率水平提高到45 W以上，需要以较低开关频率工作，以便降低开关损耗，否则这种功率水平可能会给MOSFET带来热应力。作为LT8390A的替代产品，LT8390的工作频率介于150 kHz和600 kHz之间，具有与LT8390A相同的特性组合，可实现低EMI、高功率降压-升压设计。采用较大电感和输出电容的400 kHz LT8390系统，可轻松利用汽车电池输入实现100 W的输出功率，温升在可接受范围内。图6显示了各种电池供电输入下LT8390A和LT8390产品线的功率能力。

结论

针对为连接设备供电的稳压器的新USB标准，支持通过增加稳压器可提供的输出电压范围和电流输送来实现更高的功率传输。便携式和汽车电池供电的USB-C充电器设备需要一种宽 V_{IN}/V_{OUT} 降压-升压稳压器，以便输送高于或低于输入电压的总线电压。2 MHz开关频率使LT8390A可以提供最高45 W的输出功率，解决方案尺寸很小。对于超过45 W的功率水平，可以使用LT8390，不过解决方案尺寸会略微增大，开关频率会降低。

Kyle Lawrence [kyle.lawrence@analog.com]是ADI公司应用工程师。他负责设计和测试各种DC-DC转换器，包括针对低EMI汽车应用的4开关降压-升压稳压器和LED驱动器。他2014年毕业于加州大学圣克鲁兹分校，获电气工程学士学位。



Kyle Lawrence

该作者的其他文章：

- 用于高功率机器视觉闪光灯LED驱动器
- 第52卷，第2期

非常见问题解答-第157期

RTD测量模块的过压保护

作者: Yao Zhao

分享至    

问:

是否能设计一个带过压保护的完整RTD模块?



答:

引言

RTD(电阻温度检测器)具有出色的稳定性和精度,有较强的抗干扰能力。RTD传感器包括2线、3线和4线版本,通过电流激励能产生输出电压。AD7124-4/AD7124-8集成了两个匹配良好的电流源、PGA、基准电压缓冲器和诊断功能,非常适合高可靠性RTD模块。

在工业环境中,不当操作、错误的连接线和裸露的导线通常会导致过压故障,这会损坏电子器件,造成不良后果。过压保护能力是RTD模块的一项关键要求。除瞬态过压保护之外,实际生产过程中还必须考虑持续过压保护。

本文重点说明如何为具有过压保护功能的多线RTD模块(基于AD7124)提供全面解决方案,并介绍带有过压保护和检测功能的多路复用器及通道保护器。本文可以帮助设计人员了解此方法并选择合适的器件。

带有过压保护和检测功能的多路复用器及通道保护器:

- ▶ 在ADC引脚前面使用串联电阻有助于轻松保护AD7124。这些引脚包括模拟输入和激励输出引脚,但电阻会限制顺从电压。
- ▶ 电流源的保护可以通过分立元件实现。该解决方案可实现更高的过压保护和更大的顺从电压范围。但是,模拟开关与多路复用器仍然暴露在外。
- ▶ ADI公司的带过压保护和检测功能的多路复用器及通道保护器(ADG52xxF和ADG54xxF)可用于RTD模块保护和不同线数RTD传感器切换。这些器件在有电和无电模式下均可提供 ± 55 V故障电压保护,并能实现防闪烁的故障检测。其高密度封装占用的PCB面积要比传统解决方案小得多。

基于AD7124的RTD模块

比率测量法被广泛的用于RTD模块,因为它能消除激励电流源的误差和漂移。图1是基于AD7124-8的4线RTD测量的典型示意图。

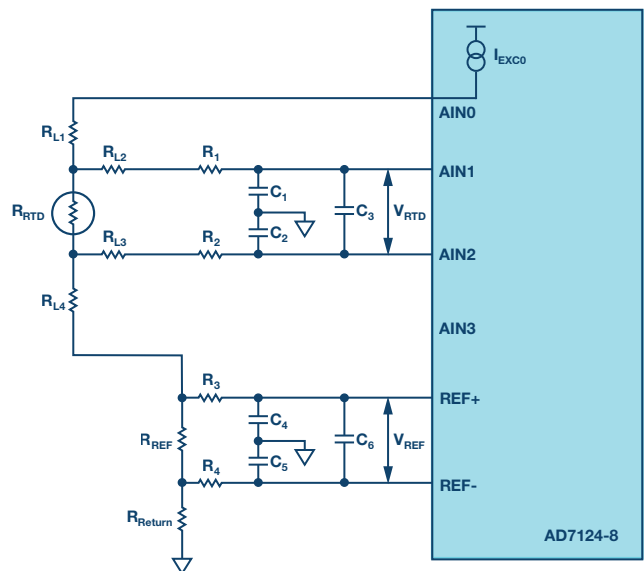


图1. 基于AD7124-8的4线RTD比率测量

AIN0提供激励电流，AD7124集成了基准电压缓冲器和PGA，REF_{IN}及A_{IN}都是高阻抗输入，因此会有相同电流流过RTD传感器和基准电阻。ADC转换结果是输入电压(V_{RTD})和基准电压(V_{REF})之比，其等于R_{RTD}和R_{REF}之比。如果R_{REF}是已知的高精度且稳定的基准电阻，则可通过R_{REF}值和ADC转换结果计算R_{RTD}。

采用4线RTD配置，该系统可以实现高精度和高可靠性，并且可以消除引线电阻引起的误差。相应地，其成本高于3线或2线配置。3线RTD传感器有较高的性价比，图2显示了基于AD7124的3线RTD测量方案。

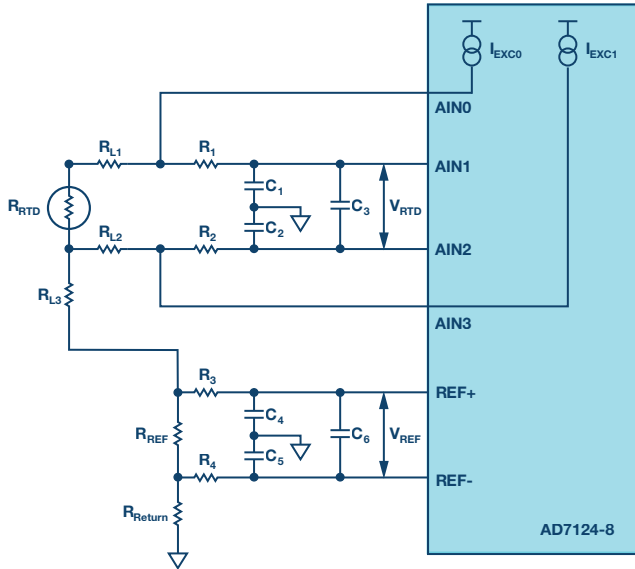


图2. 基于AD7124-8的3线RTD比率测量

两个集成的、匹配良好的电流源有助于3线RTD测量。V_{REF}和V_{RTD}可以用以下两个函数表示：

$$\begin{aligned} V_{REF} &= (I_{EXC0} + I_{EXC1}) \times R_{REF} \\ V_{RTD} &= I_{EXC0} \times R_{RTD} + I_{EXC0} \times R_{L1} - I_{EXT1} \times R_{L2} \end{aligned} \quad (1)$$

AD7124集成了两个匹配良好的电流源，这意味着I_{EXC0}接近或等于I_{EXC1}，并且引线电阻RL1和RL2非常相似。上述函数可表示为：

$$\begin{aligned} V_{RTD} &= I_{EXT0} \times R_{RTD} \\ V_{REF} &= 2 \times I_{EXC0} \times R_{REF} \end{aligned} \quad (2)$$

转换结果可以用以上两个函数表示为：

$$Code/Code_{FS} = V_{RTD}/V_{REF} = \frac{R_{RTD}}{(2 \times R_{REF})} \quad (3)$$

根据此函数，RTD电阻值可通过转换结果和基准电阻值计算。详情请参阅CN-0383。

对于2线RTD，引线电阻引起的误差无法抵消，但此类RTD传感器的成本低于其他传感器；AD7124-8可配置为2线RTD传感器，如图3所示。

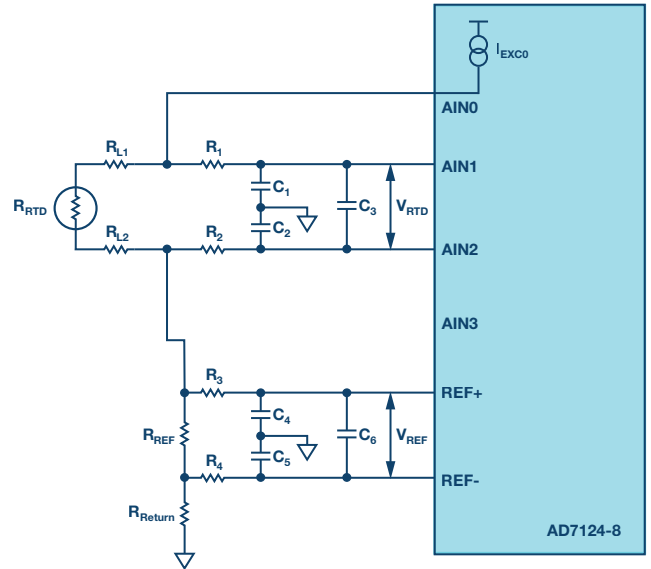


图3. 基于AD7124-8的2线RTD比率测量

在实践中，许多工业客户要求用RTD模块的同一端口连接许多不同类型的RTD传感器，以方便平衡RTD传感器的成本和性能。图4显示了RTD模块的通用接口，它可以支持不同线数的RTD传感器。

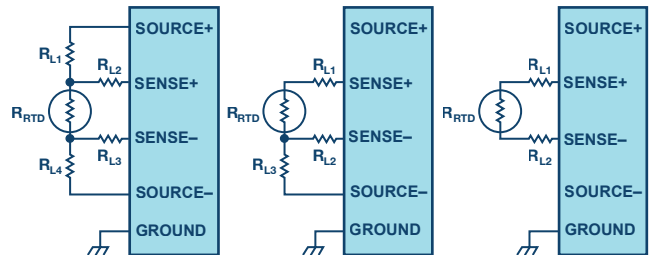


图4. 不同线数传感器的RTD接口

对于这一要求，此类RTD模块需要通过软件加以配置来支持不同线数的RTD传感器。图5显示了基于AD7124-8和开关的不同线数RTD传感器的框图。AD7124-8支持4通道、2线/3线/4线RTD测量。

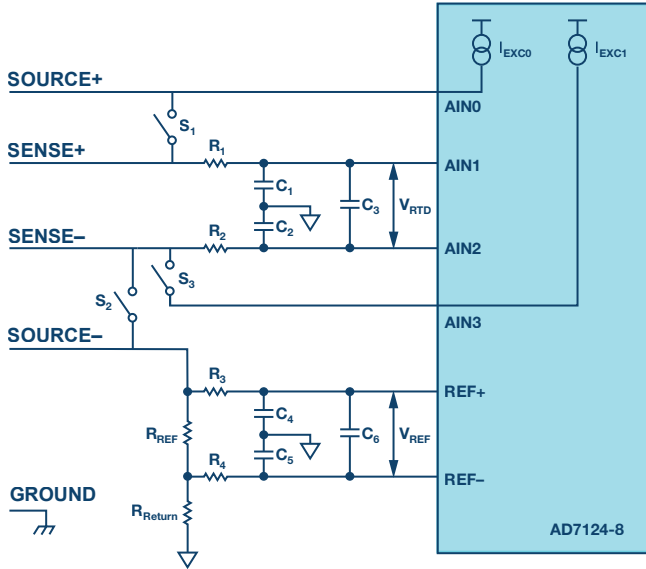


图5. 基于AD7124-8的不同线数RTD传感器测量

针对不同传感器，使用控制器可以轻松更改配置。表1显示了不同配置下的开关和电流源状态。

表1. 不同线数RTD传感器的开关和 I_{EXT} 状态

	S1	S2	S3	I_{EXT1}	I_{EXT2}
2-wire RTD	Closed	Closed	Open	Enable	Disable
3-wire RTD	Closed	Open	Closed	Enable	Enable
4-wire RTD	Open	Open	Open	Enable	Disable

通过计算选择合适的电阻和电容值，可以优化噪声性能。文章“RTD比率温度测量的模拟前端设计考虑”可用作指南。除了优化噪声性能之外，还需要一些额外的措施来实现过压保护。

首先，AD7124的某些模拟引脚直接暴露在外部环境中，根据AD7124在25°C下的绝对最大额定值，模拟输入电压应介于-0.3 V至 $AV_{DD}+0.3$ V之间，这意味着发生高过压时，该模块无法提供保护。其次，三个开关需要承受高压。

增加限流电阻

在AD7124的每个引脚上增加限流电阻可以为AD7124提供过压保护。

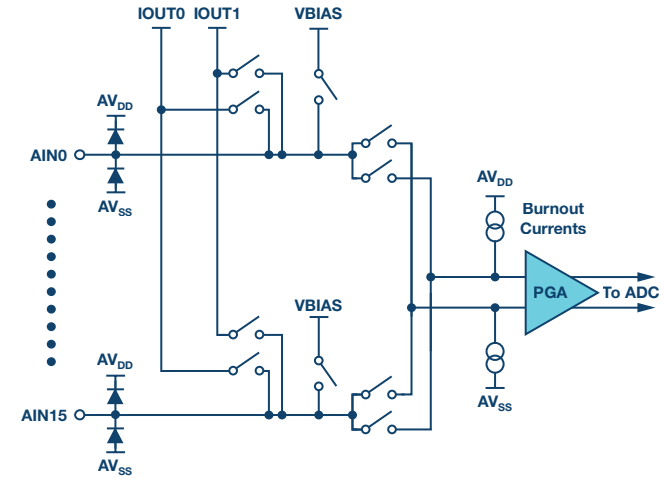


图6. AD7124-8模拟引脚内部架构

图6显示了AD7124的模拟引脚架构。每个模拟引脚上有两个钳位二极管，我们可以利用这些二极管直接实现保护，而不会引入任何其他漏电流。

图7显示了该方法的示意图，R1至R4分别位于AIN1、AIN2、REF+和REF-的前面。此设置用于消除噪声。同时，这些电阻可以用于限流；在AIN0和AIN3前面增加限流电阻可以保护AD7124的其余裸露模拟引脚。

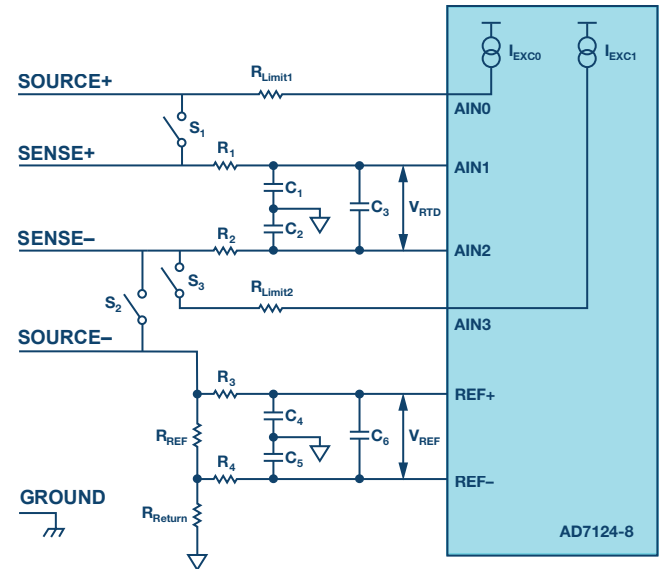


图7. 在ADC输入引脚前面添加限流电阻

这些电阻和内部钳位二极管可以防止某种程度的正负过压。当发生正或负过压故障时，电流将通过电阻和内部钳位二极管流向AVDD或AVSS。根据AD7124的绝对最大值规格，电流值必须限制在10 mA以下。如果 R_{LIMIT} 等于3 k Ω ，则该模块可以防范 ± 30 V持续过压。

但是，当该模块在正常模式下工作时， R_{LIMIT} 上会出现压降。如果激励电流为500 μ A， R_{LIMIT} 上的压降将为1.5 V，传感器电阻和 R_{REF} 将受到限制。增加 R_{LIMIT} 可以获得更好的保护，但传感器和参考电阻阻值范围会更小。基于该保护方法，顺从电压将随着过压保护要求的提高而降低。需要注意 R_{REF} 和 R_{Return} 的功耗，需要注意。

除AD7124-8模拟引脚外，开关也暴露在高压下，因此应选择能够防范 ± 30 V电压的器件。过去几年中，光电MOS和继电器已经用于这些情况，但高价格和大封装限制了应用范围。

利用分立晶体管保护电流源

使用限流电阻的最大缺点是SOURCE+上的顺从电压很低。使用分立晶体管和二极管可以实现过压保护，并提高SOURCE+引脚上的最大允许电压。图8显示了该方法的示意图。

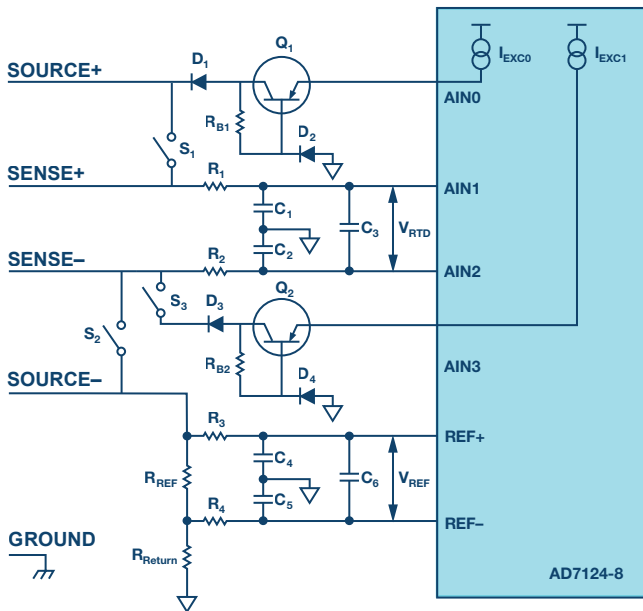


图8. 利用分立晶体管和二极管实现过压保护

这种结构可以让激励电流在正常情况下总是流向RTD传感器，并防止发生高过压损坏。其他模拟输入引脚可以通过限流电阻来保护，因为模拟输入引脚没有顺从电压限制。

如果对此RTD传感器施加一个很大的正电压，D1会防止电流源受正高压影响。如果对此RTD传感器施加一个很大的负电压，Q1的集电极和基极之间的PN结会反向偏置，导致 R_{B1} 和此PN结上出现高压降，防止损坏AIN0。

在正常模式下，D2用作反向偏置二极管，使得流过该元件的电流非常小。经过Q1发射极流向基极的电流非常小，因此 R_{B1} 上的压降可以忽略不计。这种方法可以使得顺从电压高于使用限流电阻的情况，并且能防范高得多的故障电压。

使用具有过压保护功能的模拟开关与多路转换器

使用分立元件保护这种高精度RTD模块的缺点是显而易见的：不容易选择合适的元件；这些元件会使保护电路复杂化；并且会占用较大的PCB面积。

尽管AD7124模拟输入引脚的漏电流非常小，但这些引脚串联的大电阻(如 R_1 和 R_2)会产生明显的误差，而且这些电阻的热噪声会降低分辨率。在实际设计中，RTD模块可能有多个通道，电流源从一个通道切换到另一个通道，大电阻值会增加模拟输入RC组合的建立时间，而RTD模块应该花更多时间给电容充电，如 C_1 、 C_2 和 C_3 。保护功能和精度很难平衡。开关同样需要防范高过压。

在这种情况下，使用具有故障保护功能的模拟开关与多路转换器可以提供开关和过压保护。图9给出了一个示例。

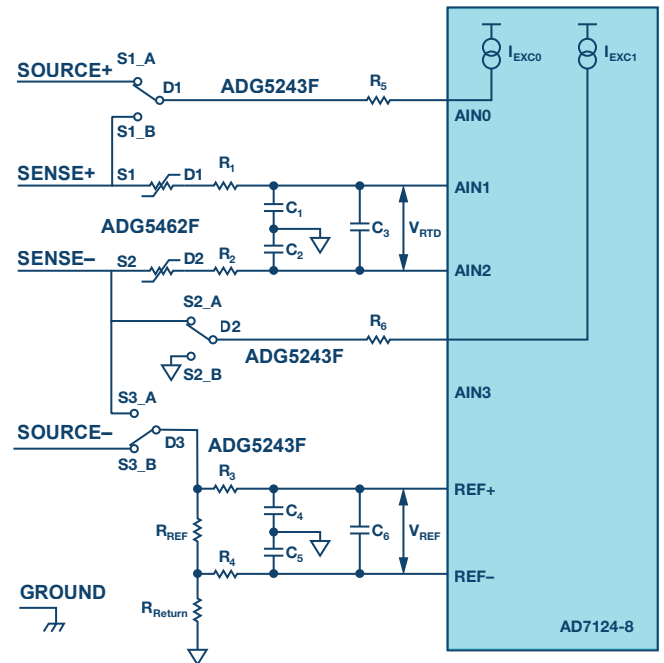


图9. 带故障保护的模拟开关与多路转换器。

在图9中，AD7124前端使用了ADG5243F中的三个SPDT开关，AIN1和AIN2前端使用了ADG5462F中的两个可变电阻。这些保护功能可以通过ADG5243F和ADG5462F来实现，二者具有用户自定义故障保护和检测功能。

这些器件的突出特性有：

- ▶ 源极引脚具有过压保护功能，可以耐受高于副供电轨、从-55 V到+55 V的电压。
- ▶ 在未供电情况下，源极引脚的过压保护范围是-55 V至+55 V。
- ▶ 过压检测提供数字输出，指示开关的工作状态。
- ▶ 沟槽隔离可防止闩锁。
- ▶ 针对低电荷注入和导通电容而优化。
- ▶ ADG5243F既可采用 ± 5 V至 ± 22 V的双电源供电，也可采用8 V至44 V的单电源供电。

抗闩锁、低漏电流和业界领先的RON平坦度也是这些器件的优点。低漏电流和低电阻可以提高该RTD模块的精度和噪声性能。

如果对RTD接口施加正或负电压，则漏极引脚上的电压将箝位在 $POSFV + V_T$ 或 $NEGFV - V_T$ 。如果 $POSFV$ 设置为4.5 V且 $NEGFV$ 设置为

AGND，则路径中用于保护AD7124的串联电阻要容易选择得多。如果过压发生在无电状态下，则开关保持高阻抗状态，以帮助防止损坏器件。

这些器件的检测功能可用于系统诊断。ADG5243F和ADG5462F的源极输入电压持续受到监控。低电平有效数字输出引脚FF指示开关的状态。FF引脚上的电压指示是否有任何源极输入引脚发生故障。AD7124提供许多强大的系统安全诊断功能。处理器可以将这些器件的诊断功能组合起来以构建更加稳健的系统。

结语

AD7124中的功能模块和诊断功能可提高精度和稳健性。比较RTD模块中的三种过压保护方法之后，可发现使用具有过压保护功能的模拟开关与多路转换器具有许多优点：

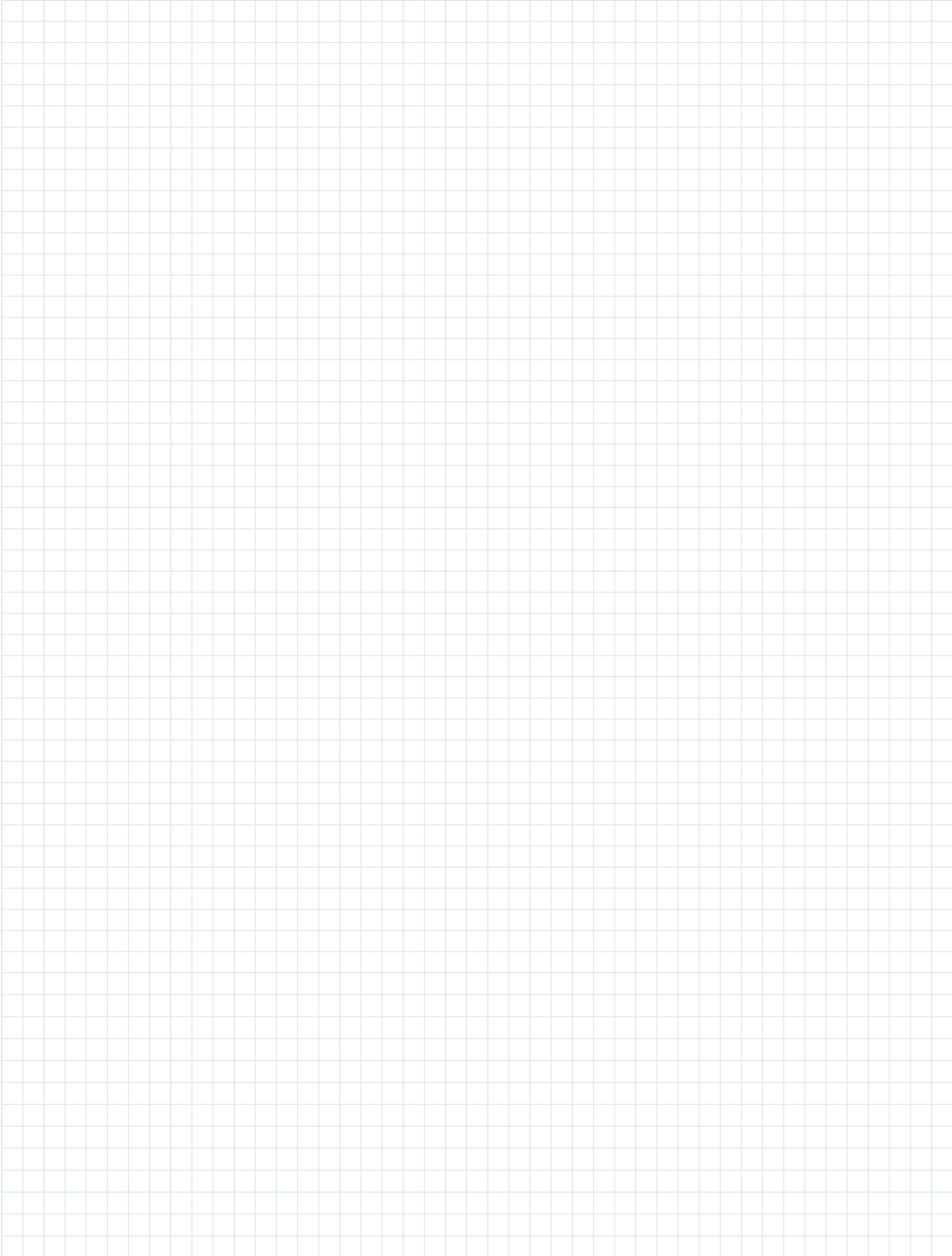
- ▶ 让RTD模块能承受更高的故障电压
- ▶ 漏电流低、噪声低且建立时间短
- ▶ 取代传统的继电器和光电MOS，节省PCB面积和成本
- ▶ 诊断功能增强系统稳健性
- ▶ 易于使用

Yao Zhao [yao.zhao@analog.com]在ADI北京设计中心担任产品应用工程师。他负责中国市场 Σ - Δ ADC产品的技术支持工作。在业余时间，他喜欢看Jim Williams画的漫画。



Yao Zhao

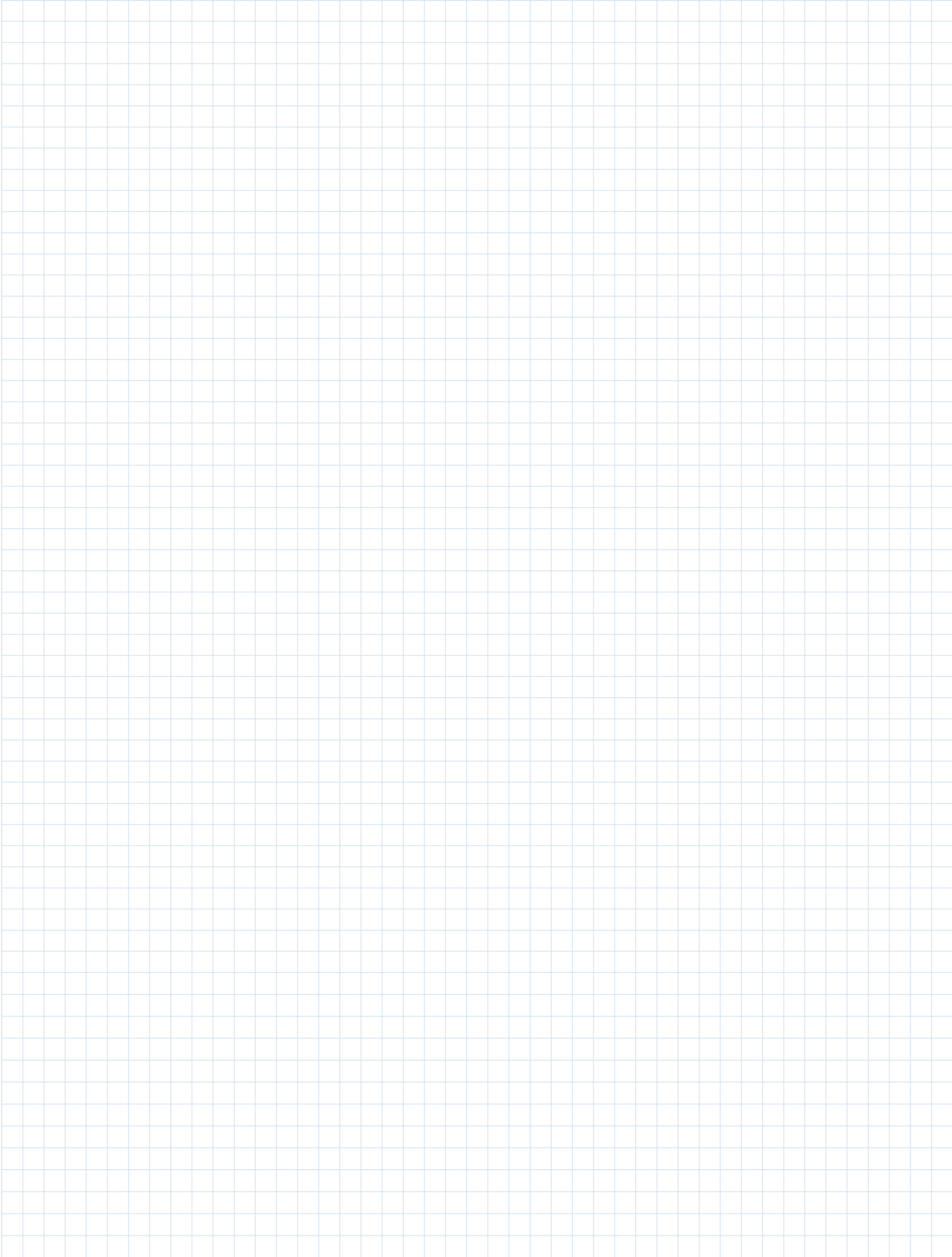
Notes



Notes



Notes



随时了解模拟对话

获取工学新动态，激发设计新思路！

通过订阅模拟对话，最先获取解决实际设计挑战所需的最新技术、应用和系统级见解。请务必告知您的朋友！

analog.com/cn/analogdialogue

EngineerZone®支持社区

与社区中的ADI技术专家互动，提出您棘手的设计问题，浏览我们丰富的知识库。

ezchina.analog.com



全球总部

One Technology Way
P.O. Box 9106, Norwood, MA
02062-9106 U.S.A.
Tel: (1 781) 329 4700
Fax: (1 781) 461 3113

大中华区总部

上海市浦东新区张江高科技园区
祖冲之路 2290 号展想广场 5 楼
邮编: 201203
电话: (86 21) 2320 8000
传真: (86 21) 2320 8222

深圳分公司

深圳市福田中心区
益田路与福华三路交汇处
深圳国际商会中心
4205-4210 室
邮编: 518048
电话: (86 755) 8202 3200
传真: (86 755) 8202 3222

北京分公司

北京市海淀区
西小口路 66 号
中关村东升科技园
B-6 号楼 A 座一层
邮编: 100191
电话: (86 10) 5987 1000
传真: (86 10) 6298 3574

武汉分公司

湖北省武汉市东湖高新区
珞瑜路 889 号光谷国际广场
写字楼 B 座 2403-2405 室
邮编: 430073
电话: (86 27) 8715 9968
传真: (86 27) 8715 9931

©2019 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners. Ahead of What's Possible is a trademark of Analog Devices. MO2000sc-0-1/19

analog.com/cn

