

# ADC中的集成式容性PGA：重新定义性能

作者：Miguel Usach Merino和Gerard Mora-Puchalt

## 摘要

ADI 专利的容性可编程增益放大器(PGA)相比传统的阻性 PGA 具有更佳的性能,包括针对模拟输入信号的更高共模电压抑制能力。

本文描述了斩波容性放大器的工作原理,强调了需要放大传感器小信号至接近供电轨——比如温度测量 (RTD 或热电偶) 和惠斯登电桥——时,此架构的优势。

$\Sigma$ - $\Delta$  型模数转换器(ADC)广泛用于传感器具有较小输出电压范围和带宽的应用中(比如应变计或热敏电阻),因为这种架构提供高动态范围。具有高动态范围是因为,相比其它 ADC 架构,它具有低噪声性能。

$\Sigma$ - $\Delta$  型转换器基于两条原理工作:过采样和噪声整形。当 ADC 对输入信号进行采样时,独立于采样频率的量化噪声会在直到采样频率一半的整个频谱内扩散。因此,如果输入信号以比奈奎斯特理论所推导出的最小值高很多的频率采样,则目标频段内的量化噪声下降。

图 1 显示了不同采样频率下的量化噪声密度示例。

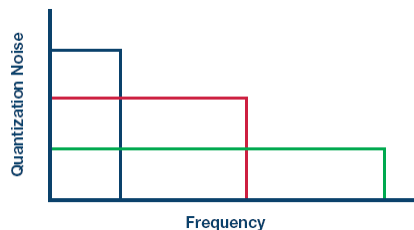


图 1. 不同采样频率下, 频率范围内的量化噪声密度。

一般而言,对于特定的目标频段,每 2 个过采样系数就会使动态范围改善 3 dB (假定为白噪声频谱)。 $\Sigma$ - $\Delta$  型转换器的第二个优势是噪声传递函数。它将噪声整形至更高频率(如图 2 所示),进一步降低了目标频段内的量化噪声。

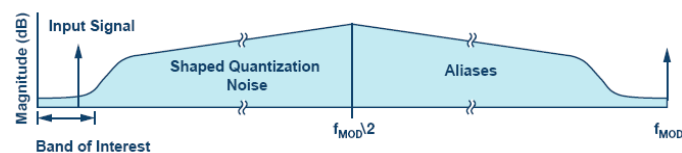


图 2.  $\Sigma$ - $\Delta$  噪声整形。

此外,  $\Sigma$ - $\Delta$  架构可能集成数字滤波器,用来移除目标频段外的量化噪声,实现出色的动态范围性能,如图 3 所示。

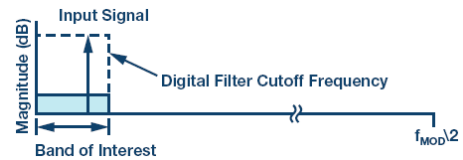


图 3. LPF 之后的量化噪声。

## 输入缓冲器

过采样架构的缺点之一是,相比其它采样频率较低的架构,驱动  $\Sigma$ - $\Delta$  型调制器的输入缓冲器要求可能会更严格。采集时间变得更短,因此缓冲器需要更高带宽。现代  $\Sigma$ - $\Delta$  型转换器片上集成输入缓冲器,最大程度简化使用。

此外,在检测系统中,为检测元件提供具有高精度的极高输入阻抗对于测量精度而言极为关键。这使得输入缓冲器的要求更为严格了。

集成输入缓冲器还有其它挑战。 $\Sigma$ - $\Delta$  型调制器可在低频率时提供极低噪声,但所有其它元件(比如输入缓冲器)都会使热噪声增加,而更严重的则是低频闪烁噪声,如图 4 所示。

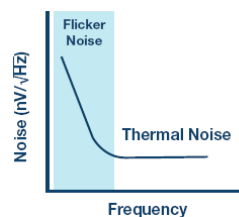


图 4. 闪烁噪声。

此外,缓冲器失调也可能增加总系统误差。通过系统校准可以补偿失调,但如果失调漂移相对较高,那么这种方式就无法实现,因为每次工作温度发生改变都会要求系统重新校准,以补偿缓冲器失调。

例如,当失调漂移为 500 nV/°C 时,10°C 温度递增将等于 5  $\mu$ V 失调范围,在  $\pm 2.5$  VREF 24 位 ADC 中这相当于 16.8 LSB,即约为 4 位。

解决这两个问题的典型途径是对缓冲器的输入和输出进行斩波,如图 5 所示。

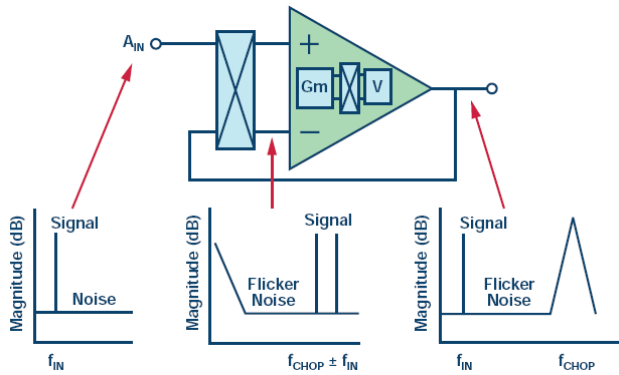


图5. 斩波放大器。

对输入进行斩波之后，输入频率便调制到较高频率。缓冲器失调和闪烁噪声依然保持其最初的低频率，因为它们不受输入斩波的影响。

输出去斩波机制将输入频率解调回基带，同时向上调制缓冲器产生的失调和闪烁噪声至较高频率，随后由 ADC 低通滤波器加以消除。

某些情况下，输入缓冲器可以采用基于电阻的仪表放大器（阻性 PGA）来代替，以使小传感器信号满足全调制器输入范围，最大程度提升动态范围。需注意，基于电阻的仪表放大器相比差分阻性放大器是更好的选择，因为分立式传感器需要更高的输入阻抗。阻性 PGA 可实现类似的斩波方案，如图 6 所示。

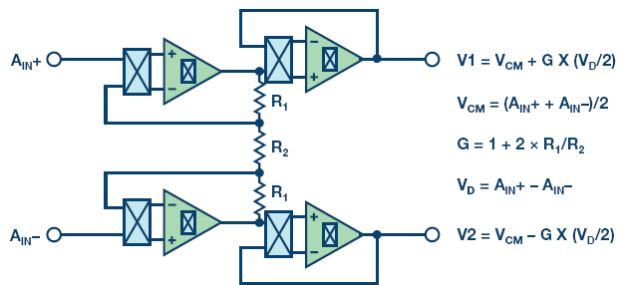


图6. 阻性 PGA。

阻性 PGA 可能需要级联第二组缓冲器，因为放大器可能无法提供直接驱动调制器所需要的足够带宽。同时，必须保持低功耗，这就确定了电阻值，进而确定了放大器带宽。

使用这种放大器拓扑的主要问题是，它限制了共模电压——尤其是在增益大于 1 的时候，因为阻性 PGA 具有取决于输入信号的浮动共模值，如图 6 所示。

此外，阻性网络失配及其漂移也是影响总误差预算的因素之一，因为它可能会影响大多数的精度规格。

为避免这些限制，最新的  $\Sigma$ - $\Delta$  型转换器采用了容性 PGA。

容性 PGA 放大原理与阻性 PGA 相似：增益取决于电容比，如图 7 所示。

为了放大直流信号，容性 PGA 在 PGA 输入端引入了斩波机制。直流输入信号调制到斩波频率，然后由容性放大器进行放大。最后，信号通过输出去斩波解调回直流。此外，放大器失调和闪烁噪声调制到斩波频率，并在之后的级中进行低通滤波。

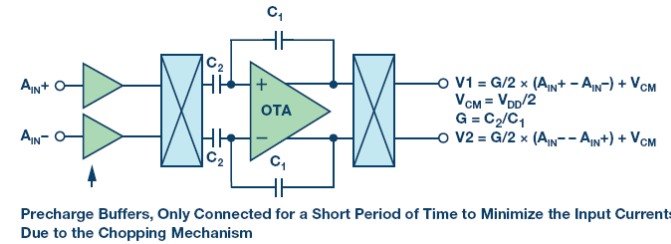


图7. 容性 PGA (为简便起见，移除了部分模块)。

相比阻性架构，这种容性架构有一些优势：

它能更好地权衡噪声与功率，因为噪声源较少。需要较少的放大器，而且相比电阻，电容不会产生噪声。

电容比电阻有非常多的优势。除了无噪声外，电容不会受到自发热影响，且通常具有更好的匹配和温度漂移。这对失调、增益误差和漂移规格有正面影响。

电容可将输入共模从信号链共模的其余部分去耦。这样可以提供 CMRR、PSRR 和 THD 等优势。

容性 PGA 的最大优势之一，是它的输入共模范围可以是轨到轨或更高。这样便有可能从正供电轨下至负供电轨的几乎任何地方对传感器共模电压进行偏置。

这种容性架构结合了仪表放大器的优势，具有极高的输入阻抗（因为输入阻抗是一个电容），其优势是电容（而不是电阻）作为增益元件，增加了放大器的动态范围——这不仅是因为它的信号摆幅，还因为其噪声效率的缘故。

克服阻性 PGA 共模限制的常见解决方案是增加或偏移供电轨，或者重新对中传感器信号共模。这样做的代价是功耗更高、电源设计更复杂、使用更多外部元件，以及更高的成本。

### 实际例子

在惠斯登电桥中，共模电压由连接两个桥臂的阻抗决定，且与施加的电源成正比。电子秤应用即采用这种检测拓扑，因为它具有针对应变计的线性检测优势；图 8 显示了一个半桥式 II 类电路。

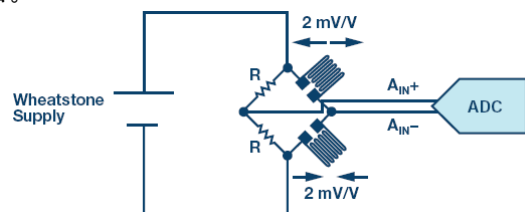


图8. 采用惠斯登拓扑并包含应变计的电子秤。

表 1. 惠斯登电桥中的阻性 PGA 和容性 PGA 对比（假设使用标准电源和增益）

PGA	阻性 PGA	容性 PGA
最大惠斯登电源	3.3 V	6 V
应变计差分灵敏度	3.3 mV	6 mV
动态范围改进(dB)		5.2 dB

应变计的灵敏度通常为 2 mV/V。惠斯登电源越高，灵敏度也就越高。为了增加应变计的动态范围并最大化 SNR，电桥可能采用比 ADC 更高的电源供电。

由于阻性 PGA 的共模限制，电桥应当采用与 ADC 相同的电源供电，以便最大程度提升动态范围；而在容性 PGA 中，电桥可以采用几乎为 ADC 两倍的电源供电，因为不存在输入共模的限制。

例如，假设标准电源为 ADC 提供 3.3 V 电平，则对于相同的增益，容性 PGA 相比阻性 PGA 的改进总结见表 1。

可能存在的另一个问题，是当电桥的连接位置离 ADC 较远时，接地之间可能有所不同。这也许会使共模电压偏移，从而导致 ADC 输入共模相对于电桥不平衡，并降低阻性 PGA 中的最大允许增益。

使容性 PGA 性能与阻性 PGA 相当的可行办法是以更高的电源电压对电桥供电。比如，以±3.3 V 双极性电源对电桥供电，从而增加应变计的灵敏度，但代价是更高的系统复杂性和功耗。

可能会得益于容性 PGA 的另一个例子是采用电阻式温度检测器(RTD)或热电偶的温度测量应用。

常用 RTD 电阻（比如 PT100）可以用来直接检测温度，或间接检测热电偶的冷结，如图 9 所示。

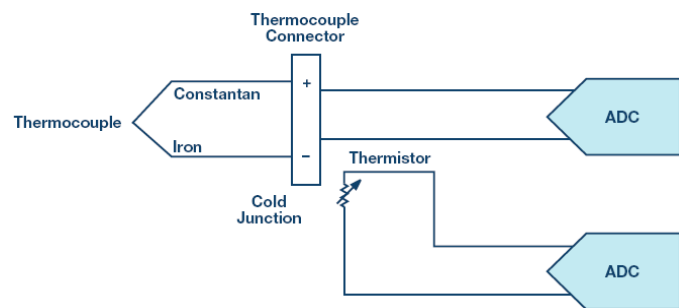


图 9. 典型热电偶设置。

每一个 PT100 器件都提供不同的导线，采用最受欢迎的高性价比三线式配置。

测量温度并消除引线误差的传统方法如图 10 所示。本例中，集成 PGA 的  $\Sigma$ - $\Delta$  型 ADC AD7124-8 的内部电流源以相同电流驱动双线式 RTD，在两个引线上产生相同的失调误差，其值与

引线电阻成正比。

由于 AD7174-8 具有较小的引线电阻和电流（为了最大程度减少自发热效应），RL3 产生的失调电压靠近负供电轨，极大地降低了阻性 PGA 中允许的最大增益，因为其输入共模相比容性 PGA 同样将会非常接近供电轨，在内部将共模电压设为电源供电轨的一半，允许更高的增益配置，从而提高总动态范围。

建议的解决方案极大降低了系统和硬件连接的复杂性，因为第三条线缆不应返回至 ADC PCB, 并可连接 RTD 位置附近的地。

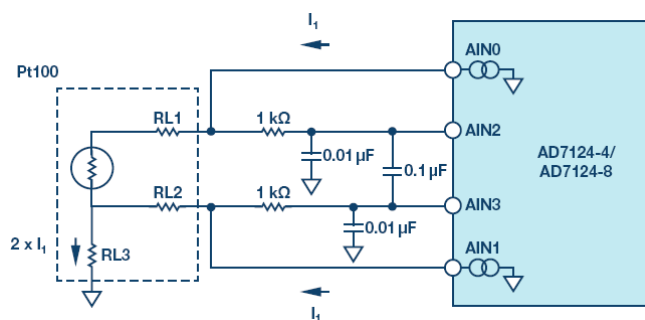


图 10. 三线式 RTD 测量。

为了增加温度测量的精度，建议采用四线式测量。本例中，只使用了一个电流基准。为了避免电流源的不精确性，可以将精密电阻用作 ADC 基准电压发生器来进行比例测量，如图 11 所示。

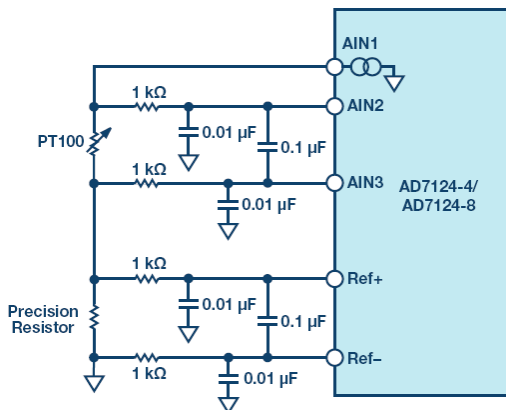


图 11. 比例四线式 RTD 测量。

选择适当的外部精密电阻值，使 RTD 上产生的最大电压等于基准电压除以 PGA 增益。

表 2. 四线式 RTD 比例测量中的阻性和容性 PGA 对比

PGA	阻性	容性
Pt100 输出电压	$500 \mu\text{A} \times 313.7 = 156.85 \text{ mV}$	$500 \mu\text{A} \times 313.7 = 156.85 \text{ mV}$
VREF	1.65 V	2.5 V
最大 PGA 增益 改善(dB)	$1.65 \text{ V}/156.85 \text{ mV} \approx 11$	$2.5 \text{ V}/156.85 \text{ mV} \approx 16$ 3.6

对于 3.3 V 电源而言，在阻性 PGA 中，精密电阻上产生的电压应为 1.65 V 左右，否则 PGA 共模电压将限制最大增益。其结果是，最大增益信号应等于 1.65 V。在容性 PGA 中，不存在输入共模的限制，因此 RTD 共模信号可以靠近顶部供电轨放置，最大程度提升了精密电阻生成的 ADC 基准电压，并因此实现最高的可选增益和动态范围。

表 2 总结了阻性 PGA 相对于容性 PGA 的最大增益，最大电流源为 500  $\mu\text{A}$ ，限制了 Pt100 的自发热（假定 B 类 RTD，此时最高温度为 600°C，最大 VREF 为 2.5 V）。

### 结论

相比阻性 PGA，容性 PGA 具有多项重要优势。诸如噪声、共模抑制、失调、增益误差以及温度漂移等关键规格都由于电容

作为增益元件的固有温度稳定性以及匹配属性而得到了改善。

另一项重要特性是内部共模电压从放大器内部共模电压中去耦。当待放大的输入信号为靠近供电轨的共模电压时，这点尤为重要。阻性 PGA 的增益选择严重受限于其共模限制，或者要求更高的供电轨或外部元件将输入信号重新偏置到供电轨的一半。而容性 PGA 却可以轻松处理这种检测场景。

某些最新的  $\Sigma\text{-}\Delta$  型 ADC 产品集成了容性 PGA，比如 AD7190、AD7124-4、AD7124-8 和 AD7779。



Miguel Usach Merino [[miguel.usach@analog.com](mailto:miguel.usach@analog.com)] 获得瓦伦西亚大学电子工程学位。2008 年加入 ADI 公司，任西班牙瓦伦西亚线性与精密技术部的应用工程师。



**Miguel Usach Merino**

该作者的其它文章：  
[IC 上电和关断](#)  
第 49 卷，第 2 期

Gerard Mora-Puchalt [[gerard.mora-puchalt@analog.com](mailto:gerard.mora-puchalt@analog.com)] 于 2005 年获得瓦伦西亚理工大学电信工程硕士学位。他于 2005 年在 ADI 公司 DAC 应用部门完成了毕业设计，并于 2006 年毕业后加入了 ADI 公司的温度传感器设计评估团队。他于 2007 年调往精密转换器部门，自此之后便担任模拟设计工程师，工作地点在西班牙瓦伦西亚。



**Gerard Mora-Puchalt**