

## 如何快速地合并 S 参数（下）

摘要：为了提高 S 参数合并的效率、减少繁琐的人为操作，芯和半导体 SnpExpert 提供了四种快速实现 S 参数合并的方法：1) 通过在软件界面手动配置实现 S 参数合并；2) 由 Python 脚本自动实现 S 参数合并；3) 通过导入 csv 文件自动实现 S 参数合并；4) 按命名规则自动实现 S 参数合并。在《如何快速地合并 S 参数（上）》中已介绍了前三种方法，本文主要介绍第四种方法，并对合并后的 S 参数跟原始 S 参数进行对比验证。对比结果显示此方法不仅可成功实现 S 参数的快速合并，而且可达到一劳永逸的效果，尤其适用于端口数多的情况。

### 前言

在高速电路设计中，不仅需要考虑单通道的损耗带来的影响，还需考虑通道与通道间的串扰所带来的影响。而传统的矢量网络分析仪一般只能测得 4 个端口的 S 参数，尽管市场上已有多端口的网络分析仪，但价格偏贵。那么如何将多个 4 端口的 S 参数合并成一个多端口的 S 参数成为了一个急待解决的问题。以 8 个差分信号组成的串扰通道为例，通过 VNA 测得 8 个直通 (Thru)，56 个近端 (NEXT) 与 56 个远端 (FEXT) 的 4 端口的 S 参数，获得 4 端口 S 参数后，需要快速准确实现合并。

针对上述问题，《如何快速地合并 S 参数（上）》中介绍的三种解决方案，可适用于不同的应用场景，但都需要用户配置合并 S 参数的端口信息。如果端口数较多的话，带来的问题是，配置花费时间较多且容易出错。本文介绍的按命名规则自动实现 S 参数合并的方法，合并 S 参数的端口信息是由软件根据命名规则自动获取，无需手动配置端口信息，可有效避免上述问题。

## 合并 S 参数的方法

### 1. 命名规则介绍及示例

S 参数文件命名规则：测试类型\_左侧标识\_测试端口\_右侧标识\_测试端口。详细说明：识别规则是以下划线“\_”为基准，作为识别起始点；测试类型仅有 THRU、NEXT、FEXT；左侧标识可命名为 HCB，右侧标识可命名为 MCB。测试端口是由直通通道来命名，命名时可加上数字进行排序。图 1 中红色框内是实测的差分端口顺序：TX1, TX3, TX5, TX7, RX8, RX6, RX4, RX2。若测试端口也要按此顺序排列，则命名需修改为：\_1TX1, \_2TX3, \_3TX5, \_4TX7, \_5RX8, \_6RX6, \_7RX4, \_8RX2。综上所述，直通测试结果命名为：THRU\_MCB\_1TX1\_HCB\_1TX1.s4p；近端测试结果命名为：NEXT\_MCB\_1TX1\_MCB\_2TX3.s4p；远端测试结果可命名为：FEXT\_MCB\_1TX1\_HCB\_2TX3；其他依次类推，完成所有命名的 S 参数，如下图 2 所示。

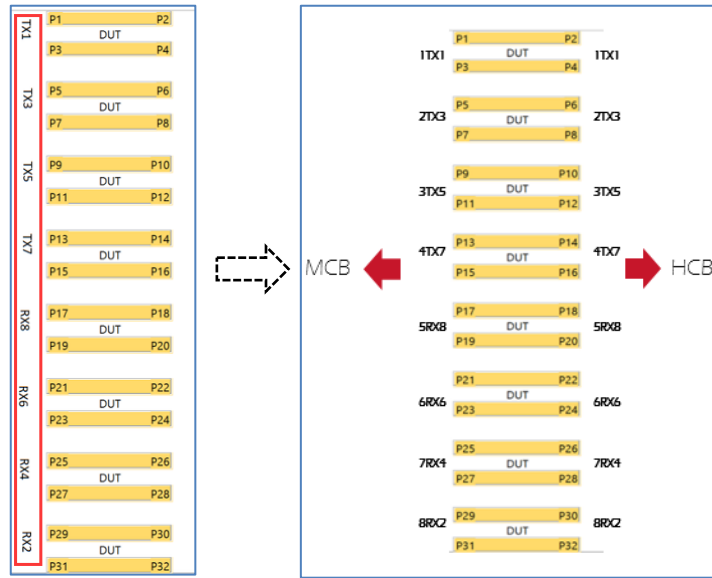


图 1 区分同侧类别及测试端口的示例

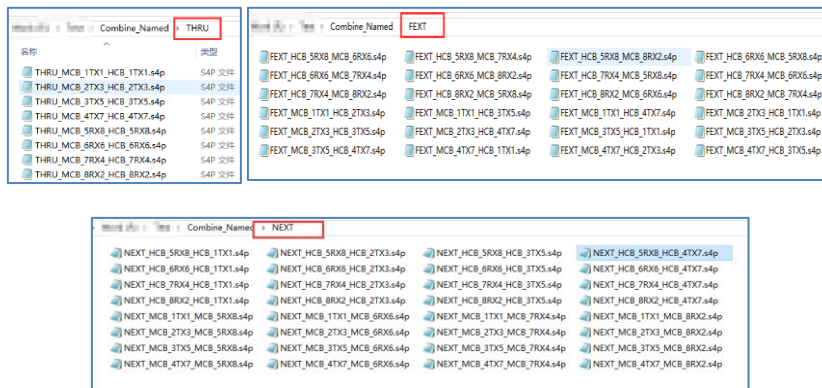


图 2 按命名规则命名的 THRU、FEXT 及 NEXT 的 S 参数

## 2. 按命名规则自动实现 S 参数合并

在 SnpExpert 导航栏中，选择 Tool -> S-Parameter Process 下的 Combine，弹出图 3 所示界面：选择 Advanced，然后在 Open folder 栏，点击 Browse，选择命名好的 S 参数文件夹路径，软件会自动按照命名规则读入 S 参数到界面对应的 THRU、FEXT 跟 NEXT 栏位，完成读取后，点击 Combine 即可完成合并。需要注意的是，导入的每个 S 参数端口顺序要一致，因为软件会根据导入的 S 参数端口顺序来对应合并后的 S 参数端口顺序（如 Output 栏所示）。

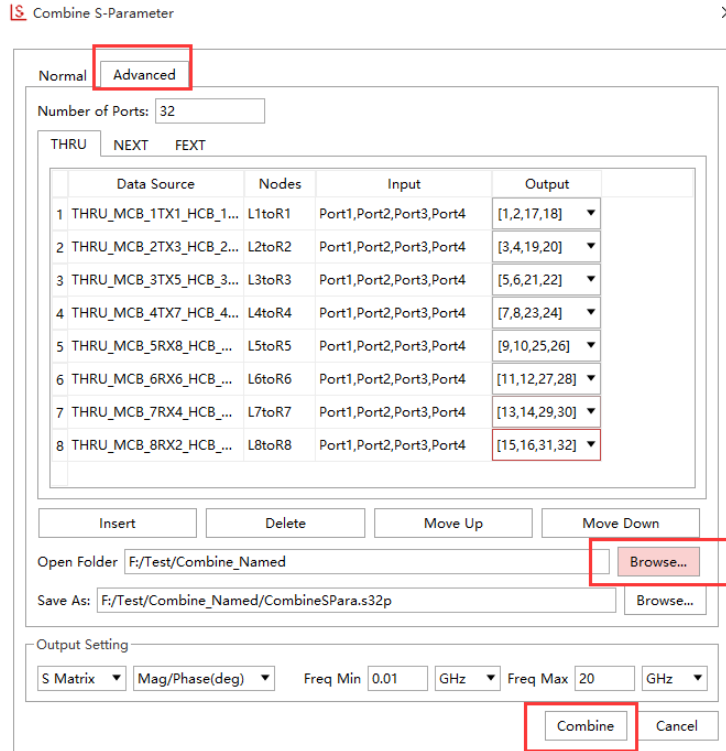


图 2 按命名规则合并 S 参数图示

### 3. 结果对比验证

将合并后的 s32p 文件结果跟合并前的 s4p 的 S 参数进行对比。下图是比较结果：黑色是合并前的 FEXT 及 NEXT；红色是按命名规则文件合并后的 FEXT (Diff1, Diff8) 及 NEXT (Diff12, Diff8)。由图可知，两者的结果是完全重合的，说明此方法可以实现正确的 S 参数合并。

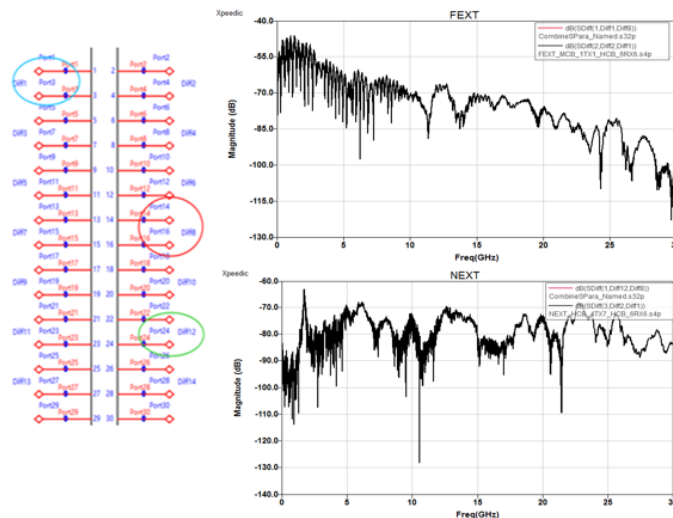


图 5 合并后的 S 参数与原始 FEXT、NEXT 的对比

## 总结

芯和半导体 SnpExpert 提供按命名规则自动合并 S 参数，此方法可以省去配置端口信息的工作，有效降低出错的概率同时提高了工作效率，尤其适用于端口数较多的情况。完成一次命名后，后续测试的 S 参数可以直接保存成此文件名，无需再修改就可以直接选择此方法实现 S 参数的合并。

### 关于芯和半导体

芯和半导体是 EDA 软件、集成无源器件 IPD 和系统级封装领域的领先供应商。公司致力于为半导体芯片设计公司和系统厂商提供差异化的软件产品和芯片小型化解决方案，包括射频 IC 设计、模拟混合信号设计、系统级封装设计和高速数字系统设计等。这些产品和方案在 5G、智能手机、物联网、人工智能和数据中心等领域得到广泛应用。

芯和半导体凭借以客户需求驱动发展的理念，赢得了众多客户的青睐。随着公司自有知识产权的不断开发，芯和半导体已经成为中国集成电路自动化软件技术和微电子技术行业的标杆企业。

芯和半导体前身为芯禾科技，创建于 2010 年，企业总部位于上海浦东张江，并在美国硅谷、中国北京、深圳、苏州、成都、西安设有销售和技术支持中心。如欲了解更多详情，敬请访问 [www.xpeedic.cn](http://www.xpeedic.cn)。